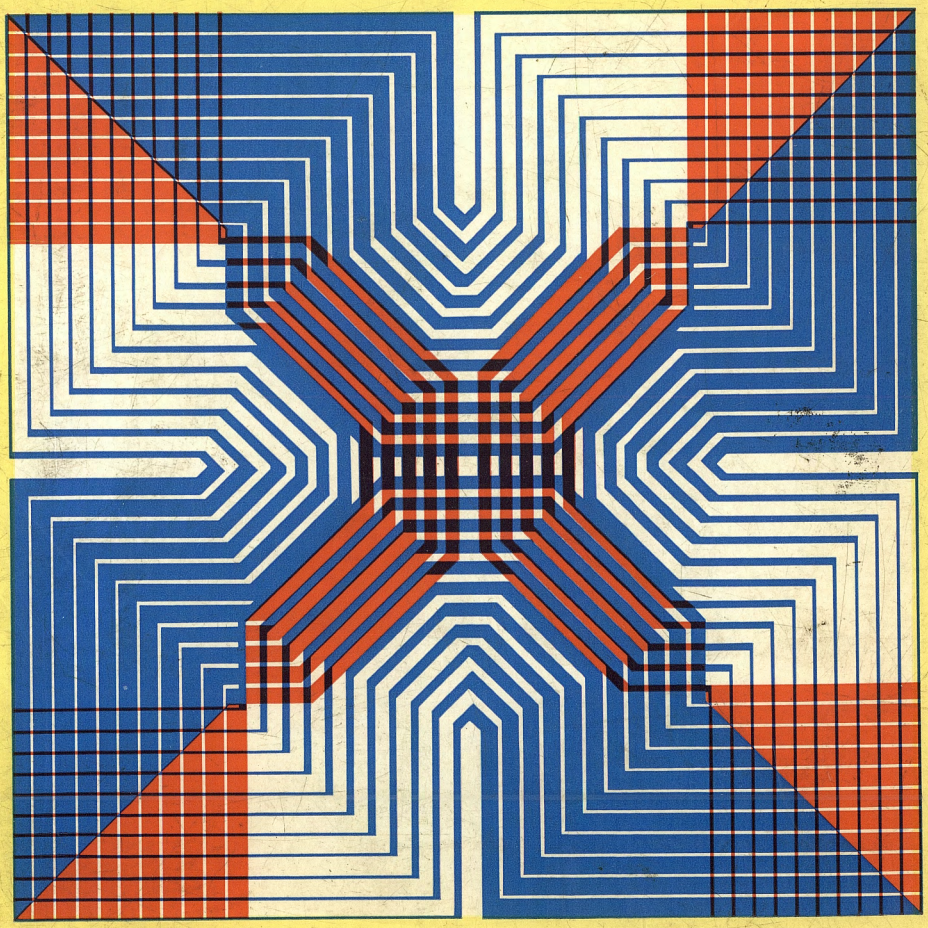
Halbleiter

Technische Daten

Integrierte Schaltungen TTL-Serie

1973/74



B2/V.1.14/0273

Herausgeber:

ALLGEMEINE ELEKTRICITÄTS-GESELLSCHAFT

AEG-TELEFUNKEN

Fachbereich Halbleiter / Vertrieb

71 Heilbronn, Postfach 1042

Druck:

Handelsdruckerei Georg Hohmann, Heilbronn, Roßkampfstraße 13

TECHNISCHE DATEN

Halbleiter
Integrierte Schaltungen
TTL-Serie

1973/74

AEG-TELEFUNKEN

Inhalt

Seite

1. Anschriften

1.1 Inland A 5
1.2 Europa und Übersee A 6

2. Typenverzeichnis

2.1 Alpha-numerisch A 13
2.2 Nach Anwendungsgebieten A 15

3. Alphabetische Zusammenstellung der verwendeten Kurzzeichen A 23

4. Logische Daten und Symbole A 25

5. Flipflops A 29

6. Beschreibung der TTL-Serie A 30

7. Angaben zur Qualität A 32

8. Lötvorschriften A 32

9. Technische Daten 1

1. Anschriften

1.1 Inland

AEG-TELEFUNKEN
FACHBEREICH HALBLEITER
Vertrieb
7100 Heilbronn, Postfach 1042
Tel.: (07131) 8821 · Telex: 07-28746

Geschäftsstellen für Nachrichten- und Datentechnik:

1000 Berlin 10, Ernst-Reuter-Platz 7
Tel.: (0311) 3403-1, Telex: 01-81567

2000 Hamburg 36, Stadthausbrücke 9
Tel.: (0411) 3498-1, Telex: 02-11609

4000 Düsseldorf, Grafenberger Allee 136
Tel.: (0211) 6708-1, Telex: 08-586740

6000 Frankfurt 83, Mainzer Landstraße 349
Tel.: (0611) 730291, Telex: 04-14477

7000 Stuttgart 80, Industriestraße 62
Tel.: (0711) 733071-75, Telex: 07-255607

8000 München 19, Arnulfstraße 199
Tel.: (0811) 1305-1, Telex: 05-23916

Distributor:

Distron GmbH
1000 Berlin 31, Wilhelmsaue 39-41
Tel.: (0311) 8213064, Telex: 01-82758

ENATECHNIK-ELEKTRONIK DISTRIBUTOR GMBH
2085 Quickborn, Schillerstraße 14
Tel.: (04106) 612–1
Telex: 02-13590

RTG · E. Springorum KG
4600 Dortmund, Bronnerstraße 7
Tel.: (0231) 579252,
Telex: 08-22534

BERGER-ELEKTRONIK GmbH
Mansfeld GmbH u. Co. KG.
Distributor elektr. Bauelemente
6000 Frankfurt, Am Tiergarten 14
Tel.: (0611) 490311, Telex: 04-12649

elecdis
Karl Ruggaber KG
7000 Stuttgart 1, Leuschnerstraße 44
Tel.: (0711) 624044, Telex: 07-21563

SASCO Vertrieb von elektronischen Bauelementen GmbH
8011 Putzbrunn bei München
Hermann-Oberth-Straße 16
Tel.: (0811) 465081, Telex: 05-28004

1.2 Europa und Übersee

AEG-TELEFUNKEN
FACHBEREICH HALBLEITER
EXPORT
D 7100 Heilbronn, Postfach 1042
Tel.: 8821 · Telex: 07-28746

Europa

Belgien

Societe Anonyme belge
AEG-TELEFUNKEN
40, Rue Souveraine
B-1050 Bruxelles
Tel.: 133970, 127940,
Telex: 21359

Dänemark

AEG DANSK
Elektricitets Aktieselskab
Roskildevej 8-10
DK-2620 Albertslund
Tel.: 648522,
Telex: 27074

Finnland

Sähköliikkeiden OY
P.O.B. 015
Takomontie 3
SF-00380 Helsinki
Tel.: 558855,
Telex: 12431

Frankreich

AEG-TELEFUNKEN FRANCE SA
Departement Composants
Electroniques
F 92 Clichy
633 Blvd. Du General Leclerc
Tel.: 7393310
Telex: 62827

Griechenland

Telefex AG.
Dragatsanioustr. 4
Athen 122
Tel.: 3236880, 3232993,
Telex: 215626

Großbritannien

M.C.P. Electronics Limited
Semiconductor Division
Alperton Wembley
Middlesex HAO 4PE
Tel.: 9025941,
Telex: 923455

Italien

AEG
Societa Italiana per Azioni
Div. Tecnica Componenti
Cinisello Balsamo (Milano) -20092
Viale Brianza, 20
Casella Postale 47
Tel.: 9281904
Telex: AEGITAL 31473/für Cinisello

Jugoslawien

Interexport
Kolarceva 8
P.fah 789
YU-11001 Beograd
Tel.: 620055,
Telex: 11240

Luxemburg

Societe Luxembourgeoise
pour la Distribution du Materiel
TELEFUNKEN
8, Rue 1900
Luxemburg
Tel.: 214 86,
Telex: 513

Malta

L. Mifsud
29 B St. Trophimus Str.
Sliema
Tel.: 30130

Holland

N.V. Electriciteits Maatschappij
AEG Amsterdam
Aletta Jacobslaan 7
Amsterdam-Slotervaart
Tel.: 785511,
Telex: 11234

Norwegen

Telaeg
Aksjeselskap
Baerumsveien 357 E
N-1346 / Gjettum
Tel.: 543860
Telex: 1670

Österreich

Österreichische
AEG-TELEFUNKEN G.m.b.H.
Brünnerstraße 52
A-1210 Wien
Tel.: 381511-19,
Telex: 74889

Portugal

AEG-TELEFUNKEN Portuguesa
S.A.R.L.
Rua Joao Saraiva, 4/6
Lissabon 5
Tel.: 711171,
Telex: 1173

Schweden

SATTCO AB
S-17191 Solna
Tel.: 290080,
Telex: 19450

Schweiz

Elektron AG
CH-8027 Zürich
Lavaterstr. 65-67
Tel.: 255910,
Telex: 52667

Spanien

Fagor Electrotecnica S.C.I.
S. Andres, S/N.
Apartado 33
Mondragon
Tel.: 791244
Telex: 36288

Afrika:

Äthiopien und Eritrea

Paul Ries & Sons (Ethiopia)
P.O.B. 723
Addis Abeba

Angola und S. Tome

Sociedade Luso-Alema Lda.
Rua Salvador Correia 114
Caixa Postal 1222
Luanda
Tel.: 2401,
Telex: 3137 (Lusoal Angola)

Burundi

Societe Commerciale de
l'Ouest African
7, Rue de Teheran
Paris 8e
Tel.: 2 27 61 93-99,
Telex: 65330

Gambia

A. Rachid
P.O.B. 174
Bathurst
Tel.: 4 71

Guinea, Portugiesisch

Barbosas & Cta
P.O.B. 47
Bissau

Kongo, Republik

The Congo Survey
& Marketing Co. Surmaco
B.P. 797
Kinshasa
Tel.: 46 65

Liberia

Otto Andresen & Co. Inc.
P.O.B. 220
Monrovia

Libyen

Cyrenaika Mahdi Bettamer
Sharia Omar
Mukhtar 63
P.O.B. 66
Benghazi
Tel.: 31 35, 35 16

Madagaskar

Societe Industrielle & Commerciale
de l'Emyrne
5, Rue du Dr. Rasamimanana
B.P. 1178
Antanimena-Tananarive
Tel.: 2 39 41

Malawi

The African Lakes
Corp. Ltd.
P.O.B. 49
Blantyre
Tel.: 80 02

Marokko

ElectRa S.A.
4, Rue Canizares
Casablanca
Tel.: 6 28 61,
Telex: 22933

Mauritius

J. Vaulbert
de Chantilly
27, Rue Royale
P.O.B. 2
Port Louis

Nigeria

Jos. Hansen & Soehne
(Nigeria) Ltd.
31/33, Martins Street
P.O.B. 141
Lagos
Tel.: 32 25 91,
Telex: 21413

Réunion

Société Industrielle & Commerciale
de l'Emyrne
B.P. 9
Saint-Denis
Tel.: 10 23

Seychellen

Temooljee & Co. Ltd.
P.O.B. 9
Mahé

Südafrika

Impectron (Pty) Ltd.
Vogas House
123, Pritchard Street
P.O. Box 10262
Johannesburg
Tel.: 22 13 86
Telex: 430174

Tunesien

Telektra S.A.R.L.
114, Rue de Yougoslavie
Tunis
Tel.: 24 86 01

Zambia

Terblanche & Co. Ltd.
P.O.B. 287
Ndola
Tel.: 35 15, 35 45

Mittel- und Südamerika

Argentinien

Corte & Cia S.R.L.
Salta 1325
Buenos Aires
Tel.: 23 64 41,
Telex: 1992

Aruba

Techn. Handel-
Maatschappij N.V. ELGA
Nassaustraat 74 A
P.O.B. 224
Oranjestad
Tel.: 32 93

Bolivien

Metal Ltda.
Plaza Venezuela 1426
Casilla 484
La Paz
Tel.: 2 47 67, 2 95 06

Brasilien

AEG-TELEFUNKEN do Brasil S.A.
Rua Lavradio 58/86
Caixa Postal 8557
Sao Paulo
Tel.: 51 21 78,
Telex: 21775

Columbien

AEG Colombiana Limitada
Carrera 10 No. 19-45
8 Piso Apartado Aereo 14440
Bogotà
Tel.: 34 84 28, 34 72 31,
Telex: 044-509

Costa Rica

Almacen Koberg Ltd.
Calle Alfredo Volio
No. 55-N
Aptdo 1323
San José
Tel.: 6300

Curacao

N.V. Techn. Handelmaatschappij-
ELGA
Kerst./Middenstr. 25
P.O.B. 495
Willemstad
Tel.: 112 73, 2 31 31

Ecuador

Telecuador Co. Ltda.
Carrera Chile Edificio la
Conepcion Casilla 2784
Quito
Tel.: 21 37 81

Haiti, Republik

Mme. W. Bondel
B.P. 32
Port-au-Prince
Tel.: 27 79

Jamaika

Wonards Radio Kingston
Engineering Ltd.
55 1/2 Church St.
Kingston
Tel.: 51 95, 51 98

Mexiko

TELEFUNKEN Mexicana
S.A. de C.V.
Poniente 146 No. 730
Aptdto. Postal 75-158
Mexico 16, D.F.
Tel.: 5 67 92 33

Peru

Distribuidora CITECO S.A.
Av. Argentina 2401-35
Casilla 2469
Lima
Tel.: 24 05 00,
Telex: 3540028

St. Thomas

MCA Inv. Associates Inc.
P.O.B. 403
Charlotte Amalie
Tel.: 8 74

Trinidad und Tobago

J. N. Harriman & Co. Ltd.
61, Marine Square
P.O.B. 232
Port-of-Spain
Tel.: 61 71

Uruguay

Ernesto Quincke S.A.
Cerro Largo 851-879
Casilla Correo 379
Montevideo
Tel.: 8 97 21,
Telex: 398122

Nordamerika

Kanada

Bayly Engineering Ltd.
120, Hunt Street
Ajax Ontario
Tel.: 9 25 21 26,
Tel.: 9 42 10 20,
Telex: 06981293

St. Pierre und Miquelon

Societe Comm. de St. Pierre
et Miquelon
Angle des Rues Gl. Leclerc et
Jacques Cartier
St. Pierre

USA

NPC Electronics
Nucleonic Products Company Inc.
6660 Variel Avenue
Canoga Park, Ca. 91303
Tel.: (213) 887-1010,
Telex: 9104941954

Asien

Bahrain

Mahmood Abdulnabi Bushiri
Prop. M. Taqi M. Bushiri
P.O.B. 91
Bahrain
Tel.: 3487

Burma

Myanma Export Import
Corporation
(Agency Division)
577, Merchant Street
P.O.B. 404
Rangoon
Tel.: 10999

Ceylon

The Cooperative Wholesale
Establishment
131, Vauxhall Street
P.O.B. 990
Colombo 2
Tel.: 78859

Hongkong und Makao

Jackson Mercantile
Trading Co. Ltd.
303 B, Hang Chong
Bldg., No. 5 Queen's Road C
P.O.B. 15159
Hongkong
Tel.: 223249

Irak

The Swiss Watch Co. W.L.L.
Rashid Street
Baghdad
Tel.: 82476

Iran

Radio Shahab Manufacturing
Company
Av. Naderi 428
Teheran
Tel.: 961489, 954463

Israel

Electro Vista Ltd.
Industrial Equipment Department
10, Shefa Tal Street
P.O.B. 2659
Tel Aviv
Tel.: 269930
Telex: 333187

Jordanien

The Jordan Educational Co., Ltd.
King Hussein Street
P.O.B. 383
Amman
Tel.: 24122/23

Kambodscha

Habeco H. Böttger & Co.
Hansastraße 28
D-2000 Hamburg 13
Tel.: 452755

Kuweit

Salim Huneidi & Co.
P.O.B. 102
Kuweit
Tel.: 8547

Libanon

M. Hilmi Jabali
Central Street
Tripoli
Tel.: 62 39 81

Malaysia

Seow Kuan Co., Ltd.
188 A, Jalan Tuanku Abdul Rahman
Kuala Lumpur
Tel.: 8 82 01

Singapore

Seow Kuan Co. (Pte.) Ltd.
4-6, Dhoby Ghaut
Singapore
Tel.: 3 03 51/52

Türkei

Server Ataman
Istiklal Caddesi 378
P.K. Beyoglu 366
Istanbul-Beyoglu
Tel.: 44 21 68

Zypern

P.M. Tseriotis Ltd.
P.O.B. 1261
Nicosia
Tel.: 22 27

Australien und Ozeanien

Australischer Bund

Amalgamated Wireless
(Australasia) Ltd.
45-47, York Street
G.P.O. Box 2516
Sydney N.S.W. 2000
Tel.: 2 02 33

Fidschi-Inseln

Narseys Ltd.
G.P.O. Box 145
Suva
Tel.: 26 81

Guam-Inseln

Radio Center
P.O.B. 3100
Agana

Neu-Kaledonien

Pacifique Radio Electricite
57, Rue Sebastopol
B.P. 402
Noumeà
Tel.: 40 50

Neuseeland

Amalgamated Wireless
(Australasia) N.Z. Ltd.
Commerce House
126 Wakefield Str.
P.O.B. 830
Wellington 1
Tel.: 58-9 79

2. Typenverzeichnis

2. 1. Alpha-Numerisch

	Seite
TL 74 H 87 N	159
TL 74 H 183 N	297
TL 4929 N	331
TL 4930 N	333
TL 4931 N	335
TL 4934 N	337
TL 4935 N	337
TL 7400 N	1
TL 7401 N	3
TL 7401 N S 1	3
TL 7401 N S 3	3
TL 7402 N	7
TL 7402 N S 1	7
TL 7403 N	11
TL 7403 N S 1	11
TL 7403 N S 3	11
TL 7404 N	15
TL 7405 N	19
TL 7405 N S 1	19
TL 7405 N S 3	19
TL 7406 N	23
TL 7407 N	27
TL 7408 N	31
TL 7409 N	35
TL 7410 N	39
TL 7412 N	43
TL 7413 N	47
TL 7416 N	23
TL 7417 N	27
TL 7420 N	55
TL 7423 N	57
TL 7425 N	57
TL 7426 N	61
TL 7430 N	65
TL 7437 N	67
TL 7438 N	67
TL 7440 N	71
TL 7442 N	75
TL 7443 N	79
TL 7444 N	83
TL 7445 N	87
TL 7446 AN	91
TL 7447 AN	91
TL 7448 N	97
TL 7450 N	101
TL 7451 N	101
TL 7453 N	105
TL 7454 N	105
TL 7460 N	109
TL 7470 N	111
TL 7472 N	115
TL 7473 N	119
TL 7474 N	123
TL 7475 N	127
TL 7476 N	131
TL 7480 N	135
TL 7481 N	139
TL 7482 N	143
TL 7483 N	147
TL 7484 N	139
TL 7485 N	153
TL 7486 N	157
TL 7489 N	161
TL 7490 N	165
TL 7491 N	169
TL 7492 N	171
TL 7493 N	175
TL 7494 N	179
TL 7495 AN	183
TL 7496 N	187
TL 7497 N	191
TL 74100 N	195
TL 74104 N	199
TL 74105 N	199
TL 74107 N	203
TL 74110 N	207

	Seite
TL 74111 N	211
TL 74115 N	211
TL 74118 N	215
TL 74119 N	215
TL 74121 N	219
TL 74122 N	225
TL 74123 N	225
TL 74141 N	231
TL 74145 N	87
TL 74150 N	237
TL 74151 N	241
TL 74153 N	245
TL 74154 N	249
TL 74155 N	253
TL 74156 N	253
TL 74162 N	259
TL 74163 N	259
TL 74164 N	263
TL 74165 N	267
TL 74166 N	321
TL 74167 N	273
TL 74170 N	277
TL 74180 N	281
TL 74181 N	285
TL 74182 N	293
TL 74190 N	299
TL 74191 N	303
TL 74192 N	307
TL 74193 N	311
TL 74196 N	315
TL 74197 N	315
TL 74198 N	321
TL 74199 N	321
TL 8400 N	1
TL 8401 N	3
TL 8402 N	7
TL 8403 N	11
TL 8404 N	15

	Seite
TL 8405 N	19
TL 8408 N	31
TL 8410 N	39
TL 8413 N	47
TL 8420 N	55
TL 8430 N	65
TL 8440 N	71
TL 8442 N	75
TL 8451 N	101
TL 8454 N	105
TL 8470 N	111
TL 8472 N	115
TL 8474 N	123
TL 8475 N	127
TL 8476 N	131
TL 8480 N	135
TL 8486 N	157
TL 8490 N	165
TL 8493 N	175
TL 49700 N	341
TL 49700 N S 1	341
TL 49829 N	331
TL 49831 N	335
TL 84119 N	215
TL 84123 N	225
TL 84145 N	87
TL 84150 N	237
TL 84151 N	241
TL 84154 N	249
TL 84162 N	259
TL 84163 N	259
TL 84164 N	263
TL 84192 N	307

2.2 Nach Anwendungsgebieten

Typ	Beschreibung	Seite
Verknüpfungsschaltungen (Gatter)		
TL 7400 N TL 8400 N	Vier NAND-Schaltungen mit je zwei Eingängen	1
TL 7401 N TL 8401 N TL 7401 N S1 TL 7401 N S3	Vier NAND-Schaltungen mit je zwei Eingängen und offenem Kollektor	3
TL 7402 N TL 8402 N TL 7402 N S1	Vier NOR-Schaltungen mit je zwei Eingängen	7
TL 7403 N TL 8403 N TL 7403 N S1 TL 7403 N S3	Vier NAND-Schaltungen mit je zwei Eingängen und offenem Kollektor	11
TL 7404 N TL 8404 N	Sechsfach Inverter	15
TL 7405 N TL 8405 N TL 7405 N S1 TL 7405 N S3	Sechs Inverter mit offenem Kollektor	19
TL 7406 N (30 V/40 mA) TL 7416 N (15 V/40 mA)	Sechs invertierende Treiberstufen mit offenem Kollektor	23
TL 7407 N (30 V/40 mA) TL 7417 N (15 V/40 mA)	Sechs Treiberstufen mit offenem Kollektor	27
TL 7408 N TL 8408 N	Vier AND-Schaltungen mit je zwei Eingängen	31
TL 7409 N	Vier AND-Schaltungen mit je zwei Eingängen und offenem Kollektor	35
TL 7410 N TL 8410 N	Drei NAND-Schaltungen mit je drei Eingängen	39
TL 7412 N	Drei NAND-Schaltungen mit je drei Eingängen und offenem Kollektor	43

Typ	Beschreibung	Seite
TL 7420 N TL 8420 N	Zwei NAND-Schaltungen mit je vier Eingängen	55
TL 7423 N TL 7425 N	Zwei NOR-Schaltungen mit je vier Eingängen und Strobe	57
TL 7426 N	Vier NAND-Schaltungen mit je zwei Eingängen und offenem Kollektorausgang mit 15 V	61
TL 7430 N TL 8430 N	NAND-Schaltung mit acht Eingängen	65
TL 7437 N	Vier NAND-Leistungsschaltungen mit je zwei Eingängen und Darlington-Ausgang	67
TL 7438 N	Vier NAND-Leistungsschaltungen mit je zwei Eingängen und offenem Kollektorausgang	67
TL 7440 N TL 8440 N	Zwei NAND-Leistungsschaltungen mit je vier Eingängen	71
TL 7450 N TL 7451 N TL 8451 N	Zwei invertierende AND-OR-Schaltungen mit je 2 x 2 Eingängen	101
TL 7453 N TL 7454 N TL 8454 N	Invertierende AND-OR-Schaltungen mit 4 x 2 Eingängen	105
TL 7460 N	Zwei Erweiterungsschaltungen mit je vier Eingängen	109
TL 4929 N TL 49 829 N	Zwei NAND-Schaltungen und vier Inverter	331
TL 4930 N	Vier NAND-Leistungsschaltungen mit je zwei Eingängen	333
TL 4931 N TL 49 831 N	Zwei NAND-Schaltungen mit je fünf Eingängen	335
TL 4934 N	Sechs Inverter mit Erweiterungseingang und offenem Kollektorausgang	337
TL 4935 N	Sechs Inverter mit Erweiterungseingang	337

Typ	Beschreibung	Seite
TL 49 700 N TL 49 700 N S1	Zwei AND-Leistungstreiber und zwei NAND-Schaltungen mit je zwei Eingängen	341
TL 49 701 N TL 49 801 N	Vier Leistungstreiber	345

Monoflops, Verzögerungselemente und Schmitt-Trigger

TL 7413 N TL 8413 N	Zwei NAND-Schmitt-Trigger	
TL 74121 N	Monostabile Kippstufe	219
TL 74122 N TL 74123 N TL 84123 N	Nachtriggerbare monostabile Kippstufen	225

Flipflops

TL 7470 N TL 8470 N	JK-Flipflops mit je drei Eingängen	111
TL 7472 N TL 8472 N	JK-Master-Slave-Flipflop	115
TL 7473 N	Zwei JK-Master-Slave-Flipflop mit Rückstelleingang	119
TL 7474 N TL 8484 N	Zwei D-Flipflop	123
TL 7476 N TL 8476 N	Zwei JK-Master-Slave-Flipflop mit Stell- und Rückstelleingang	131
TL 74104 N	JK-Master-Slave-Flipflop mit JK-Eingang	199
TL 74105 N	JK-Master-Slave-Flipflop mit $\overline{J}$; $\overline{K}$-und JK-Eingang	199
TL 74107 N	Zwei JK-Master-Slave-Flipflop	203
TL 74110 N	JK-Master-Slave-Flipflop mit Eingangssperre	207

Typ	Beschreibung	Seite
TL 74111 N TL 74115 N	JK-Master-Slave-Flipflop mit Eingangssperre	211

Zähler, Zählereinheiten

TL 7490 N TL 8490 N	Zähldekade	165
TL 7492 N	Teiler durch zwölf	171
TL 7493 N TL 8493 N	Vier-Bit-Binärzähler	175
TL 7497 N	Synchroner, programmierbarer Sechs-Bit-Frequenzteiler	191
TL 74160 N	Synchroner Dezimalzähler mit Stelleingängen und taktunabhängigem Rückstelleingang	259
TL 74161 N	Synchroner Dezimalzähler mit Stelleingängen und taktabhängigem Rückstelleingang	259
TL 74162 N	Synchroner Vier-Bit-Binärzähler mit Stelleingängen und taktunabhängigem Rückstelleingang	259
TL 74163 N	Synchroner Vier-Bit-Binärzähler mit Stelleingängen und taktunabhängigem Rückstelleingang	259
TL 74167 N	Programmierbarer Dezimalfrequenzteiler	273
TL 74190 N	Dezimaler Umkehrzähler	299
TL 74191 N	Binärer Umkehrzähler	303
TL 74192 N TL 84192 N	Dezimal Umkehrzähler mit getrennten Takteingängen	307
TL 74193 N	Binärer Umkehrzähler mit getrennten Takteingängen	311
TL 74196 N TL 74197 N	Dezimalzähler und Vier-Bit-Binärzähler für 50 MHz mit Stell- und Rückstelleingängen	315

Typ	Beschreibung	Seite
Schieberegister		
TL 7491 AN	Acht-Bit-Serienschieberegister	169
TL 7494 N	Vier-Bit-Schieberegister mit Paralleleingabe	179
TL 7495 AN	Vier-Bit-Umkehrschieberegister	183
TL 7496 N	Fünf-Bit-Schieberegister	187
TL 74164 N TL 84164 N	Acht-Bit-Schieberegister mit Paralleleingabe	263
TL 74165 N	Acht-Bit-Schieberegister mit Paralleleingabe	267
TL 74198 N TL 74199 N TL 74166 N	Universelle Acht-Bit-Schieberegister	321
Multiplexer, Demultiplexer, Datenselektoren		
TL 74150 N TL 84150 N	16-Bit-Datenselektor / Multiplexer	237
TL 74151 N TL 84151 N	Acht-Bit-Datenselektor / Multiplexer	241
TL 74153 N	Zweifach Vier-Bit-Datenselektor / Multiplexer	245
TL 74154 N TL 84154 N	Vier-Bit-Binärdekoder / Demultiplexer	249
TL 74155 N TL 74156 N	Zwei 2-Bit-Binärdekoder / Demultiplexer	253
Arithmetische Elemente		
TL 7480 N	1-Bit-Volladdierer	135
TL 7482 N	2-Bit-Volladdierer	143
TL 7483 N	4-Bit-Volladdierer	147

Typ	Beschreibung	Seite
TL 7485 N	Vier-Bit-Komparator	153
TL 7486 N TL 8486 N	Vier-Exclusiv-OR-Schaltungen mit je zwei Eingängen	157
TL 74H87 N	Vier-Bit-Komplementbildner	159
TL 74180 N	Acht-Bit-Paritätsprüfer	281
TL 74181 N	Vier-Bit-Arithmetische Logikeinheit (Rechenelement)	285
TL 74182 N	Übertragseinheit für Rechenelement	293
TL 74H183 N	Zwei schnelle Ein-Bit-Volladdierer	297

Speicher, Register, Schreib / Lese-Speicher

TL 7475 N TL 8475 N	Vier-D-Flipflop	127
TL 7481 AN TL 7484 AN	16-Bit-Schreib/Lese-Speicher mit direktem Zugriff	139
TL 7489 N	64-Bit-Schreib/Lese-Speicher mit offenen Kollektorausgängen	161
TL 74100 N	Acht-D-Flipflop	195
TL 74118 N TL 74119 N	Sechs RS-Flipflops	215
TL 74170 N	16-Bit-Schreib-Lese-Speicher mit Wörtern zu je vier Bit	277

Dekoder, Kode-Konverter

TL 7442 N TL 8442 N	BCD-Dezimal-Dekoder	75
TL 7443 N	Exzess-Drei-Dezimal-Dekoder	79
TL 7444 N	Exzess-Drei-Gray-Dezimal-Dekoder	83

Typ	Beschreibung	Seite
TL 7445 N TL 74145 N TL 84145 N	BCD-Dezimal-Dekoder und Treiber mit offenem Kollektorausgang	87
TL 7446 AN (30 V/40 mA) TL 7447 AN (15 V/40 mA)	BCD-Sieben-Segment-Dekoder und Treiber mit offenem Kollektor	91
TL 7448 N	BCD-Sieben-Segment-Dekoder	97
TL 74141 N	BCD-Dezimal-Dekoder und Treiber für Ziffern-anzeigeröhren	231

3. Alphabetische Zusammenstellung der verwendeten Kurzzeichen

BA	Betriebsart, Eingang
C_L	Last-Kondensator
C_Q	Ausgangskapazität
D_1, D_2	Daten Eingänge
FA	Freigabe, Ausgang
FE	Freigabe, Eingang
F_I	Eingangslastfaktor
FM	Freigabe, Eingang Speicher
F_Q	Ausgangslastfaktor
F_{QH}	H-Ausgangslastfaktor
F_{QL}	L-Ausgangslastfaktor
FR	Lese-Freigabe
FW	Schreib-Freigabe
f_Z	maximale Zählfrequenz
H	High-level
I	Eingang
I_G	Strobe
I_I	Eingangsstrom
I_{IH}	H-Eingangsstrom
I_{IL}	L-Eingangsstrom
I_{Io}	Eingangsstrom bei U_{So}
I_{Iu}	Eingangsstrom bei U_{Su}
I_{N1}, I_{N2}	Eingangsstrom im Knotenpunkt N1 bzw. N2
I_Q	Ausgangssperrstrom
I_Q	Kurzschlußausgangsstrom
I_{QH}	H-Ausgangsstrom
I_{QL}	L-Ausgangsstrom
I_S	Speisestrom
I_{SH}	H-Speisestrom
I_{SL}	L-Speisestrom
–J	Schiebeeingang
J	J-Eingang } (bei Flipflop)
K	K-Eingang } (bei Flipflop)
L	Low-level
N	Knotenpunkt
0V	Potential Null, Spannungsbezugspunkt
P	Leistungsverbrauch
Q	Ausgang
Q_n	Ausgang zum Zeitpunkt t_n
$\bar{R}$	Rückstelleingang
R_A, R_B	Lese-Eingänge
R_L	Lastwiderstand
$\bar{S}$	Stelleingang
S_I	Serien-Eingang
S_{Ir}	Serien-Eingang rechts
S_{Il}	Serien-Eingang links
$\bar{S}_l$	Stelleingang links
$\bar{S}_r$	Stelleingang rechts
T	Takteingang
t_{amb}	Betriebstemperatur, Umgebungstemperatur
T_F	Freigabezeit
t_H	Haltezeit
t_{HH}	H-Haltezeit
t_{HL}	L-Haltezeit
t_n	Zeitpunkt vor dem Taktimpuls
t_{n+1}	Zeitpunkt nach dem Taktimpuls
t_P	mittlere Signal-Laufzeit
t_{PHL}	Signal-Laufzeit (von H nach L)
t_{PLH}	Signal-Laufzeit (von L nach H)
t_{pR}	Rückstellimpulsdauer
t_{pS}	Stellimpulsdauer
t_{pT}	Taktimpulsdauer
t_{pZ}	Zählimpulsdauer
t_Q	Ausgangsimpulsdauer
T_Q	Ausgangstransistor
t_s	Schreiberholzeit
T_{Sl}	Schiebetakt links
T_{Sr}	Schiebetakt rechts
t_{stg}	Lagerungstemperatur
t_V	Vorbereitungszeit
t_{VH}	H-Vorbereitungszeit
t_{VHl}	H-Vorbereitungszeit, Schiebetakt links
t_{VHr}	H-Vorbereitungszeit, Schiebetakt rechts
t_{VL}	L-Vorbereitungszeit
t_{VLl}	L-Vorbereitungszeit, Schiebetakt links
t_{VLr}	L-Vorbereitungszeit, Schiebetakt rechts
t_W	Schreibfreigabeimpulsdauer

t_{wr}	Schreib Lese-Erholzeit
U_I	Eingangsspannung
U_{IH}	H-Eingangsspannung
U_{IL}	L-Eingangsspannung
U_N	Spannung an N1 bezogen auf N2
U_Q	Ausgangsspannung
U_{QH}	H-Ausgangsspannung
U_{QL}	L-Ausgangsspannung
U_S	Speisespannung
U_{So}	obere Schwellenspannung
$U_{So} - U_{Su}$	Hysterese
U_{SS}	statische Störsicherheit
U_{Su}	untere Schwellenspannung
Ü	Übertrag
W_H, W_L	Schreibeingänge
X	Adressen Eingang
Y	Adressen Eingang

4. Logische Daten und Symbole

4.1 Logikpegel

Nach DIN 41785 Blatt 4, werden die zwei möglichen Bereiche einer binären elektrischen Größe mit L (Low) und H (High) bezeichnet. Die Werte des H-Bereiches liegen näher bei $+\infty$. Die bisher noch vielfach verwendeten Symbole O und L, bzw. 0 und 1 oder 0 und log 1 entfallen künftig, ebenso die Angabe positive bzw. negative Logik.

4.2 Logiksymbole

4.2.1 NAND-Funktion

Eingänge Ausgang

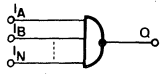


Tabelle (für eine NAND-Schaltung mit zwei Eingängen)

Eingänge		Ausgang
I_A	I_B	Q
L	L	H
L	H	H
H	L	H
H	H	L

Logische Funktion: $Q = \overline{I_A \cdot I_B \ldots I_N}$
Definition:
Der Ausgang zeigt nur dann Signal L, wenn I_A und I_B und ...I_N mit Signal H angesteuert werden.

4.2.2 AND-Funktion

Eingänge Ausgang

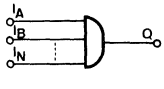


Tabelle (für eine AND-Schaltung mit zwei Eingängen)

Eingänge		Ausgang
I_A	I_B	Q
L	L	L
L	H	L
H	L	L
H	H	H

Logische Funktion: $Q = \overline{I_A \cdot I_B \ldots I_N}$
Definition:
Der Ausgang zeigt nur dann Signal H, wenn I_A und I_B und ... I_N mit Signal H angesteuert werden.

4.1.3 NOR-Funktion

Eingänge Ausgang

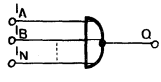


Tabelle (für eine NOR-Schaltung mit zwei Eingängen)

Eingänge		Ausgang
I_A	I_B	Q
L	L	H
L	H	L
H	L	L
H	H	L

Logische Funktion: $Q = \overline{I_A + I_B \ldots + I_N}$
Definition:
Der Ausgang zeigt nur dann Signal H, wenn I_A und I_B und ... I_N mit Signal L angesteuert werden.

4.2.4 OR-Funktion

Eingänge Ausgang

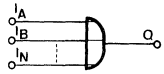


Tabelle (für eine OR-Schaltung mit zwei Eingängen)

Eingänge		Ausgang
I_A	I_B	Q
L	L	L
L	H	H
H	L	H
H	H	H

Logische Funktion: $Q = \overline{I_A + I_B \ldots + I_N}$
Definition:
Der Ausgang zeigt nur dann Signal L, wenn I_A und I_B und ... I_N mit Signal L angesteuert werden.

4.2.5 Exklusiv-OR-Funktion

Eingänge Ausgang

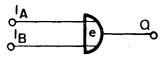


Tabelle (für eine Exklusiv-OR-Schaltung mit zwei Eingängen)

Eingänge		Ausgang
I_A	I_B	Q
L	L	L
L	H	H
H	L	H
H	H	L

Logische Funktion: $Q = \overline{(I_A \cdot \overline{I_B}) + (\overline{I_A} \cdot I_B)}$
Definition:
Der Ausgang zeigt nur dann Signal H, wenn entweder nur I_A oder nur I_B mit Signal H angesteuert wird.

4.2.6 AND / NOR-Funktion

Eingänge Ausgang

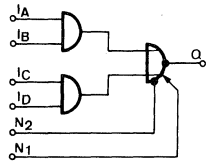


Tabelle (für eine invertierende AND / NOR-Schaltung mit 2 x 2 Eingängen)

Eingänge				Ausgang
I_A	I_B	I_C	I_D	Q
L	L	L	L	H
H	L	L	L	H
L	H	L	L	H
H	H	L	L	L
L	L	H	L	H
H	L	H	L	H
L	H	H	L	H
H	H	H	L	L
L	L	L	H	H
H	L	L	H	H
L	H	L	H	H
H	H	L	H	L
L	L	H	H	L
H	L	H	H	L
L	H	H	H	L
H	H	H	H	L

N_1 und N_2 sind Anschlüsse des Erweiterungseinganges N. Mit einer Erweiterungsschaltung (TL 7460 N) können zusätzlich AND / OR-Funktionen verwirklicht werden.

Logische Funktion:
$Q = \overline{(I_A \cdot I_B) + (I_C \cdot I_D) + (I_N)}$

Definition:
Der Ausgang zeigt nur dann Signal L, wenn eine oder mehrere AND-Schaltungen bzw. die Erweiterungsschaltung an allen Eingängen mit Signal H angesteuert werden.

4.2.7 Inverter-Funktion

Eingang Ausgang

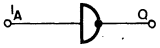


Tabelle (für eine Inverter-Schaltung)

Eingang	Ausgang
I_A	Q
L	H
H	L

Logische Funktion: $Q = \overline{I}_A$
Definition:
Der Ausgang zeigt nur dann Signal H, wenn der Eingang mit Signal L angesteuert wird, bzw. zeigt Signal L wenn der Eingang mit Signal H angesteuert wird.

4.2.8 WIRED-AND (WIRED-OR)

Eingänge Ausgang

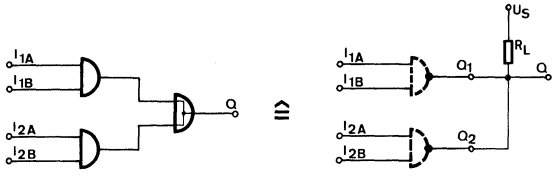
Tabelle (für eine WIRED-AND-Schaltung mit 2 x 2 Eingängen)

Eingänge				Ausgang
I_{1A}	I_{1B}	I_{2A}	I_{2B}	Q
L	L	L	L	H
H	L	L	L	H
L	H	L	L	H
H	H	L	L	L
L	L	H	L	H
H	L	H	L	H
L	H	H	L	H
H	H	H	L	L
L	L	L	H	H
H	L	L	H	H
L	H	L	H	H
H	H	L	H	L
L	L	H	H	L
H	L	H	H	L
L	H	H	H	L
H	H	H	H	L

Logische Funktion: $Q = [Q_1 \cdot Q_2] =$
$(I_{1A} \cdot I_{1B}) + (I_{2A} \cdot I_{2B})$

Definition:
Der Ausgang zeigt nur dann Signal L, wenn eine oder mehrere NAND-Schaltungen an allen Eingängen mit Signal H angesteuert werden.

Bei Anwendung der WIRED-AND-Verknüpfung ergeben sich vielfach Vereinfachungen für die Schaltung und eine Verkürzung der Verzögerungszeit.



Es handelt sich um eine logische Funktion, die erst durch das Zusammenschalten (Verdrahten) mehrerer Ausgänge entsteht. Sie läßt sich bei TTL jedoch nur realisieren, wenn die Schaltungen mit offenem Kollektor am Ausgang ausgeführt sind. Eine ganze Anzahl von Schaltungen sind daher mit offenem Kollektor-Ausgang lieferbar, z. B. TL 7401, TL 7403, TL 7405, TL 7406, TL 7407, TL 7409, TL 7412, TL 7426, TL 7438 usw.

Um diese Logikfunktion schaltungstechnisch zu verwirklichen, wird von den gemeinsamen Kollektor-Ausgängen ein externer „Pull-up" Widerstand R_L nach Anschluß U_S gelegt. Über ihn fließt der Eingangs-High-Strom I_{IH} der nachfolgenden Schaltungen.

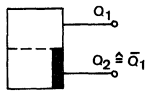
Die Dimensionierung von R_L ist abhängig von der Anzahl der angesteuerten Eingänge. R_L sollte im Interesse kurzer Schaltzeiten möglichst klein sein. Die Berechnung bzw. Tabellen für R_L unter normalen Betriebsbedingungen sind im Datenblatt angegeben.

Durch das Verbinden der Ausgänge Q_1 und Q_2 erhält man die AND-Funktion $Q = Q_1 \cdot Q_2$ (WIRED-AND). verwendet man NAND-Schaltungen mit jeweils mehreren Eingängen, erhält man die AND/NOR-Funktion $Q = \overline{(I_{1A} \cdot I_{1B})} + \overline{(I_{2A} \cdot I_{2B})}$, welche oftmals statt WIRED-AND auch mit WIRED-OR bezeichnet wird.

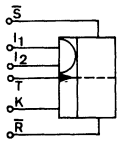
Symbolisiert wird die WIRED-AND-Funktion im Logikplan dadurch, daß man den Verdrahtungspunkt mit einem AND-Schaltungszeichen umrahmt. Die Funktionen Q_1 bzw. Q_2 stehen jedoch dann nicht mehr einzeln zur Verfügung.

5. Flipflops

5.1 Symbole und Anschlüsse



Flipflop ohne Zwischenspeicher mit definiertem Ausgangszustand



Flipflop mit Zwischenspeicher

Q_1 Q_2 Ausgänge
Q_1 und Q_2 zeigen die Lage des Flipflop an. Bei Bedarf kann durch einen schwarzen Balken die Ruhestellung gekennzeichnet werden (hier: Q_1 = L).

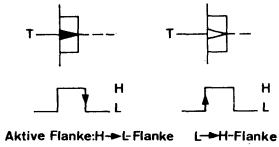
$\bar{S}$, $\bar{R}$ Sind $\bar{S}$-Setzeingänge-$\bar{R}$ unmittelbar wirkende Eingänge (Setzen, Rücksetzen).

J, K Bedingungseingänge, Vorbereitungseingänge. Sie wirken nicht direkt, sondern nur zusammen mit dem Taktimpuls. J_1 und J_2 sind im obigen Falle AND-verknüpft.

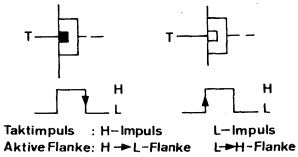
T Takteingang

5.2 Symbole der dynamischen Eingänge

5.2.1 Einflankensteuerung:
Zustandsänderungen an den Bedingungseingängen brauchen erst kurz vor der aktiven Flanke des Taktimpulses abgeschlossen zu sein.



5.2.2 Zweiflankensteuerung:
Hier müssen Zustandsänderungen vor Beginn des Taktimpulses abgeschlossen sein. Zustandsänderungen während des Taktimpulses können zu Fehlreaktionen des Flipflops führen.

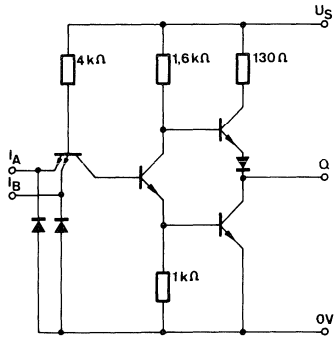


6. Beschreibung der TTL-Serie

6.1 Allgemeine Beschreibung

Die integrierten Schaltungen der TL 74.. Serie wurden für allgemeine digitale Anwendungen entworfen. Die Signallaufzeit pro Gatter beträgt typ. 10 ns, der Störsignalabstand typ. 1 V. Durch die niedrige Ausgangsimpedanz ergibt sich eine gute dynamische Störsicherheit. Die Eingänge sind mit Klemmdioden versehen. Sie leiten eventuell auftretende, negative Überspannungen ab, welche durch die Übertragungsleitungen eingekoppelt werden. Die Leistungsaufnahme pro Gatter ist mit 10 mW bei Tastverhältnis 1 : 1 sehr niedrig. Die Ausgangsbelastbarkeit liegt normalerweise bei $F_Q = 10$.

TTL-Schaltungen (Transistor-Transistor-Logik) sind gekennzeichnet durch einen Multi-Emitter-Transistor im Eingang und eine Gegentakt-Transistor-Ausgangsstufe. S. Bild.



Es gibt jedoch auch eine Anzahl von Schaltungen z. B. für Wired-AND-Verbindungen, welche statt des Gegentakt-Ausgangs einen Transistor mit offenem Kollektor haben. S. 1.2.8

6.2 Absolute Grenzdaten

Die in den Datenblättern angegebenen Grenzdaten sind absolute Grenzwerte, die eingehalten werden müssen. Wird einer dieser Grenzwerte überschritten, so kann dies zur Zerstörung der integrierten Schaltung führen.
Grenzdaten gelten, wenn nicht anders angegeben, bei 25° C.

Speisespannung	U_S	7,0	V
Eingangsspannung	U_I	−1,5...5,5	V
Differenzspannung zwischen zwei Eingängen	U_I	5,5	V
Ausgangsspannung	U_Q	5,5	V
Statische Störsicherheit	U_{SS}	0,4	V
Betriebstemperatur TL 74..	t_{amb}	0...70	°C
Betriebstemperatur TL 84..	t_{amb}	−25...85	°C
Lagerungstemperatur	t_{stg}	−65...150	°C

6.3 Kenndaten

Unter den typischen Kenndaten werden Mittelwerte angegeben, die sich aus der statistischen Auswertung eines längeren Fertigungsabschnittes ergeben. Diese Mittelwerte gelten bei $t_{amb} = 25°$ C und empfohlener Speisespannung U_S. Sie sind meistens durch Angabe eines garantierten Streubereichs ergänzt. Der Streubereich wird unter Eckbedingungen (worst-case) angegeben.

6.4 Charakteristische Kennlinien

Sie geben Aufschluß über das typische Betriebsverhalten eines Schaltgliedes. Nachfolgend sind die wichtigsten charakteristischen Kennlinien für typische TTL-Schaltungen aufgeführt.

6.4.1 Übertragungskennlinie

Die Übertragungskennlinie eines Schaltgliedes gibt den Zusammenhang zwischen Eingangs- und Ausgangsspannungen an.
Die Übertragungskennlinie hängt von der Belastung und der Temperatur ab. Alle negierenden Schaltglieder (NAND- und NOR-Glieder) zeigen einen qualitativ ähnlichen Verlauf. Die nicht gemessenen Eingänge müssen bei NAND-Schaltgliedern auf H-Potential oder offen sein und bei NOR-Schaltgliedern auf L-Potential liegen.
Aus der Übertragungskennlinie lassen sich auch die typischen Werte der Logikpegel und des statischen Störabstandes entnehmen.

6.4.2 Eingangskennlinie

Sie gibt den Zusammenhang zwischen Eingangsstrom und Eingangsspannung an.
Entsprechend den 3 Quadranten, in dem die Kennlinie verläuft, sind 3 Bereiche zu unterscheiden. Der H-Bereich liegt im 1. Quadranten

und kennzeichnet den Sperrzustand des Eingangstransistors. Der Durchbruch der Basis-Emitter-Strecke erfolgt bei einer typischen Spannung von 8 bis 9 V. Daher ist die maximal zulässige Eingangsspannung auf $U_I = +5{,}5$ V begrenzt. Dies gilt sowohl absolut als auch zwischen 2 Eingangsemittern desselben Schaltgliedes.
Der Eingangsstrom von typ. 10 µA fließt in den Eingang hinein (Sperrstrom).
Bei einem Schwellwert von $U_I \approx 1{,}5$ V wird der Eingangstransistor leitend, und der Eingangsstrom fließt jetzt aus dem Schaltglied heraus. Dies entspricht dem Durchlaßbereich des Transistors (4. Quadrant). Bei negativen Eingangsspannungen wird die Substratdiode leitend, und der Eingangsstrom nimmt stark zu (3. Quadrant). Damit die zulässige Gesamtverlustleistung des Schaltgliedes (ca. 0,5 W pro Gehäuse) nicht überschritten wird, sind Eingangsgleichspannungen $-U_I > 1{,}5$ V und Eingangsströme $-I_I > 30$ mA nicht zulässig.
Die Eingangskennlinie ist von der Ausgangsbelastung unabhängig, da Schaltglieder rückwirkungsfrei sind.

6.4.3 Ausgangskennlinie

Da der Ausgangszustand eines Schaltgliedes vom Eingang festgelegt wird, gibt es zwei Ausgangskennlinien, nämlich für den H- und für den L-Zustand.
Beide Kennlinien sind abhängig von der Ausgangsbelastung F_Q und von der Temperatur. Bei Belastung eines Ausgangs im H-Zustand mit systemeigenen TTL-Eingängen fließt nur der verhältnismäßig geringe Eingangsstrom dieser Schaltglieder. Er beträgt bei einer Ausgangsbelastung von $F_Q = 10$ maximal 400 µA. Das Ausgangspotential verringert sich dabei nur um 0,1 V.
Der Ausgangsstrom I_{QH} fließt hier aus dem Schaltglied heraus.

Bei L-Zustand fließt der Strom in das Schaltglied hinein, so daß I_{QL} negativ wird.
Bei einem Strom von 16 mA beträgt die garantierte Ausgangsspannung $U_{QL} \leqq 0{,}4$ V (L-Grenze). Ein TTL-Ausgang kann im L-Zustand betragsmäßig mehr Strom aufnehmen als er im H-Zustand liefert, da dann der Strom maximal 16 mA pro Ausgang betragen darf. Beim Leistungsgatter darf dann entsprechend der Strom pro Ausgang maximal 48 mA betragen.

6.5 Logische Daten

6.5.1 Eingangslastfaktor F_I

Der Eingangslastfaktor (fan-in) gibt die Belastung eines Einganges an, da sowohl im L- als auch im H-Zustand Eingangsströme fließen. Diese Ströme liegen pro Gattereingang für den L-Eingangszustand (= 0,4 V) bei maximal 1,6 mA und für den H-Eingangszustand (= 2,4 V) bei maximal 40 µA.
Die Werte sind gleichbedeutend mit einer Eingangslast von 1 und gelten über den vollen Arbeitstemperaturbereich. $F_I = 3$ bedeutet dann z.B. einen L-Eingangsstrom von $-I_{IL} = 3 \cdot (1{,}6\text{ mA}) = 4{,}8$ mA und einen H-Eingangsstrom von $I_{IH} = 3 \cdot 40\ \mu\text{A} = 120\ \mu\text{A}$. Eingangslastfaktoren von 2,3 und höher kommen hauptsächlich bei Flipflop (R-, S- und T-Eingänge) und höher integrierten Bausteinen vor. Sie müssen bei der Schaltungsauslegung besonders beachtet werden, damit der Ausgangslastfaktor der treibenden Schaltung nicht überschritten wird.

6.5.2 Ausgangslastfaktor F_Q

Unter dem Ausgangslastfaktor (fan-out) versteht man den Faktor, welcher angibt, wie oft ein Ausgang den Eingangsstrom eines Eingangs mit $F_I = 1$ übernehmen kann. Dabei wird oft unterschieden zwischen dem L- und dem H-Ausgangslastfaktor. Wenn im Datenblatt nicht anders angegeben, dann ist für beide Logikzustände $F_Q = 10$ für Standardgatter und $F_Q = 30$ für Leistungsgatter.

6.6 Statische Störsicherheit

Die statische Störsicherheit charakterisiert das Verhalten eines Schaltgliedes gegenüber Störungen, die länger als die mittlere Signal-Laufzeit einwirken. Zu den statischen Störungen gehören auch Störimpulse, deren Flanken wesentlich langsamer sind als die Signal-Laufzeit der Schaltglieder. Die statische Störsicherheit gibt den zulässigen Spannungshub an, der den logischen Zustand eines Schaltgliedes noch nicht ändert. Der typische statische Störabstand ergibt sich nun aus der Differenz der Ausgangsspannung des steuernden Schaltgliedes zur Eingangsschwellenspannung U_{IS} des angesteuerten Schaltgliedes. Für die Bausteine der TTL-Serie ergeben sich dabei folgende typische Störabstände bezogen auf den Ausgang mit $F_Q = 10$ und $U_S = 5$ V
bei H-Signal: $U_{SSH} = U_{QH} - U_{IS} = 3{,}9\text{ V} - 1{,}3\text{ V} = 2{,}6$ V
bei L-Signal: $U_{SSL} = U_{IS} - U_{QL} = 1{,}3\text{ V} - 0{,}25\text{ V} = 1{,}05$ V.

7. Angaben zur Qualität und Lötvorschriften

7.1 Anlieferungsqualität

Zur Kennzeichnung der Anlieferungsqualität werden folgende AQL-Werte (Annehmbare Qualitäts-Lage) angegeben.

Mechanische Fehler	Gruppen AQL	Gesamter AQL
Kritischer Fehler (Totalfehler)	0,25	
Hauptfehler	0,65	1,5
Nebenfehler	1,50	

Elektrischer Fehler	Gruppen AQL	Gesamter AQL
Funktionstest bei t_{amb} = 25° C	0,15	
Statische Parametergrenzwerte	0,65	1,0
Dynamische Parametergrenzwerte	0,65	

Diesen AQL-Werten liegt der Einfachstichprobenplan für Attributprüfung AEG NO1 1415 zugrunde. (Er entspricht weitgehend dem Stichprobenplan ABC-STD 105 D, Inspektionsniveau II.)

7.2 Definition der Fehler

Bei mechanischen Fehlern sind:

die kritischen Fehler – Totalfehler

z. B. gebrochene Gehäuse und Anschlüsse, falsche Beschriftung, Kurzschlüsse zwischen den Anschlüssen, Anschlüsse nicht lötbar;

die Hauptfehler = bedeutende Fehler, Funktionsfähigkeit nicht gestört

z. B. fehlende oder nicht identifizierbare Typenbeschriftung, zerstörende Korrosion der Anschlüsse und Gehäuse, schlechte Lötbarkeit, Über- und Unterschreiten der Anschlüsse.

die Nebenfehler = unbedeutende Schäden und Mängel

z. B. Beschriftung schlecht lesbar

Bei elektrischen Fehlern:

Funktionstest

Er dient zum Feststellen elektrischer Totalfehler, die jede funktionsgerechte Verwendung ausschließen, z. B. offene Verbindungen und Kurzschlüsse.

Statische und dynamische Parametergrenzwerte

Werden die in den „Technischen Datenblätter" angegebenen Min.- bzw. Max.-Werte der Kenngrößen unter- bzw. überschritten, wird dies als Fehler gewertet.

8. Lötvorschriften

Das Löten der Anschlüsse kann im Tauch- oder Schwallbadverfahren erfolgen. Bei einer Löttemperatur von 260° C darf die Lötzeit maximal 10 s betragen. Bei Lötungen mit dem Lötkolben muß bei Kolbentemperaturen unter 300° C die Lötzeit kleiner als 10 s sein. In allen Fällen muß das Löten unterhalb der Aufsetzebene erfolgen.

Vier NAND-Schaltungen mit je zwei Eingängen

Statische Kenndaten

im Temperaturbereich
TL 74... 0...70° C
TL 84... −25...85° C

		Min.	Typ.	Max.		Prüfschaltg.
Speisespannung	U_S	4,75	5,0	5,25	V	
H-Eingangsspannung	U_{IH}	2,0			V	1
$U_S = 4{,}75$ V						
L-Eingangsspannung	U_{IL}			0,8	V	2
$U_S = 4{,}75$ V						
Eingangsklemmspannung	$-U_I$			1,5	V	
$U_S = 4{,}75$ V, $-I_I = 12$ mA						
H-Ausgangsspannung	U_{QH}	2,4	3,3		V	2
$U_S = 4{,}75$ V, $U_{IL} = 0{,}8$ V, $-I_{QH} = 400$ µA						
L-Ausgangsspannung	U_{QL}		0,22	0,4	V	1
$U_S = 4{,}75$ V, $U_{IH} = 2$ V, $I_{QL} = 16$ mA						
H-Eingangsstrom pro Eingang						
$U_S = 5{,}25$ V						
$U_{IH} = 2{,}4$ V	I_{IH}			40,0	µA	3
$U_I = 5{,}5$ V	I_I			1,0	mA	3
L-Eingangsstrom pro Eingang	$-I_{IL}$			1,6	mA	4
$U_S = 5{,}25$ V, $U_{IL} = 0{,}4$ V						
Kurzschlußausgangsstrom pro Ausgang	$-I_Q$	18		55	mA	5
$U_S = 5{,}25$ V						
H-Speisestrom	I_{SH}		4,0	8,0	mA	6
$U_S = 5{,}25$ V, $U_I = 0$ V						
L-Speisestrom	I_{SL}		12	22	mA	6
$U_S = 5{,}25$ V, $U_I = 5$ V						

Schaltzeiten

bei $U_S = 5$ V, $t_{amb} = 25°$ C

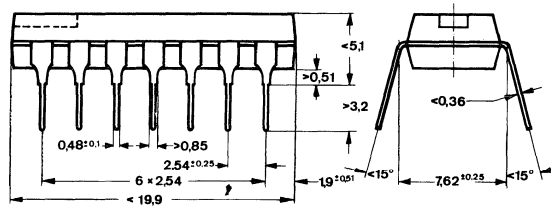
Signal-Laufzeit	t_{PHL}	11	22	ns	22
$C_L = 15$ pF, $R_L = 400\,\Omega$	t_{PLH}	7	15	ns	22

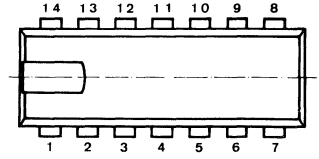
Logische Daten

Ausgangslastfaktor pro Ausgang	F_Q	10
Eingangslastfaktor pro Eingang	F_I	1
Logische Funktion	$Q = \overline{I_A \cdot I_B}$	

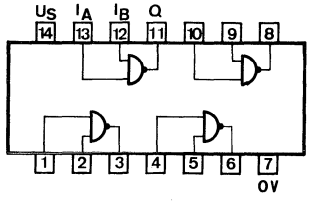
Absolute Grenzdaten

Speisespannung	U_S	7,0	V
Eingangsspannung	U_I	−1,5...5,5	V
Differenzspannung zwischen zwei Eingängen	U_I	5,5	V
Statische Störsicherheit	U_{SS}	0,4	V
Betriebstemperatur TL 74...	t_{amb}	0... 70	°C
Betriebstemperatur TL 84...	t_{amb}	−25... 85	°C
Lagerungstemperatur	t_{stg}	−65...150	°C

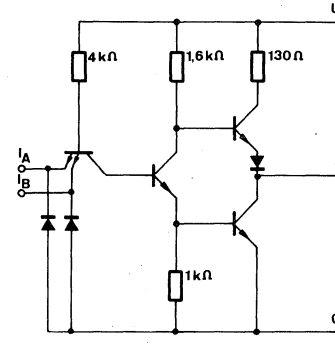




DIP 14-polig



Anschlußanordnung
Ansicht von oben



Schaltschema

Vier NAND-Schaltungen mit je zwei Eingängen und offenem Kollektor.
Die Schaltung TL 7401 N ist für Phantom-AND-Verknüpfungen vorgesehen (wired-AND).

Statische Kenndaten

im Temperaturbereich
TL 74... 0...70° C
TL 84... −25...85° C

		Min.	Typ.	Max.		Prüfschaltg.
Speisespannung	U_S	4,75	5,0	5,25	V	
H-Eingangsspannung $U_S = 4{,}75$ V	U_{IH}	2,0			V	1
L-Eingangsspannung $U_S = 4{,}75$ V	U_{IL}			0,8	V	14
Eingangsklemmspannung $U_S = 4{,}75$ V, $-I_I = 12$ mA	$-U_I$			1,5	V	
L-Ausgangsspannung $U_S = 4{,}75$ V, $U_{IH} = 2$ V, $I_{QH} = 16$ mA	U_{QL}			0,4	V	11
Statische Störsicherheit	U_{SS}	0,4	1,0		V	
H-Eingangsstrom pro Eingang $U_S = 5{,}25$ V,						
$U_{IH} = 2{,}4$ V	I_{IH}			40	µA	3
$U_I = 5{,}5$ V	I_I			1	mA	3
L-Eingangsstrom pro Eingang $U_S = 5{,}25$ V, $U_{IL} = 0{,}4$ V	$-I_{IL}$			1,6	mA	4
H-Ausgangsstrom pro Ausgang $U_S = 4{,}75$ V, $U_{QH} = 5{,}5$ V, $U_{IL} = 0{,}8$ V	I_{QH}			250	µA	14
H-Speisestrom $U_S = 5{,}25$ V, $U_I = 0$ V	I_{SH}		4	8	mA	6
L-Speisestrom $U_S = 5{,}25$ V, $U_I = 5{,}0$ V	I_{SL}		12	22	mA	6

Schaltzeiten

bei $U_S = 5$ V, $t_{amb} = 25°$ C

Signal-Laufzeit						
$C_L = 15$ pF, $R_L = 400\,\Omega$	t_{PHL}		8	15	ns	22
$C_L = 15$ pF, $R_L = 4\,k\Omega$	t_{PLH}		35	45	ns	22

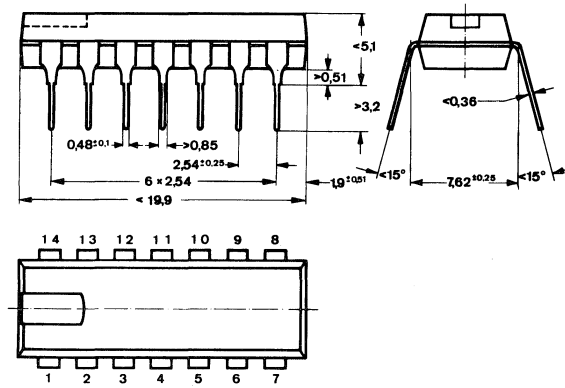
Logische Daten

		Min.	Typ.	Max.
Ausgangslastfaktor pro Ausgang	F_Q			10
Eingangslastfaktor pro Eingang	F_I			1
Logische Funktion	$Q = \overline{I_A \cdot I_B}$			

TL 7401 N S1: wie TL 7401 N jedoch Ausgang 15 V/250 µA
TL 7401 N S3: wie TL 7401 N jedoch Ausgang 5,5 V/50 µA

Absolute Grenzdaten

Speisespannung	U_S	7,0	V
Eingangsspannung	U_I	−1,5...5,5	V
Differenzspannung zwischen zwei Eingängen	U_I	5,5	V
Ausgangsspannung	U_Q	5,5	V
Statische Störsicherheit	U_{SS}	0,4	V
Betriebstemperatur TL 74..	t_{amb}	0...70	°C
Betriebstemperatur TL 84..	t_{amb}	−25...85	°C
Lagerungstemperatur	t_{stg}	−65...150	°C



DIP 14-polig

Berechnung des Kollektorlastwiderstandes R_L

Die Berechnung erfolgt nach folgenden Formeln:

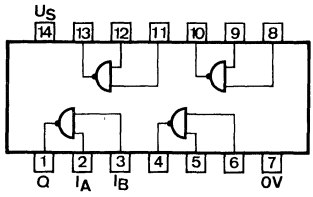
H-Zustand: $$R_{Lmax} = \frac{U_S - 2{,}4\,V}{n\ 250\,\mu A + N\ 40\,\mu A}\ (M\Omega)$$

L-Zustand: $$R_{Lmin} = \frac{U_S - 0{,}4\,V}{16\,mA - N\ 1{,}6\,mA}\ (k\Omega)$$

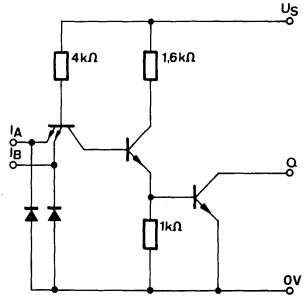
Wobei: U_S = Speisespannung
n = Anzahl der TL 7401 N in AND-Verbindung
N = Anzahl der angeschlossenen Eingänge

Bei U_S = 5 V und entsprechender Variation der Werte für n und N ergeben sich nachfolgend aufgeführte Maximal- und Minimalwerte für R_L. Der tatsächlich in der Schaltung verwendete Widerstandswert muß zwischen diesen beiden Widerständen liegen.

N	n							n
	1	2	3	4	5	6	7	1 bis 7 Minimalwerte R_L in Ω
	Maximalwerte R_L in Ω							
1	8965	4814	3291	2500	2015	1688	1452	319
2	7878	4482	3132	2407	1954	1645	1420	359
3	7027	4193	2988	2321	1897	1604	1390	410
4	6341	3939	2857	2241	1843	1566	1361	479
5	5777	3714	2736	2166	1793	1529	1333	575
6	5306	3513	2626	2096	1744	1494	1306	718
7	4905	3333	2524	2031	1699	1460	1280	958
8	4561	3170	2419	1969	1656			1437
9	4262	3023						2875
10	4000			nicht zulässig				4000



Anschlußanordnung
Ansicht von oben



Schaltschema

Vier NOR-Schaltungen mit je zwei Eingängen

Statische Kenndaten

im Temperaturbereich
TL 74... 0...70° C
TL 84... −25...85° C

		Min.	Typ.	Max.		Prüf-schaltg.
Speisespannung	U_S	4,75	5,0	5,25	V	
H-Eingangsspannung $U_S = 4{,}75$ V	U_{IH}	2,0			V	7
L-Eingangsspannung $U_S = 4{,}75$ V	U_{IL}			0,8	V	8
Eingangsklemmspannung $U_S = 4{,}75$ V, $-I_I = 12$ mA	$-U_I$			1,5	V	
H-Ausgangsspannung $U_S = 4{,}75$ V, $U_{IL} = 0{,}8$ V, $-I_{QH} = 400$ µA	U_{QH}	2,4	3,3		V	8
L-Ausgangsspannung $U_S = 4{,}75$ V, $U_{IH} = 2$ V, $I_{QL} = 16$ mA	U_{QL}		0,22	0,4	V	7
H-Eingangsstrom pro Eingang $U_S = 5{,}25$ V,						
$U_{IH} = 2{,}4$ V	I_{IH}			40	µA	9
$U_I = 5{,}5$ V	I_I			1	mA	9
L-Eingangsstrom pro Eingang $U_S = 5{,}25$ V, $U_{IL} = 0{,}4$ V	$-I_{IL}$			1,6	mA	10
Kurzschlußausgangsstrom pro Ausgang $U_S = 5{,}25$ V	$-I_Q$	18		55	mA	11
H-Speisestrom $U_S = 5{,}25$ V, $U_I = 0$ V	I_{SH}		8	16	mA	13
L-Speisestrom $U_S = 5{,}25$ V, $U_I = 5$ V	I_{SL}		14	27	mA	12

Schaltzeiten

bei $U_S = 5$ V, $t_{amb} = 25°$ C

Signal-Laufzeit $C_L = 15$ pF, $R_L = 400\,\Omega$	t_{PHL}		8	15	ns	22
	t_{PLH}		12	22	ns	22

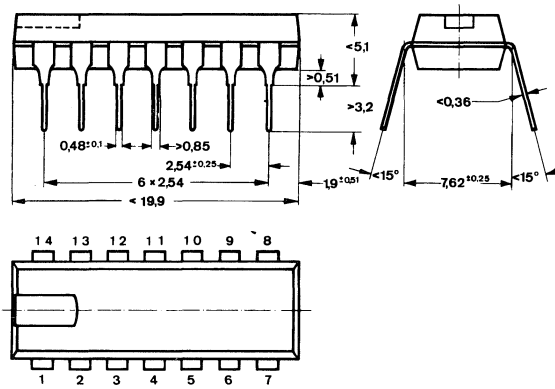
Logische Daten

Ausgangslastfaktor pro Ausgang	F_Q	10
Eingangslastfaktor pro Eingang	F_I	1
Logische Funktion	$Q = \overline{I_A + I_B}$	

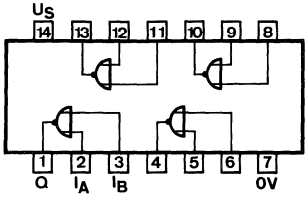
TL 7402 N S1: wie TL 7402 N jedoch Ausgangssperrstrom $I_{QH} < 500\,\mu A$ bei $U_Q = 6{,}5\,V$.

Absolute Grenzdaten

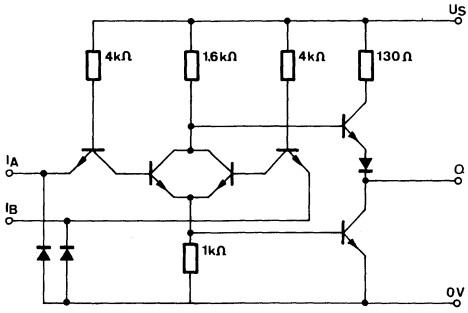
Speisespannung	U_S	7,0	V
Eingangsspannung	U_I	−1,5...5,5	V
Differenzspannung zwischen zwei Eingängen	U_I	5,5	V
Statische Störsicherheit	U_{SS}	0,4	V
Betriebstemperatur TL 74...	t_{amb}	0...70	°C
Betriebstemperatur TL 84...	t_{amb}	−25...85	°C
Lagerungstemperatur	t_{stg}	−65...150	°C



DIP 14-polig



Anschlußanordnung
Ansicht von oben



Schaltschema

Vier NAND-Schaltungen mit je zwei Eingängen und offenem Kollektor.

Die Schaltungen TL 7403 N bzw. TL 8403 N enthalten 4 TTL-NAND-Schaltungen, die für Phantom-AND-Verknüpfungen geeignet sind (wired-AND).

Statische Kenndaten

im Temperaturbereich
TL 74... 0...70° C
TL 84... −25...85° C

		Min.	Typ.	Max.	
Speisespannung	U_S	4,75	5,0	5,25	V
H-Eingangsspannung $U_S = 4{,}75$ V	U_{IH}	2,0			V
L-Eingangsspannung $U_S = 4{,}75$ V	U_{IL}			0,8	V
Eingangsklemmspannung $U_S = 4{,}75$ V, $-I_I = 12$ mA	$-U_I$			1,5	V
L-Ausgangsspannung $U_S = 4{,}75$ V, $U_{IH} = 2$ V, $I_{QL} = 16$ mA	U_{QL}			0,4	V
H-Eingangsstrom pro Eingang $U_S = 5{,}25$ V, $U_{IH} = 2{,}4$ V	I_{IH}			40	µA
$U_I = 5{,}5$ V	I_I			1,0	mA
L-Eingangsstrom pro Eingang $U_S = 5{,}25$ V, $U_{IL} = 0{,}4$ V	$-I_{IL}$			1,6	mA
H-Ausgangsstrom pro Ausgang $U_S = 4{,}75$ V, $U_{IL} = 0{,}8$ V, $U_Q = 5{,}5$ V	I_{QH}			250	µA
H-Speisestrom $U_S = 5{,}25$ V, $U_I = 0$ V	I_{SH}		4	8,0	mA
L-Speisestrom $U_S = 5{,}25$ V, $U_I = 5{,}0$ V	I_{SL}		12	22	mA

Schaltzeiten

bei $U_S = 5{,}0$ V, $t_{amb} = 25°$ C

Signal-Laufzeit					
$C_L = 15$ pF, $R_L = 400\,\Omega$	t_{PHL}		8	15	ns
$C_L = 15$ pF, $R_L = 4\,k\,\Omega$	t_{PLH}		35	45	ns

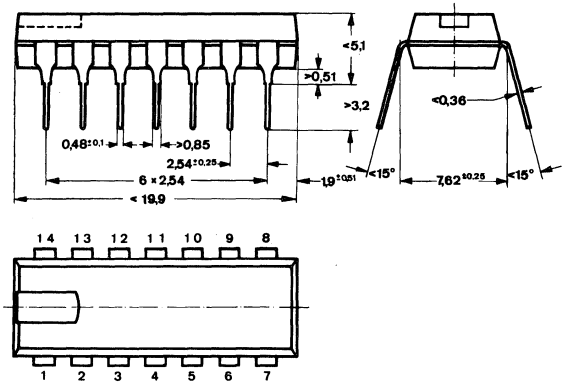
Logische Daten

Ausgangslastfaktor pro Ausgang	F_Q	10
Eingangslastfaktor pro Eingang	F_I	1
Logische Funktion	$Q = \overline{I_A \cdot I_B}$	

TL 7403 N S 1: wie TL 7403 N jedoch Ausgang 15 V/250 µA
TL 7403 N S 3: wie TL 7403 N jedoch Ausgang 5,5 V/50 µA

Absolute Grenzdaten

Speisespannung	U_S	7,0	V
Eingangsspannung	U_I	−1,5...5,5	V
Differenzspannung zwischen zwei Eingängen	U_I	5,5	V
Ausgangsspannung	U_Q	5,5	V
Statische Störsicherheit	U_{SS}	0,4	V
Betriebstemperatur TL 74...	t_{amb}	0...70	°C
Betriebstemperatur TL 84...	t_{amb}	−25...85	°C
Lagerungstemperatur	t_{stg}	−65...150	°C



DIP 14-polig

Berechnung des Kollektorlastwiderstandes R_L

Die Berechnung erfolgt nach folgenden Formeln:

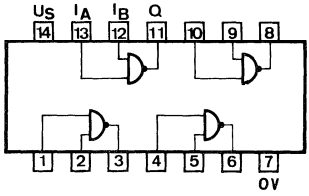
H-Zustand: $$R_{Lmax} = \frac{U_S - 2{,}4\,V}{n\ 250\ \mu A + N\ 40\ \mu A}\ (M\Omega)$$

L-Zustand: $$R_{Lmin} = \frac{U_S - 0{,}4\,V}{16\,mA - N\ 1{,}6\,mA}\ (k\Omega)$$

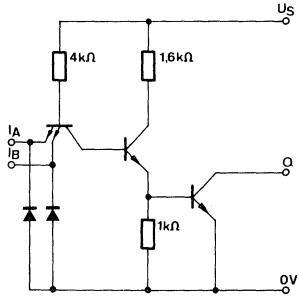
Wobei: U_S = Speisespannung
n = Anzahl der TL 7403 N in AND-Verbindung
N = Anzahl der angeschlossenen Eingänge

Bei U_S = 5 V und entsprechender Variation der Werte für n und N ergeben sich nachfolgend aufgeführte Maximal- und Minimalwerte für R_L. Der tatsächlich in der Schaltung verwendete Widerstandswert muß zwischen diesen beiden Widerständen liegen.

N	n							n
	1	2	3	4	5	6	7	1 bis 7 Minimalwerte R_L in Ω
	Maximalwerte R_L in Ω							
1	8965	4814	3291	2500	2015	1688	1452	319
2	7878	4482	3132	2407	1954	1645	1420	359
3	7027	4193	2988	2321	1897	1604	1390	410
4	6341	3939	2857	2241	1843	1566	1361	479
5	5777	3714	2736	2166	1793	1529	1333	575
6	5306	3513	2626	2096	1744	1494	1306	718
7	4905	3333	2524	2031	1699	1460	1280	958
8	4561	3170	2419	1969	1656			1437
9	4262	3023						2875
10	4000			nicht zulässig				4000



Anschlußanordnung
Ansicht von oben



Schaltschema

Sechsfacher Inverter

Statische Kenndaten

im Temperaturbereich
TL 74... 0...70° C
TL 84... −25...85° C

		Min.	Typ.	Max.	
Speisespannung	U_S	4,75	5,0	5,25	V
H-Eingangsspannung $U_S = 4{,}75$ V	U_{IH}	2,0			V
Eingangsklemmspannung $U_S = 4{,}75$ V, $-I_I = 12$ mA	$-U_I$			1,5	V
L-Eingangsspannung $U_S = 4{,}75$ V	U_{IH}			0,8	V
H-Ausgangsspannung $U_S = 4{,}75$ V, $U_{IL} = 0{,}8$ V, $-I_{QH} = 400$ µA	U_{QH}	2,4	3,3		V
L-Ausgangsspannung $U_S = 4{,}75$ V, $U_{IH} = 2{,}0$ V, $I_{QL} = 16$ mA	U_{QL}		0,22	0,4	V
H-Eingangsstrom pro Eingang $U_S = 5{,}25$ V, $U_{IH} = 2{,}4$ V	I_{IH}			40	µA
$U_I = 5{,}5$ V	I_I			1,0	mA
L-Eingangsstrom pro Eingang $U_S = 5{,}25$ V, $U_{IL} = 0{,}4$ V	$-I_{IL}$			1,6	mA
Kurzschlußausgangsstrom pro Ausgang $U_S = 5{,}25$ V	$-I_Q$	18		55	mA
H-Speisestrom $U_S = 5{,}25$ V, $U_I = 0$ V	I_{SH}		6	12	mA
L-Speisestrom $U_S = 5{,}25$ V, $U_I = 5{,}0$ V	I_{SL}		18	33	mA

Schaltzeiten

bei $U_S = 5$ V, $t_{amb} = 25°$ C

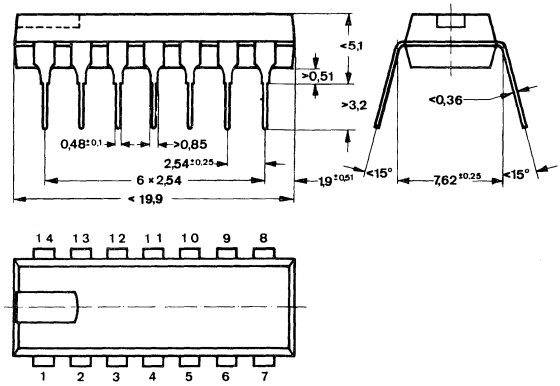
Signal-Laufzeit	t_{PHL}		8	15	ns
$C_L = 15$ pF, $R_L = 400\ \Omega$	t_{PLH}		12	22	ns

Logische Daten

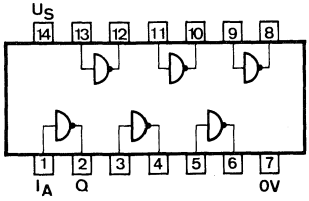
Ausgangslastfaktor pro Ausgang	F_Q	10
Eingangslastfaktor pro Eingang	F_I	1
Logische Funktion	$Q = \overline{I_A}$	

Absolute Grenzdaten

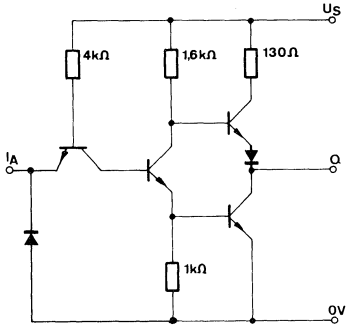
Speisespannung	U_S	7,0	V
Eingangsspannung	U_I	−1,5...5,5	V
Statische Störsicherheit	U_{SS}	0,4	V
Betriebstemperatur TL 74...	t_{amb}	0...70	°C
Betriebstemperatur TL 84...	t_{amb}	−25...85	°C
Lagerungstemperatur	t_{stg}	−65...150	°C



DIP 14-polig



Anschlußanordnung
Ansicht von oben



Schaltschema

Sechs Inverter mit offenem Kollektor

Die Schaltung TL 7405 N enthält sechs Inverter, die für Phantom-AND-Verknüpfungen geeignet sind (wired-AND).

Statische Kenndaten

im Temperaturbereich
TL 74... 0...70° C
TL 84... −25...85° C

		Min.	Typ.	Max.	
Speisespannung	U_S	4,75	5,0	5,25	V
H-Eingangsspannung $U_S = 4{,}75$ V	U_{IH}	2,0			V
L-Eingangsspannung $U_S = 4{,}75$ V	U_{IL}			0,8	V
Eingangsklemmspannung $U_S = 4{,}75$ V, $-I_I = 12$ mA	$-U_I$			1,5	V
L-Ausgangsspannung $U_S = 4{,}75$ V, $U_{IH} = 2$ V, $I_{QL} = 16$ mA	U_{QL}			0,4	V
H-Eingangsstrom pro Eingang $U_S = 5{,}25$ V,					
$U_{IH} = 2{,}4$ V	I_{IH}			40	µA
$U_I = 5{,}5$ V	I_I			1,0	mA
L-Eingangsstrom pro Eingang $U_S = 5{,}25$ V, $U_Q = 0{,}4$ V	$-I_{IL}$			1,6	mA
H-Ausgangsstrom $U_S = 4{,}75$ V, $U_Q = 5{,}5$ V, $U_{IL} = 0{,}8$ V	I_{QH}			250	µA
H-Speisestrom $U_S = 5{,}0$ V, $U_I = 0$ V, $t_{amb} = 25°$ C	I_{SH}		6	12	mA
L-Speisestrom $U_S = 5{,}0$ V, $U_I = 5{,}0$ V, $t_{amb} = 25°$ C	I_{SL}		18	33	ma

Schaltzeiten

bei $U_S = 5{,}0$ V, $t_{amb} = 25°$ C

Signal-Laufzeit

$C_L = 15$ pF, $R_L = 400\,\Omega$	t_{PHL}		8	15	ns
$C_L = 15$ pF, $R_L = 4$ k	t_{PLH}		40	55	ns

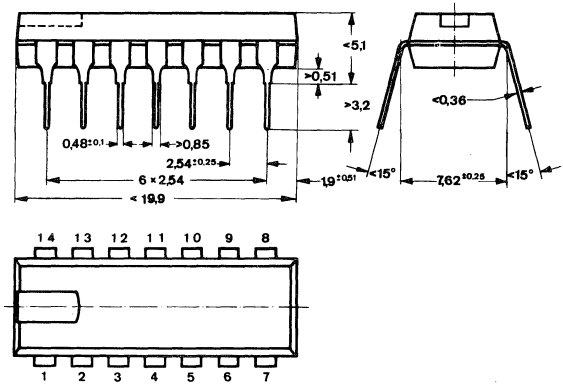
Logische Daten

Ausgangslastfaktor pro Ausgang	F_Q	10
Eingangslastfaktor pro Eingang	F_I	1
Logische Funktion	$Q = \overline{I_A}$	

TL 7405 N S 1: wie TL 7405 N jedoch Ausgang 15 V/250 µA
TL 7405 N S 3: wie TL 7405 N jedoch Ausgang 5,5 V/50 µA

Absolute Grenzdaten

Speisespannung	U_S	7,0	V
Eingangsspannung	U_I	−1,5...5,5	V
Ausgangsspannung	U_Q	5,5	V
Statische Störsicherheit	U_{SS}	0,4	V
Betriebstemperatur TL 74...	t_{amb}	0...70	°C
Betriebstemperatur TL 84...	t_{amb}	−25...85	°C
Lagerungstemperatur	t_{stg}	−65...150	°C



DIP 14-polig

Berechnung des Kollektorlastwiderstandes R_L

Die Berechnung erfolgt nach folgenden Formeln:

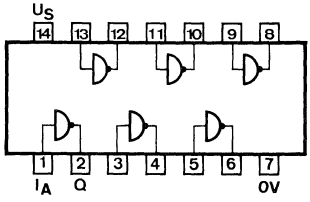
H-Zustand: $$R_{Lmax} = \frac{U_S - 2{,}4\,V}{n\ 250\,\mu A + N\ 40\,\mu A}\ (M\Omega)$$

L-Zustand: $$R_{Lmin} = \frac{U_S - 0{,}4\,V}{16\,mA - N\ 1{,}6\,mA}\ (k\Omega)$$

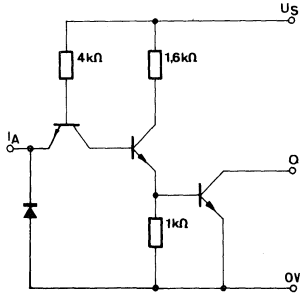
Wobei: U_S = Speisespannung
n = Anzahl der TL 7405 in AND-Verbindung
N = Anzahl der angeschlossenen Eingänge

Bei U_S = 5 V und entsprechender Variation der Werte für n und N ergeben sich nachfolgend aufgeführte Maximal- und Minimalwerte für R_L. Der tatsächlich in der Schaltung verwendete Widerstandswert muß zwischen diesen beiden Widerständen liegen.

N	n							n
	1	2	3	4	5	6	7	1 bis 7 Minimalwerte R_L in Ω
	Maximalwerte R_L in Ω							
1	8965	4814	3291	2500	2015	1688	1452	319
2	7878	4482	3132	2407	1954	1645	1420	359
3	7027	4193	2988	2321	1897	1604	1390	410
4	6341	3939	2857	2241	1843	1566	1361	479
5	5777	3714	2736	2166	1793	1529	1333	575
6	5306	3513	2626	2096	1744	1494	1306	718
7	4905	3333	2524	2031	1699	1460	1280	958
8	4561	3170	2419	1969	1656			1437
9	4262	3023						2875
10	4000			nicht zulässig				4000



Anschlußanordnung
Ansicht von oben



Schaltschema

Sechs invertierende Treiberstufen mit offenem Kollektorausgang.

Die Treiberstufen arbeiten mit Eintaktausgängen hoher Spannungs- und Strombelastbarkeit: 30 V/40 mA bei TL 7406 N und 15 V/40 mA bei TL 7416 N.

Die Schaltungen eignen sich als Pegelumsetzer (beispielsweise TTL-MOS) und zur Ansteuerung kleiner Lampen und Relais. Um die Ausgangsleistung zu erhöhen, können mehrere Ausgänge eines Gehäuses parallel geschaltet werden.

Statische Kenndaten

im Temperaturbereich 0...70° C

		Min.	Typ.	Max.	
Speisespannung	U_S	4,75	5,0	5,25	V
H-Eingangsspannung $U_S = 4{,}75$ V	U_{IH}	2,0			V
L-Eingangsspannung $U_S = 4{,}75$ V	U_{IL}			0,8	V
Eingangsklemmspannung $U_S = 4{,}75$ V, $-I_I = 12$ mA	$-U_I$			1,5	V
L-Ausgangsspannung $U_S = 4{,}75$ V, $U_{IH} = 2{,}0$ V					
$I_{QL} = 16$ mA	U_{QL}			0,4	V
$I_{QL} = 40$ mA	U_{QL}			0,7	V
H-Eingangsstrom pro Eingang $U_S = 5{,}25$ V,					
$U_{IH} = 2{,}4$ V	I_{IH}			40	µA
$U_I = 5{,}5$ V	I_I			1,0	mA
L-Eingangsstrom pro Eingang $U_S = 5{,}25$ V, $U_{IL} = 0{,}4$ V	$-I_{IL}$			1,6	mA
H-Ausgangsstrom pro Ausgang $U_S = 4{,}75$ V, $U_{IL} = 0{,}8$ V $U_{QH} = 30$ V bei TL 7406 N $U_{QH} = 15$ V bei TL 7416 N	I_{QH}			250	µA
H-Speisestrom $U_S = 5{,}25$ V, $U_{IL} = 0$ V	I_{SH}		30	42	mA
L-Speisestrom $U_S = 5{,}25$ V, $U_{IH} = 5{,}0$ V	I_{SL}		27	38	mA

Schaltzeiten

bei $U_S = 5{,}0$ V, $t_{amb} = 25°$ C

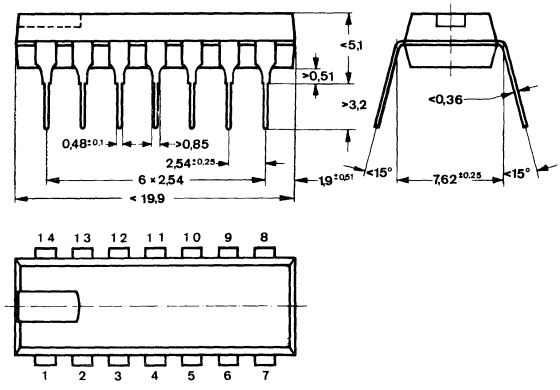
Signal-Laufzeit	t_{PLH}		10	15	ns
$C_L = 15$ pF, $R_L = 110\,\Omega$	t_{PHL}		15	23	ns

Logische Daten

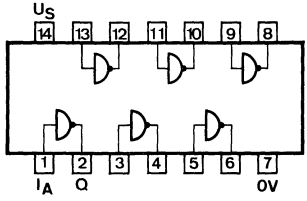
Ausgangslastfaktor	F_Q	10
Eingangslastfaktor	F_I	1
Logische Funktion	$Q = \overline{I_A}$	

Absolute Grenzdaten

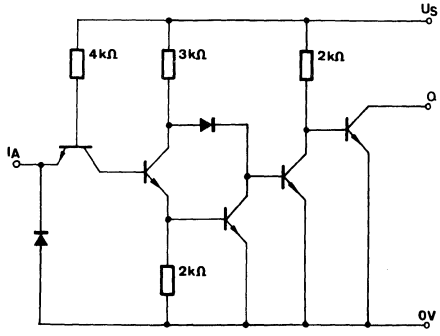
Speisespannung	U_S	7,0	V
Eingangsspannung	U_I	−1,5...5,5	V
Ausgangsspannung			
TL 7406 N	U_Q	30	V
TL 7416 N	U_Q	15	V
Statische Störsicherheit	U_{SS}	0,4	V
L-Ausgangsstrom	I_{QL}	40	mA
Betriebstemperatur	t_{amb}	0...70	°C
Lagerungstemperatur	t_{stg}	−65...150	°C



DIP 14-polig



Anschlußanordnung
Ansicht von oben



Schaltschema

Sechs Treiberstufen mit offenem Kollektorausgang

Die Treiberstufen arbeiten mit Eintaktausgängen hoher Spannungs- und Strombelastbarkeit: 30 V/40 mA bei TL 7407 N und 15 V/40 mA bei TL 7417 N.
Die Schaltungen eignen sich als Pegelumsetzer (beispielsweise TTL-MOS) und zur Ansteuerung kleiner Lampen und Relais. Um die Ausgangsleistung zu erhöhen, können mehrere Ausgänge eines Gehäuses parallel geschaltet werden.

Statische Kenndaten

im Temperaturbereich 0...70° C

		Min.	Typ.	Max.	
Speisespannung	U_S	4,75	5,0	5,25	V
H-Eingangsspannung $U_S = 4{,}75$ V	U_{IH}	2,0			V
L-Eingangsspannung $U_S = 4{,}75$ V	U_{IL}			0,8	V
Eingangsklemmspannung $U_S = 4{,}75$ V, $-I_I = 12$ mA	$-U_I$			1,5	V
L-Ausgangsspannung $U_S = 4{,}75$ V, $U_{IL} = 0{,}8$ V $I_{QL} = 16$ mA	U_{QL}			0,4	V
$I_{QL} = 40$ mA	U_{QL}			0,7	V
H-Eingangsstrom pro Eingang $U_S = 5{,}25$ V, $U_{IH} = 2{,}4$ V	I_{IH}			40	µA
$U_I = 5{,}5$ V	I_I			1,0	mA
L-Eingangsstrom pro Eingang $U_S = 5{,}25$ V, $U_{IL} = 0{,}4$ V	$-I_{IL}$			1,6	mA
H-Ausgangsstrom pro Ausgang $U_S = 4{,}75$ V, $U_{IH} = 2{,}0$ V $U_{QH} = 30$ V bei TL 7407 N $U_{QH} = 15$ V bei TL 7417 N	I_{QH}			250	µA
H-Stromaufnahme $U_S = 5{,}25$ V, $U_{IH} = 5{,}0$ V	I_{SH}		29	41	mA
L-Stromaufnahme $U_S = 5{,}25$ V, $U_{IL} = 0$ V	I_{SL}		21	30	mA

Schaltzeiten

bei $U_S = 5{,}0$ V, $t_{amb} = 25°$ C

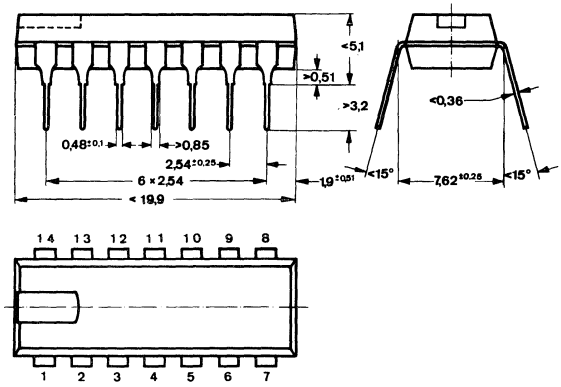
Signal-Laufzeit	t_{PLH}		6	10	ns
$C_L = 15$ pF, $R_L = 110\,\Omega$	t_{PHL}		20	30	ns

Logische Daten

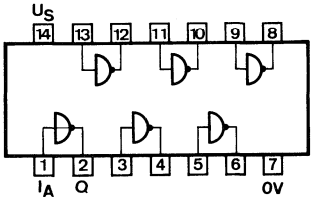
Ausgangslastfaktor	F_Q	25
Eingangslastfaktor	F_I	1
Logische Funktion	$Q = I_A$	

Absolute Grenzdaten

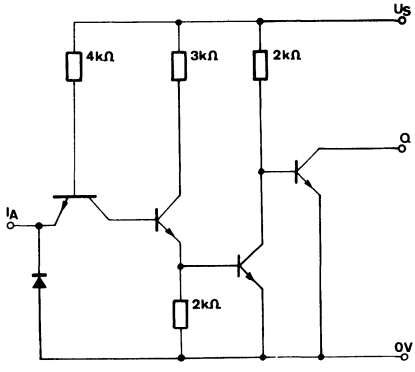
Speisespannung	U_S	7,0	V
Eingangsspannung	U_I	−1,5...5,5	V
Ausgangsspannung			
TL 7407 N	U_Q	30	V
TL 7417 N	U_Q	15	V
Statische Störsicherheit	U_{SS}	0,4	V
L-Ausgangsstrom	I_{QL}	40	mA
Betriebstemperatur	t_{amb}	0...70	°C
Lagerungstemperatur	t_{stg}	−65...150	°C



DIP 14-polig



Anschlußanordnung
Ansicht von oben



Schaltschema

Vier AND-Schaltungen mit je zwei Eingängen

Die Schaltungen TL 7408 N und TL 8408 N enthalten vier AND-Schaltungen mit je zwei Eingängen. Die Eingänge sind durch Klemmdioden vor Reflexionen geschützt.

Statische Kenndaten

im Temperaturbereich
TL 74... 0...70° C
TL 84... −25...85° C

		Min.	Typ.	Max.	
Speisespannung	U_S	4,75	5,0	5,25	V
H-Eingangsspannung $U_S = 4{,}75$ V	U_{IH}	2,0			V
L-Eingangsspannung $U_S = 4{,}75$ V	U_{IL}			0,8	V
Eingangsklemmspannung $U_S = 4{,}75$ V, $-I_I = 12$ mA	$-U_I$			1,5	V
H-Ausgangsspannung $U_S = 4{,}75$ V, $U_{IH} = 2{,}0$ V, $-I_{QH} = 800$ µA	U_{QH}	2,4			V
L-Ausgangsspannung $U_S = 4{,}75$ V, $U_{IL} = 0{,}8$ V, $I_{QL} = 16$ mA	U_{QL}			0,4	V
H-Eingangsstrom pro Eingang $U_S = 5{,}25$ V, $U_{IH} = 2{,}4$ V	I_{IH}			40	µA
$U_I = 5{,}5$ V	I_I			1,0	mA
L-Eingangsstrom pro Eingang $U_S = 5{,}25$ V, $U_{IL} = 0{,}4$ V	$-I_{IL}$			1,6	mA
Kurzschlußausgangsstrom pro Ausgang $U_S = 5{,}25$ V	$-I_Q$	18		55	mA
H-Speisestrom $U_S = 5{,}25$ V, $U_I = 5$ V	I_{SH}		11	21	mA
L-Speisestrom $U_S = 5{,}25$ V, $U_I = 0$ V	I_{SL}		20	33	mA

Schaltzeiten

bei $U_S = 5{,}0$ V, $t_{amb} = 25°$ C

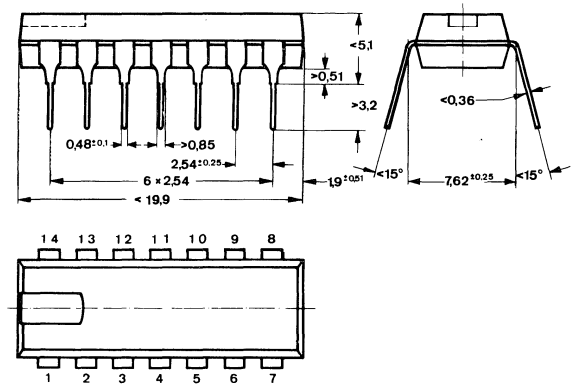
Signal-Laufzeit	t_{PHL}		17,5	27	ns
$C_L = 15$ pF, $R_L = 400\ \Omega$	t_{PLH}		12	19	ns

Logische Daten

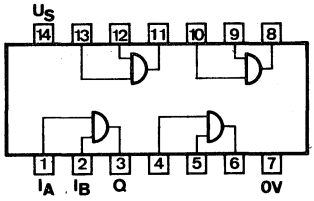
Ausgangslastfaktor pro Ausgang	F_Q	10
Eingangslastfaktor pro Eingang	F_I	1
Logische Funktion	$Q = I_A \cdot I_B$	

Absolute Grenzdaten

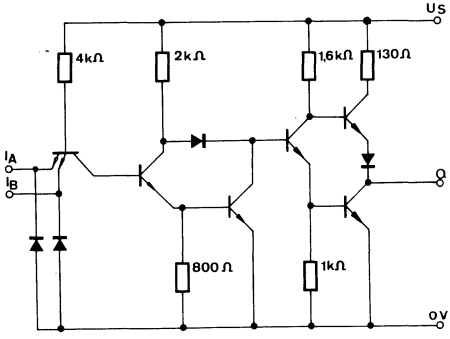
Speisespannung	U_S	7,0	V
Eingangsspannung	U_I	−1,5...5,5	V
Differenzspannung zwischen zwei Eingängen	U_I	5,5	V
Statische Störsicherheit	U_{SS}	0,4	V
Betriebstemperatur TL 74...	t_{amb}	0...70	°C
Betriebstemperatur TL 84...	t_{amb}	−25...85	°C
Lagerungstemperatur	t_{stg}	−65...150	°C



DIP 14-polig



Anschlußanordnung
Ansicht von oben



Schaltschema

Vier AND-Schaltungen mit je zwei Eingängen und offenem Kollektor

Die Schaltung TL 7409 N enthält vier AND-Schaltungen mit je zwei Eingängen für Phantom-AND-Verknüpfungen (wired-AND). Die Eingänge sind durch Klemmdioden vor Reflexionen geschützt.

Statische Kenndaten

im Temperaturbereich 0...70° C

		Min.	Typ.	Max.	
Speisespannung	U_S	4,75	5,0	5,25	V
H-Eingangsspannung	U_{IH}	2,0			V
L-Eingangsspannung	U_{IL}			0,8	V
Eingangsklemmspannung	$-U_I$			1,5	V
$U_S = 4{,}75$ V, $-I_I = 12$ mA					
L-Ausgangsspannung	U_{QL}			0,4	V
$U_S = 4{,}75$ V, $U_{IL} = 0{,}8$ V, $I_{QL} = 16$ mA					
H-Ausgangsstrom	I_{QH}			250	µA
$U_S = 4{,}75$ V, $U_{IH} = 2$ V, $U_{QH} = 5{,}5$ V					
Statische Störsicherheit	U_{SS}	0,4	1,0		V
H-Eingangsstrom pro Eingang					
$U_S = 5{,}25$ V,					
$U_{IH} = 2{,}4$ V	I_{IH}			40	µA
$U_I = 5{,}5$ V	I_I			1,0	mA
L-Eingangsstrom pro Eingang	$-I_{IL}$			1,6	mA
$U_S = 5{,}25$ V, $U_{IL} = 0{,}4$ V					
H-Speisestrom	I_{SH}		11	21	mA
$U_S = 5{,}25$ V, $U_I = 5{,}0$ V					
L-Speisestrom	I_{SL}		20	33	mA
$U_S = 5{,}25$ V, $U_I = 0$ V					

Schaltzeiten

bei $U_S = 5{,}0$ V, $t_{amb} = 25°$ C

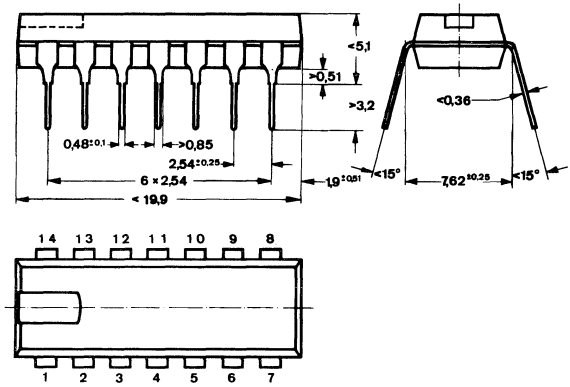
Signal-Laufzeit	t_{PHL}		21	32	ns
$C_L = 15$ pF, $R_L = 400\,\Omega$	t_{PLH}		16	24	ns

Logische Daten

Ausgangslastfaktor pro Ausgang	F_Q	10
Eingangslastfaktor pro Eingang	F_I	1
Logische Funktion	$Q = I_A \cdot I_B$	

Absolute Grenzdaten

Speisespannung	U_S	7,0	V
Eingangsspannung	U_I	−1,5...5,5	V
Differenzspannung zwischen zwei Eingängen	U_I	5,5	V
Ausgangsspannung	U_Q	5,5	V
Statische Störsicherheit	U_{SS}	0,4	V
Betriebstemperatur	t_{amb}	0...70	°C
Lagerungstemperatur	t_{stg}	−65...150	°C



DIP 14-polig

Berechnung des Kollektorlastwiderstandes R_L

Die Berechnung erfolgt nach folgenden Formeln:

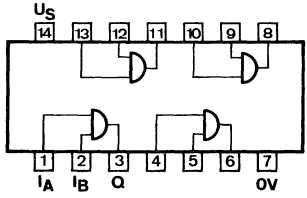
H-Zustand: $$R_{Lmax} = \frac{U_S - 2{,}4\,V}{n\ 250\,\mu A + N\ 40\,\mu A}\ (M\Omega)$$

L-Zustand: $$R_{Lmin} = \frac{U_S - 0{,}4\,V}{16\,mA - N\ 1{,}6\,mA}\ (k\Omega)$$

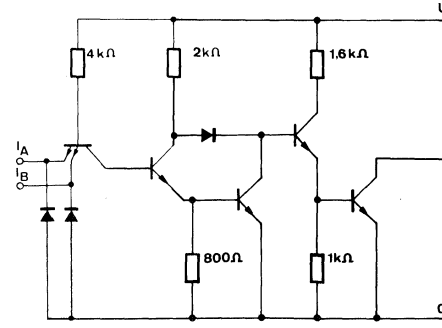
Wobei: U_S = Speisespannung
n = Anzahl der TL 7409 N in AND-Verbindung
N = Anzahl der angeschlossenen Eingänge

Bei U_S = 5 V und entsprechender Variation der Werte für n und N ergeben sich nachfolgend aufgeführte Maximal- und Minimalwerte für R_L. Der tatsächlich in der Schaltung verwendete Widerstandswert muß zwischen diesen beiden Widerständen liegen.

N	n							n
	1	2	3	4	5	6	7	1 bis 7 Minimalwerte R_L in Ω
	Maximalwerte R_L in Ω							
1	8965	4814	3291	2500	2015	1688	1452	319
2	7878	4482	3132	2407	1954	1645	1420	359
3	7027	4193	2988	2321	1897	1604	1390	410
4	6341	3939	2857	2241	1843	1566	1361	479
5	5777	3714	2736	2166	1793	1529	1333	575
6	5306	3513	2626	2096	1744	1494	1306	718
7	4905	3333	2524	2031	1699	1460	1280	958
8	4561	3170	2419	1969	1656			1437
9	4262	3023						2875
10	4000			nicht zulässig				4000



Anschlußanordnung
Ansicht von oben



Schaltschema

Drei NAND-Schaltungen mit je drei Eingängen

Statische Kenndaten

im Temperaturbereich
TL 74... 0...70° C
TL 84... −25...85° C

		Min.	Typ.	Max.		Prüfschaltg.
Speisespannung	U_S	4,75	5,0	5,25	V	
H-Eingangsspannung $U_S = 4{,}75$ V	U_{IH}	2,0			V	1
L-Eingangsspannung $U_S = 4{,}75$ V	U_{IL}			0,8	V	2
Eingangsklemmspannung $U_S = 4{,}75$ V, $-I_I = 12$ mA	$-U_I$			1,5	V	
H-Ausgangsspannung $U_S = 4{,}75$ V, $U_{IL} = 0{,}8$ V, $-I_{QH} = 400$ µA	U_{QH}	2,4	3,3		V	2
L-Ausgangsspannung $U_S = 4{,}75$ V, $U_{QH} = 2$ V, $I_{QL} = 16$ mA	U_{QL}		0,22	0,4	V	1
H-Eingangsstrom pro Eingang $U_S = 5{,}25$ V,						
$U_{IH} = 2{,}4$ V	I_{IH}			40	µA	3
$U_I = 5{,}5$ V	I_I			1	mA	3
L-Eingangsstrom pro Eingang $U_S = 5{,}25$ V, $U_{IL} = 0{,}4$ V	$-I_{IL}$			1,6	mA	4
Kurzschlußausgangsstrom pro Ausgang $U_S = 5{,}25$ V	$-I_Q$	18		55	mA	5
H-Speisestrom $U_S = 5{,}25$ V, $U_I = 0$ V	I_{SH}		3	6	mA	6
L-Speisestrom $U_S = 5{,}25$ V, $U_I = 5$ V	I_{SL}		9	16,5	mA	6

Schaltzeiten

bei $U_S = 5$ V, $t_{amb} = 25°$ C

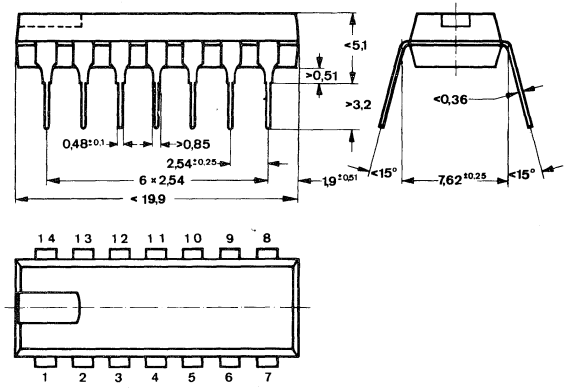
Signal-Laufzeit	t_{PHL}		7	15	ns	22
$C_L = 15$ pF, $R_L = 400\Omega$	t_{PLH}		11	22	ns	22

Logische Daten

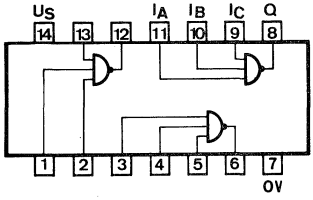
Ausgangslastfaktor pro Ausgang	F_Q	10
Eingangslastfaktor pro Eingang	F_I	1
Logische Funktion	$Q = \overline{I_A \cdot I_B \cdot I_C}$	

Absolute Grenzdaten

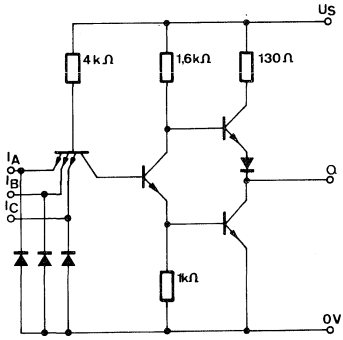
Speisespannung	U_S	7,0	V
Eingangsspannung	U_I	−1,5...5,5	V
Differenzspannung zwischen zwei Eingängen	U_I	5,5	V
Statische Störsicherheit	U_{SS}	0,4	V
Betriebstemperatur TL 74...	t_{amb}	0...70	°C
Betriebstemperatur TL 84...	t_{amb}	−25...85	°C
Lagerungstemperatur	t_{stg}	−65...150	°C



DIP 14-polig



Anschlußanordnung
Ansicht von oben



Schaltschema

Drei NAND-Schaltungen mit je drei Eingängen und offenem Kollektor

Statische Kenndaten

im Temperaturbereich 0...70° C

		Min.	Typ.	Max.	
Speisespannung	U_S	4,75	5,0	5,25	V
H-Eingangsspannung $U_S = 4{,}75$ V	U_{IH}	2,0			V
L-Eingangsspannung $U_S = 4{,}75$ V	U_{IL}			0,8	V
Eingangsklemmspannung $U_S = 4{,}75$ V, $-I_I = 12$ mA	$-U_I$			1,5	V
L-Ausgangsspannung $U_S = 4{,}75$ V, $U_{IH} = 2{,}0$ V, $I_{QL} = 16$ mA	U_{QL}			0,4	V
H-Ausgangsstrom pro Ausgang $U_S = 4{,}75$ V, $U_Q = 5{,}5$ V, $U_{IL} = 0{,}8$ V	I_{QH}			250	µA
H-Eingangsstrom pro Eingang $U_S = 5{,}25$ V,					
$U_{IH} = 2{,}4$ V	I_{IH}			40	µA
$U_I = 5{,}5$ V	I_I			1	mA
L-Eingangsstrom pro Eingang $U_S = 5{,}25$ V, $U_{IL} = 0{,}4$ V	$-I_{IL}$			1,6	mA
L-Speisestrom $U_S = 5{,}25$ V, $U_{IH} = 5$ V	I_{SL}		9	16,5	mA
H-Speisestrom $U_S = 5{,}25$ V, $U_{IL} = 0$ V	I_{SH}		3	6	mA

Schaltzeiten

bei $U_S = 5{,}0$ V, $t_{amb} = 25°$ C

Signal-Laufzeit

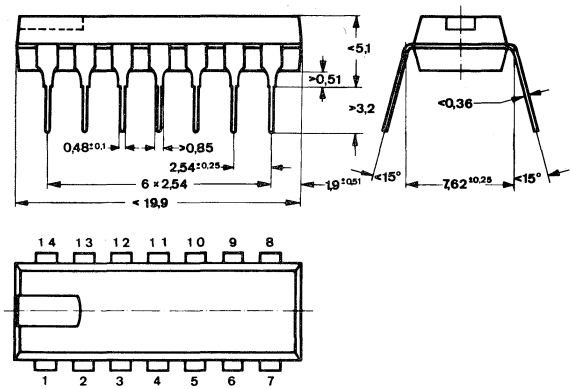
$C_L = 15$ pF, $R_L = 400\Omega$	t_{PHL}		8	15	ns
$C_L = 15$ pF, $R_L = 4$ k Ω	t_{PLH}		35	45	ns

Logische Daten

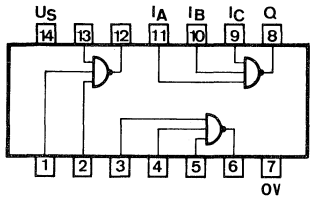
Ausgangslastfaktor pro Ausgang	F_Q	10
Eingangslastfaktor pro Eingang	F_I	1
Logische Funktion	$Q = \overline{I_A \cdot I_B \cdot I_C}$	

Absolute Grenzdaten

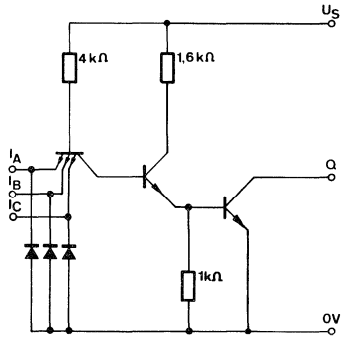
Speisespannung	U_S	7,0	V
Eingangsspannung	U_I	−1,5...5,5	V
Differenzspannung zwischen zwei Eingängen	U_I	5,5	V
Ausgangsspannung	U_Q	5,5	V
Statische Störsicherheit	U_{SS}	0,4	V
Betriebstemperatur	t_{amb}	0...70	°C
Lagerungstemperatur	t_{stg}	−65...150	°C



DIP 14-polig



Anschlußanordnung
Ansicht von oben



Schaltschema

Berechnung des Kollektorlastwiderstandes R_L

Die Berechnung erfolgt nach folgenden Formeln:

H-Zustand: $$R_{Lmax} = \frac{U_S - 2{,}4\,V}{n\ 250\,\mu A + N\ 40\,\mu A}\ (M\Omega)$$

L-Zustand: $$R_{Lmin} = \frac{U_S - 0{,}4\,V}{16\,mA - N\ 1{,}6\,mA}\ (k\Omega)$$

Wobei: U_S = Speisespannung
n = Anzahl der TL 7412 N in AND-Verbindung
N = Anzahl der angeschlossenen Eingänge

Bei U_S = 5 V und entsprechender Variation der Werte für n und N ergeben sich nachfolgend aufgeführte Maximal- und Minimalwerte für R_L. Der tatsächlich in der Schaltung verwendete Widerstandswert muß zwischen diesen beiden Widerständen liegen.

N	n							n
	1	2	3	4	5	6	7	1 bis 7 Minimalwerte R_L in Ω
	Maximalwerte R_L in Ω							
1	8965	4814	3291	2500	2015	1688	1452	319
2	7878	4482	3132	2407	1954	1645	1420	359
3	7027	4193	2988	2321	1897	1604	1390	410
4	6341	3939	2857	2241	1843	1566	1361	479
5	5777	3714	2736	2166	1793	1529	1333	575
6	5306	3513	2626	2096	1744	1494	1306	718
7	4905	3333	2524	2031	1699	1460	1280	958
8	4561	3170	2419	1969	1656			1437
9	4262	3023						2875
10	4000			nicht zulässig				4000

Zwei NAND-Schmitt-Trigger

Die Schaltungen TL 7413 N und TL 8413 N enthalten zwei NAND-Schmitt-Trigger mit je vier Eingängen. Die Eingänge haben verschiedene Schwellenspannungen für steigende (U_{So}) und fallende (U_{Su}) Eingangssignale. Die Hysterese beträgt 0,8 V. Ein besonderer Vorteil ist die interne Temperaturkompensation, die eine sehr hohe Stabilität der Schwellenwerte und Hysterese über den gesamten Temperaturbereich gewährleistet. Die Schaltungen können durch langsamste Eingangsflanken und unmittelbar durch Gleichspannung getriggert werden und geben ein sauberes Ausgangssignal ab.
Anwendung: TTL-Systemanschluß für langsame Eingangsimpulse, Impulsformer, Multivibrator, Schwellenwertdetektor, Impulsverlängerung.

Statische Kenndaten

im Temperaturbereich
TL 74... 0...70° C
TL 84... −25...85° C

		Min.	Typ.	Max.	
Speisespannung	U_S	4,75	5,0	5,25	V
obere Schwellenspannung $U_S = 5{,}0$ V	U_{So}	1,5	1,7		V
untere Schwellenspannung $U_S = 5{,}0$ V	U_{Su}		0,9	1,1	V
Hysterese $U_S = 5{,}0$ V	$(U_{So} - U_{Su})$	0,4	0,8		V
Eingangsklemmspannung $U_S = 4{,}75$ V, $-I_I = 12$ mA	$-U_I$			1,5	V
H-Ausgangsspannung $U_S = 4{,}75$ V, $-I_{QH} = 800$ µA	U_{QH}	2,4	3,3		V
L-Ausgangsspannung $U_S = 4{,}75$ V, $I_{QL} = 16$ mA	U_{QL}		0,22	0,4	V
Eingangsstrom bei U_{So} $U_S = 5{,}0$ V, $U_I = 1{,}7$ V	$-I_{Io}$		0,65		mA
Eingangsstrom bei U_{Su} $U_S = 5{,}0$ V, $U_I = 0{,}9$ V	$-I_{Iu}$		0,85		mA
H-Eingangsstrom pro Eingang $U_S = 5{,}25$ V,					
$U_{IH} = 2{,}4$ V	I_{IH}			40	µA
$U_I = 5{,}5$ V	I_I			1,0	mA
L-Eingangsstrom pro Eingang $U_S = 5{,}25$ V, $U_{IL} = 0{,}4$ V	$-I_{IL}$		1,0	1,6	mA

		Min.	Typ.	Max.	
Kurzschlußausgangsstrom $U_S = 5{,}25\,V$	$-I_Q$	18		55	mA
H-Speisestrom $U_S = 5{,}25\,V$, $U_I = 0\,V$	I_{SH}		14	28	mA
L-Speisestrom $U_S = 5{,}25\,V$, $U_I = 5{,}0\,V$	I_{SL}		20	36	mA

Schaltzeiten

bei $U_S = 5{,}0\,V$, $t_{amb} = 25°\,C$

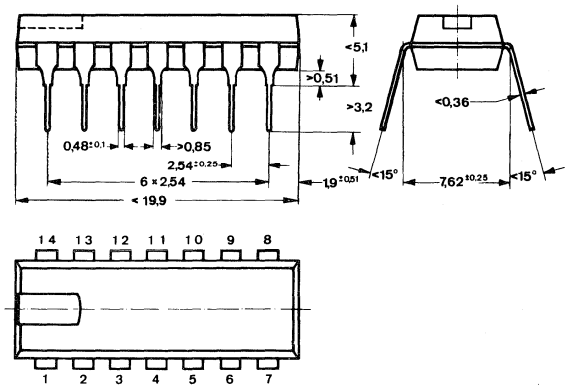
Signal-Laufzeit $C_L = 15\,pF$, $R_L = 400\,\Omega$	t_{PHL}		15	30	ns
	t_{PLH}		18	35	ns

Logische Daten

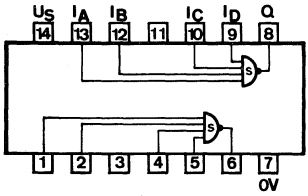
Ausgangslastfaktor pro Ausgang	F_Q			10	
Eingangslastfaktor pro Eingang	F_I			1	
Logische Funktion	$Q = \overline{I_A \cdot I_B \cdot I_C \cdot I_D}$				

Absolute Grenzdaten

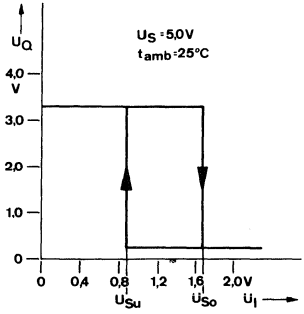
Speisespannung	U_S	7,0	V
Eingangsspannung	U_I	−1,5...5,5	V
Differenzspannung zwischen zwei Eingängen	U_I	5,5	V
Statische Störsicherheit	U_{SS}	0,4	V
Betriebstemperatur TL 74...	t_{amb}	0...70	°C
Betriebstemperatur TL 84...	t_{amb}	−25...85	°C
Lagerungstemperatur	t_{stg}	−65...150	°C



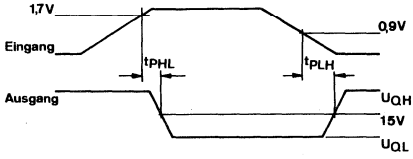
DIP 14-polig



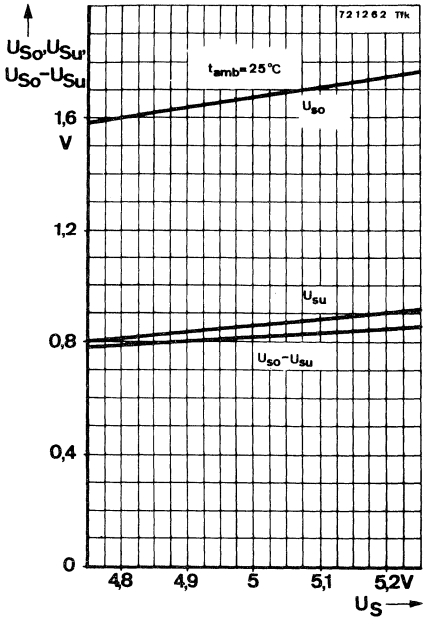
Anschlußanordnung, Ansicht von oben

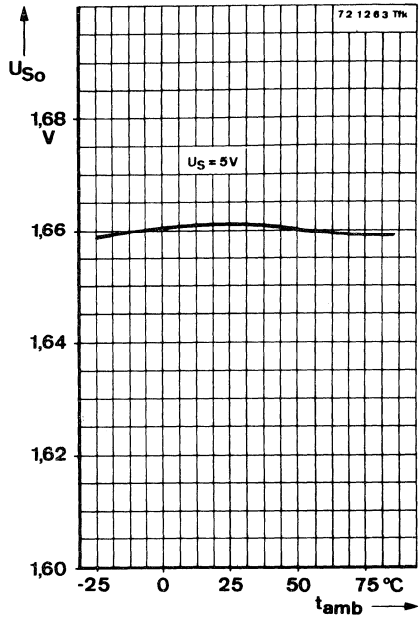


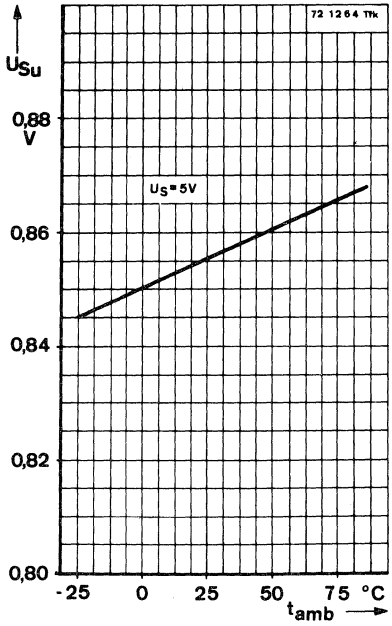
Typische Übertragungskennlinie $U_Q = f(U_I)$

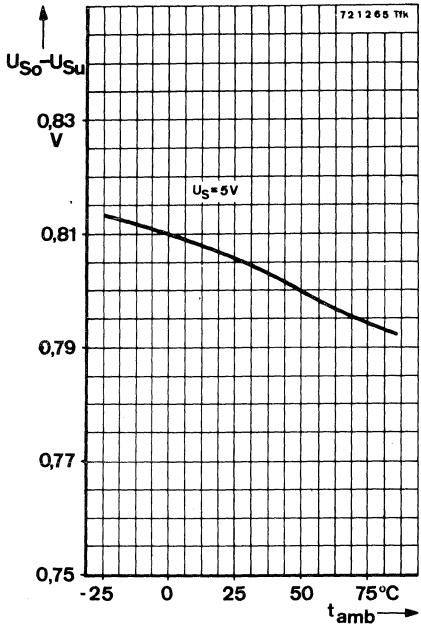


Impulsdiagramm


72 1262 Tfk
$U_{So}, U_{Su}, U_{So}-U_{Su}$
t_{amb}=25°C
U_{so}
U_{su}
$U_{so}-U_{su}$
1,6 V
1,2
0,8
0,4
0
4,8
4,9
5
5,1
5,2V
U_S


72 1263 Tfk
U_{So}
1,68 V
U_S = 5V
1,66
1,64
1,62
1,60
-25
0
25
50
75 °C
t_{amb}


72 1264 Tfk
U_{Su}
0,88 V
U_S=5V
0,86
0,84
0,82
0,80
-25
0
25
50
75 °C
t_{amb}


72 1265 Tfk
$U_{So}-U_{Su}$
0,83 V
U_S=5V
0,81
0,79
0,77
0,75
-25
0
25
50
75°C
t_{amb}

Siehe TL 7406 N

Siehe TL 7407 N

Zwei NAND-Schaltungen mit je vier Eingängen

Statische Kenndaten

im Temperaturbereich
TL 74... 0...70° C
TL 84... −25...85° C

		Min.	Typ.	Max.		Prüf-schaltg.
Speisespannung	U_S	4,75	5,0	5,25	V	
H-Eingangsspannung $U_S = 4{,}75$ V	U_{IH}	2,0			V	1
L-Eingangsspannung $U_S = 4{,}75$ V	U_{IL}			0,8	V	2
Eingangsklemmspannung $U_S = 4{,}75$ V, $-I_I = 12$ mA	$-U_I$			1,5	V	
H-Ausgangsspannung $U_S = 4{,}75$ V, $U_{IL} = 0{,}8$ V, $-I_{QH} = 400$ µA	U_{QH}	2,4	3,3		V	2
L-Ausgangsspannung $U_S = 4{,}75$ V, $U_{IH} = 2$ V, $I_{QL} = 16$ mA	U_Q		0,22	0,4	V	1
H-Eingangsstrom pro Eingang $U_S = 5{,}25$ V,						
$U_{IH} = 2{,}4$ V	I_{IH}			40	µA	3
$U_I = 5{,}5$ V	I_I			1	mA	3
L-Eingangsstrom pro Eingang $U_S = 5{,}25$ V, $U_{IL} = 0{,}4$ V	$-I_{IL}$			1,6	mA	4
Kurzschlußausgangsstrom pro Ausgang $U_S = 5{,}25$ V	$-I_Q$	18		55	mA	5
H-Speisestrom $U_S = 5{,}25$ V, $U_I = 0$ V	I_{SH}		2	4	mA	6
L-Speisestrom $U_S = 5{,}25$ V, $U_I = 5$ V	I_{SL}		6	11	mA	6

Schaltzeiten

bei $U_S = 5$ V, $t_{amb} = 25°$ C

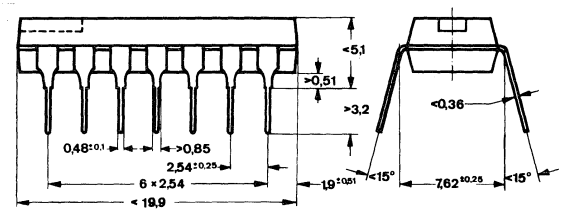
Signal-Laufzeit	t_{PHL}		8	15	ns	22
$C_L = 15$ pF, $R_L = 400\Omega$	t_{PLH}		12	22	ns	22

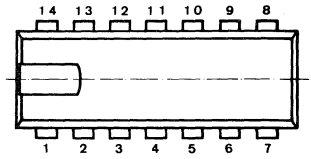
Logische Daten

Ausgangslastfaktor pro Ausgang	F_Q	10
Eingangslastfaktor pro Eingang	F_I	1
Logische Funktion	$Q = \overline{I_A \cdot I_B \cdot I_C \cdot I_D}$	

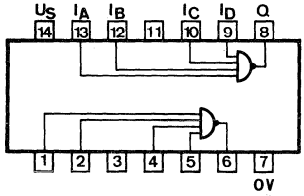
Absolute Grenzdaten

Speisespannung	U_S	7,0	V
Eingangsspannung	U_I	−1,5...5,5	V
Differenzspannung zwischen zwei Eingängen	U_I	5,5	V
Statische Störsicherheit	U_{SS}	0,4	V
Betriebstemperatur TL 74...	t_{amb}	0...70	°C
Betriebstemperatur TL 84...	t_{amb}	−25...85	°C
Lagerungstemperatur	t_{stg}	−65...150	°C

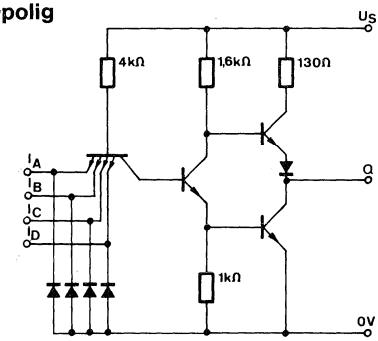




DIP 14-polig



Anschlußanordnung
Ansicht von oben



Schaltschema

Zwei NOR-Schaltungen mit je vier Eingängen und Strobe

TL 7423 N mit Erweiterungsanschlüssen (N_1 und N_2) bei einer NOR-Schaltung
TL 7460 N dazu passende Erweiterungsglieder
TL 7425 N ohne Erweiterungsanschlüsse

Statische Kenndaten

im Temperaturbereich 0...70° C
Anschluß N_1 und N_2 offen

		Min.	Typ.	Max.	
Speisespannung	U_S	4,75	5,0	5,25	V
H-Eingangsspannung $U_S = 4{,}75$ V	U_{IH}	2,0			V
L-Eingangsspannung $U_S = 4{,}75$ V	U_{IL}			0,8	V
Eingangsklemmspannung $U_S = 4{,}75$ V, $-I_I = 12$ mA	$-U_I$			1,5	V
H-Ausgangsspannung $U_S = 4{,}75$ V, $U_{IL} = 0{,}8$ V, $-I_{QH} = 800$ µA	U_{QH}	2,4	3,3		V
L-Ausgangsspannung $U_S = 4{,}75$ V, $U_{IL} = 2{,}0$ V, $I_{QL} = 16$ mA	U_{QL}		0,22	0,4	V
H-Eingangsstrom: $U_S = 5{,}25$ V, $U_{IH} = 2{,}4$ V					
an I_A, I_B, I_C, I_D	i_{IH}			40	µA
an Strobe	I_{IH}			160	µA
Eingangsstrom $U_S = 5{,}25$ V, $U_I = 5{,}5$ V	I_I			1,0	mA
L-Eingangsstrom: $U_S = 5{,}25$ V, $U_{IL} = 0{,}4$ V					
an I_A, I_B, I_C, I_D	$-I_{IL}$			1,6	mA
an Strobe	$-I_{IL}$			6,4	mA
Kurzschlußausgangsstrom $U_S = 5{,}25$ V	$-I_Q$	20		55	mA
H-Speisestrom $U_S = 5{,}25$ V, $U_{IL} = 0$ V	I_{SH}		8	16	mA
L-Speisestrom $U_S = 5{,}25$ V, $U_{IH} = 5{,}0$ V	I_{SL}		10	19	mA

Schaltzeiten

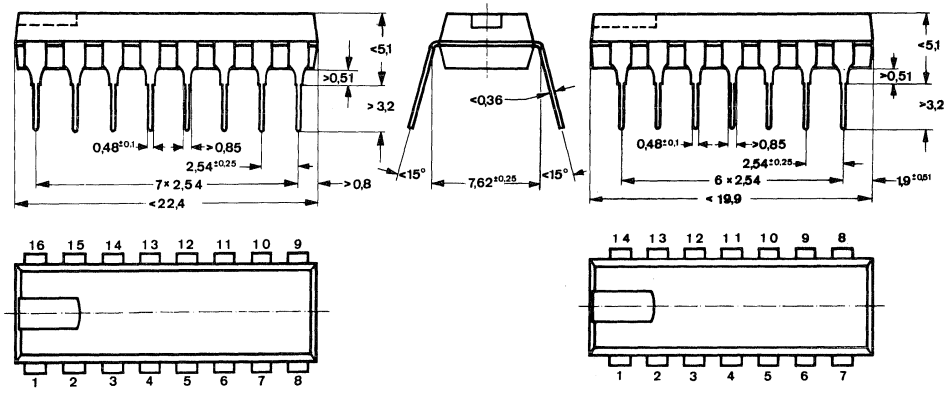
		Min.	Typ.	Max.	
bei U_S = 5,0 V, t_{amb} = 25° C, Anschluß N_1 und N_2					
Signal-Laufzeit	t_{PHL}		8	15	ns
C_L = 15 pF, R_L = 400 Ω	t_{PLH}		13	22	ns

Statische Kenndaten der Knotenpunkte N_1 und N_2 siehe AND/OR-Schaltung TL 7450

Bemerkungen: Beide Erweiterungsanschlüsse N_1 und N_2 werden gleichzeitig zur Erweiterung benutzt.
Werden N_1 und N_2 nicht verwendet, beide Anschlüsse offen lassen und nicht miteinander verbinden.
Es können maximal 4 TL 7460 N an die Schaltung TL 7423 N angeschaltet werden.

Absolute Grenzdaten

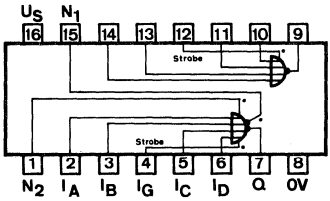
Speisespannung	U_S	7,0	V
Eingangsspannung	U_I	−1,5...5,5	V
Differenzspannung zwischen zwei Eingängen	U_I	5,5	V
Statische Störsicherheit	U_{SS}	0,4	V
Betriebstemperatur	t_{amb}	0...70	° C
Lagerungstemperatur	t_{stg}	−65...150	° C



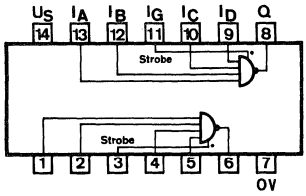
DIP 16-polig

DIP 14-polig

TL 7423 N

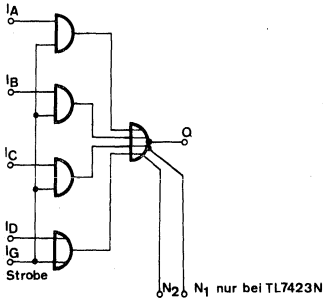


TL 7425 N



Anschlußanordnung, Ansicht von oben

Blockschaltbild



Logisches Verhalten

Eingänge					Ausgang
I_A	I_B	I_C	I_D	Strobe	Q
H	X	X	X	H	L
X	H	X	X	H	L
X	X	H	X	H	L
X	X	X	H	H	L
L	L	L	L	X	H
X	X	X	X	L	H

X ≙ L- oder H-Signal

Logische Daten

Ausgangslastfaktor	H-Signal	F_{QH}	20
	L-Signal	F_{QL}	10
Eingangslastfaktor	an I_A, I_B, I_C, I_D	F_I	1
	an Strobe	F_I	4
Logische Funktion	TL 7423 N	$Q = \text{Strobe} \cdot (I_A + I_B + I_C + I_D) + \text{Erw.}$	
	TL 7425 N	$Q = \text{Strobe} \cdot (I_A + I_B + I_C + I_D)$	

Vier NAND-Schaltungen mit je zwei Eingängen und offenem Kollektorausgang mit 15 V.

Die Schaltung TL 7426 N enthält 4 TTL-NAND-Schaltungen die für Phantom-AND-Verknüpfungen geeignet sind (wired-AND). Die zulässige Spannung am Ausgang Q beträgt 15 V, der maximale Ausgangssperrstrom 50 µA, bei 12 V. Dadurch sind die Bausteine speziell der Ansteuerung von 12 V-Systemen angepaßt.

Statische Kenndaten

im Temperaturbereich 0...70° C

		Min.	Typ.	Max.	
Speisespannung	U_S	4,75	5,0	5,25	V
H-Eingangsspannung $U_S = 4{,}75$ V	U_{LH}	2,0			V
L-Eingangsspannung $U_S = 4{,}75$ V	U_{IL}			0,8	V
Eingangsklemmspannung $US = 4{,}75$ V, $-I_I = 12$ mA	$-U_I$			1,5	V
H-Ausgangsspannung (Ausgangstransistor gesperrt) $U_S = 4{,}75$ V $U_{IL} = 0{,}8$ V, $I_{QH} = 1$ mA	U_{QH}	15			V
L-Ausgangsspannung $U_S = 4{,}75$ V, $U_{IH} = 2{,}0$ V, $I_{QL} = 16$ mA	U_{QL}			0,4	V
H-Eingangsstrom pro Eingang $U_S = 5{,}25$ V, $U_{IH} = 2{,}4$ V	I_{IH}			40	µA
$U_I = 5{,}5$ V	I_I			1,0	mA
L-Eingangsstrom pro Eingang $U_S = 5{,}25$ V, $U_{IL} = 0{,}4$ V	$-I_{IL}$			1,6	mA
H-Ausgangsstrom pro Ausgang $U_S = 4{,}75$ V, $U_Q = 12$ V, $U_{IL} = 0{,}8$ V	I_{QH}			50	µA
H-Speisestrom $U_S = 5{,}25$ V, $U_{IL} = 0$ V	I_{SH}		4,0	8,0	mA
L-Speisestrom $U_S = 5{,}25$ V, $U_{IH} = 5{,}0$ V	I_{SL}		12	22	mA

Schaltzeiten

bei $U_S = 5{,}0$ V, $t_{amb} = 25°$ C

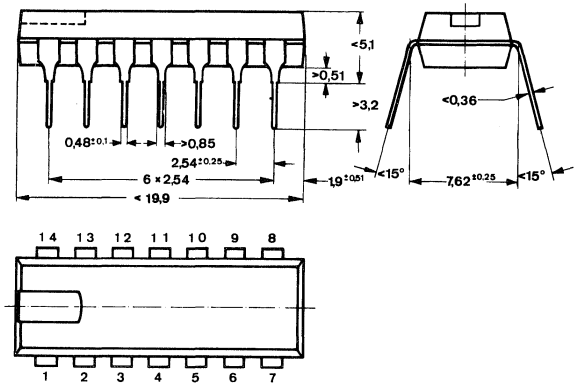
Signal-Laufzeit	t_{PHL}		11	17	ns
$C_L = 15$ pF, $R_L = 1$ kΩ	t_{PLH}		16	24	ns

Logische Daten

Ausgangslastfaktor pro Ausgang	F_Q	10
Eingangslastfaktor pro Eingang	F_I	1
Logische Funktion	$Q = \overline{I_A \cdot I_B}$	

Absolute Grenzdaten

Speisespannung	U_S	7,0	V
Eingangsspannung	U_I	−1,5...5,5	V
Differenzspannung zwischen zwei Eingängen	U_I	5,5	V
Ausgangsspannung	U_Q	15	V
Ausgangssperrstrom	I_{QH}	50	µA
Statische Störsicherheit	U_{SS}	0,4	V
Betriebstemperatur	t_{amb}	0...70	°C
Lagerungstemperatur	t_{stg}	−65...150	°C



DIP 14-polig

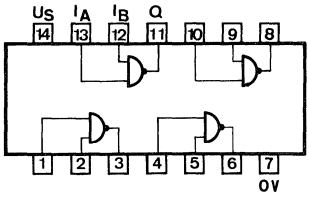
Berechnung des Kollektorlastwiderstandes R_L

Die Berechnung erfolgt nach folgenden Formeln:

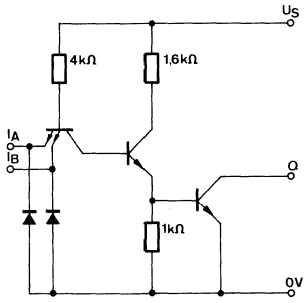
H-Zustand: $$R_{Lmax} = \frac{U_S - 2{,}4\,V}{n\ 250\,\mu A + N\ 40\,\mu A}\ (M\Omega)$$

L-Zustand: $$R_{Lmin} = \frac{U_S - 0{,}4\,V}{16\,mA - N\ 1{,}6\,mA}\ (k\Omega)$$

Wobei: U_S = Speisespannung
n = Anzahl der TL 7426 N in AND-Verbindung
N = Anzahl der angeschlossenen Eingänge



Anschlußanordnung, Ansicht von oben



Schaltschema

NAND-Schaltung mit acht Eingängen

Statische Kenndaten

im Temperaturbereich
TL 74... 0...70° C
TL 84... −25...85° C

		Min.	Typ.	Max.		Prüfschaltg.
Speisespannung	U_S	4,75	5,0	5,25	V	
H-Eingangsspannung $U_S = 4{,}75$ V	U_{IH}	2,0			V	1
L-Eingangsspannung $U_S = 4{,}75$ V	U_{IL}			0,8	V	2
Eingangsklemmspannung $U_S = 4{,}75$ V, $-I_I = 12$ mA	$-U_I$			1,5	V	
H-Ausgangsspannung $U_S = 4{,}75$ V, $U_{IL} = 0{,}8$ V, $-I_{QH} = 400$ µA	U_{QH}	2,4	3,3		V	2
L-Ausgangsspannung $U_S = 4{,}75$ V, $U_{QH} = 2$ V, $I_{QL} = 16$ mA	U_{QL}		0,22	0,4	V	1
H-Eingangsstrom pro Eingang $U_S = 5{,}25$ V,						
$U_{IH} = 2{,}4$ V	I_{IH}			40	µA	3
$U_I = 5{,}5$ V	I_I			1	mA	3
L-Eingangsstrom pro Eingang $U_S = 5{,}25$ V, $U_{IL} = 0{,}4$ V	$-I_{IL}$			1,6	mA	4
Kurzschlußausgangsstrom $U_S = 5{,}25$ V	$-I_Q$	18		55	mA	5
H-Speisestrom $U_S = 5{,}25$ V, $U_I = 0$ V	I_{SH}		1	2	mA	6
Speisestrom $U_S = 5{,}25$ V, $U_I = 5$ V	I_{SL}		3	6	mA	6

Schaltzeiten

bei $U_S = 5$ V, $t_{amb} = 25°$ C

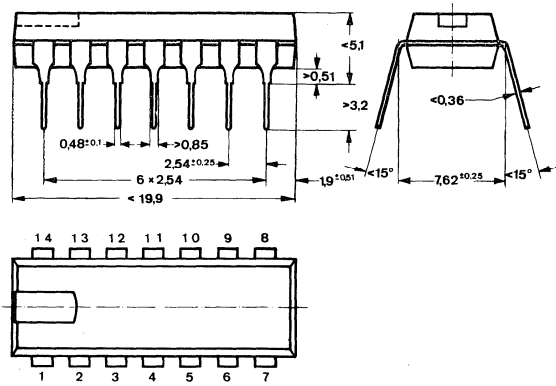
Signal-Laufzeit	t_{PHL}		8	15	ns	22
$C_L = 15$ pF, $R_L = 400\,\Omega$	t_{PLH}		13	22	ns	22

Logische Daten

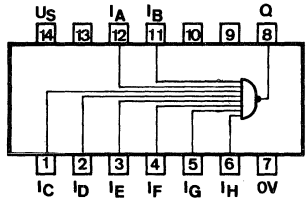
Ausgangslastfaktor pro Ausgang	F_Q	10
Eingangslastfaktor pro Eingang	F_I	1
Logische Funktion	$Q = \overline{I_A \cdot I_B \cdot I_C \cdot I_D \cdot I_G \cdot I_H \cdot I_J \cdot I_K}$	

Absolute Grenzdaten

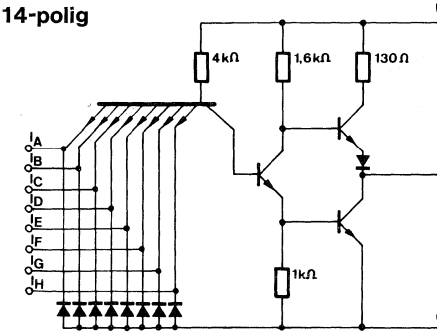
Speisespannung	U_S	7,0	V
Eingangsspannung	U_I	−1,5...5,5	V
Differenzspannung zwischen zwei Eingängen	U_I	5,5	V
Statische Störsicherheit	U_{SS}	0,4	V
Betriebstemperatur TL 74...	t_{amb}	0...70	°C
Betriebstemperatur TL 84...	t_{amb}	−25...85	°C
Lagerungstemperatur	t_{stg}	−65...150	°C



DIP 14-polig



Anschlußanordnung
Ansicht von oben



Schaltschema

Vier NAND-Leistungsschaltungen mit je zwei Eingängen

TL 7437 N: Vier NAND-Leistungsschaltungen mit je 2 Eingängen und Darlington-Ausgang.

TL 7438 N: Vier NAND-Leistungsschaltungen mit je 2 Eingängen und offenem Kollektor-Ausgang.

Statische Kenndaten

im Temperaturbereich 0...70° C

		Min.	Typ.	Max.	
Speisespannung	U_S	4,75	5,0	5,25	V
H-Eingangsspannung $U_S = 4{,}75$ V	U_{IH}	2,0			V
L-Eingangsspannung $U_S = 4{,}75$ V	U_{IL}			0,8	V
Eingangsklemmspannung $U_S = 4{,}75$ V, $-I_I = 12$ mA	$-U_I$			1,5	V
H-Ausgangsspannung bei TL 7437 N $U_S = 4{,}75$ V, $U_{IL} = 0{,}8$ V, $-I_{QH} = 1{,}2$ mA	U_{QH}	2,4			V
H-Ausgangsstrom bei TL 7438 N $U_S = 4{,}75$ V, $U_{IL} = 0{,}8$ V, $U_{QH} = 5{,}5$ V	I_{QH}			250	µA
L-Ausgangsspannung $U_S = 4{,}75$ V, $U_{IH} = 2{,}0$ V, $I_{QL} = 48$ mA	U_{QL}		0,22	0,4	V
H-Eingangsstrom pro Eingang $U_S = 5{,}25$ V,					
$U_{IH} = 2{,}4$ V	I_{IH}			40	µA
$U_I = 5{,}5$ V	I_I			1	mA
L-Eingangsstrom pro Eingang $U_S = 5{,}25$ V, $U_{IL} = 0{,}4$ V	$-I_{IL}$			1,6	mA
Kurzschlußausgangsstrom bei TL 7437 N $U_S = 5{,}25$ V, $U_{IL} = 0$ V	$-I_Q$	20		70	mA
H-Speisestrom: $U_S = 5{,}25$ V, $U_{IL} = 0$ V					
TL 7437 N	I_{SH}		9	15,5	mA
TL 7438 N	I_{SH}		5	8,5	mA
L-Speisestrom $U_S = 5{,}25$ V, $U_{IH} = 5$ V	I_{SL}		34	54	mA

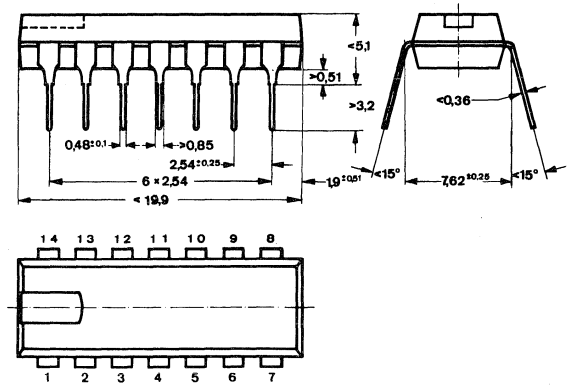
		Min.	Typ.	Max.	
Schaltzeiten					
bei $U_S = 5{,}0\,V$, $t_{amb} = 25°\,C$					
Signal-Laufzeiten					
$C_L = 45\,pF$, $R_L = 133\,\Omega$					
bei TL 7437 N	t_{PLH}		13	22	ns
	t_{PHL}		8	15	ns
bei TL 7438 N	t_{PLH}		14	22	ns
	t_{PHL}		11	18	ns

Logische Daten

Ausgangslastfaktor pro Ausgang	F_Q			30	
Eingangslastfaktor pro Eingang	F_I			1	
Logische Funktion	$Q = \overline{I_A \cdot I_B}$				

Absolute Grenzdaten

Speisespannung	U_S	7,0	V
Eingangsspannung	U_I	−1,5...5,5	V
Differenzspannung zwischen zwei Eingängen	U_I	5,5	V
Ausgangsspannung	U_Q	5,5	V
Statische Störsicherheit	U_{SS}	0,4	V
Betriebstemperatur	t_{amb}	0...70	°C
Lagerungstemperatur	t_{stg}	−65...150	°C



DIP 14-polig

Berechnung des Kollektorlastwiderstandes R_L für TL 7438 N

Die Berechnung erfolgt nach folgenden Formeln:

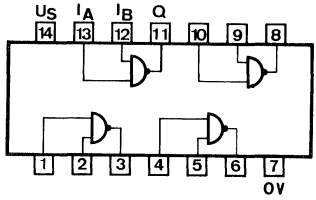
H-Zustand: $$R_{Lmax} = \frac{U_S - 2{,}4\,V}{n\ 250\,\mu A + N\ 40\,\mu A}\ (M\Omega)$$

L-Zustand: $$R_{Lmin} = \frac{U_S - 0{,}4\,V}{16\,mA - N\ 1{,}6\,mA}\ (k\Omega)$$

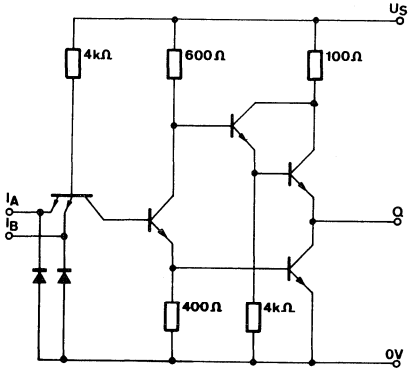
Wobei: U_S = Speisespannung
n = Anzahl der TL 7438 N in AND-Verbindung
N = Anzahl der angeschlossenen Eingänge

Bei U_S = 5 V und entsprechender Variation der Werte für n und N ergeben sich nachfolgend aufgeführte Maximal- und Minimalwerte für R_L. Der tatsächlich in der Schaltung verwendete Widerstandswert muß zwischen diesen beiden Widerständen liegen.

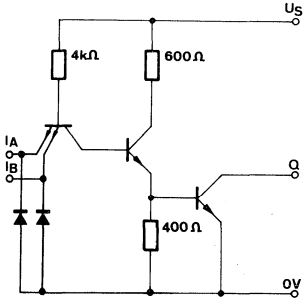
N	n							n
	1	2	3	4	5	6	7	1 bis 7 Minimalwerte R_L in Ω
	Maximalwerte R_L in Ω							
1	8965	4814	3291	2500	2015	1688	1452	319
2	7878	4482	3132	2407	1954	1645	1420	359
3	7027	4193	2988	2321	1897	1604	1390	410
4	6341	3939	2857	2241	1843	1566	1361	479
5	5777	3714	2736	2166	1793	1529	1333	575
6	5306	3513	2626	2096	1744	1494	1306	718
7	4905	3333	2524	2031	1699	1460	1280	958
8	4561	3170	2419	1969	1656			1437
9	4262	3023						2875
10	4000			nicht zulässig				4000



Anschlußanordnung, Ansicht von oben



TL 7437 N Schaltschema



TL 7438 N Schaltschema

Zwei NAND-Leistungsschaltungen mit je vier Eingängen

Statische Kenndaten

im Temperaturbereich
TL 74... 0...70° C
TL 84... −25...85° C

		Min.	Typ.	Max.		Prüfschaltg.
Speisespannung	U_S	4,75	5,0	5,25	V	
H-Eingangsspannung	U_{IH}	2,0			V	1
$U_S = 4{,}75$ V						
L-Eingangsspannung	U_{IL}			0,8	V	2
$U_S = 4{,}75$ V						
Eingangsklemmspannung	$-U_I$			1,5	V	
$U_S = 4{,}75$ V, $-I_I = 12$ mA						
H-Ausgangsspannung	U_{QH}	2,4	3,3		V	2
$U_S = 4{,}75$ V, $U_{IL} = 0{,}8$ V, $-I_{QH} = 1{,}2$ mA						
L-Ausgangsspannung	U_{QL}		0,28	0,4	V	1
$U_S = 4{,}75$ V, $U_{QH} = 2$ V, $I_{QL} = 48$ mA						
H-Eingangsstrom pro Eingang						
$U_S = 5{,}25$ V,						
$U_{IH} = 2{,}4$ V	I_{IH}			40	µA	3
$U_I = 5{,}5$ V	I_I			1	mA	3
L-Eingangsstrom pro Eingang	$-I_{IL}$			1,6	mA	4
$U_S = 5{,}25$ V, $U_{IL} = 0{,}4$ V						
Kurzschlußausgangsstrom pro Ausgang	$-I_Q$	18		70	mA	5
$U_S = 5{,}25$ V						
H-Speisestrom	I_{SH}		4	8	mA	6
$U_S = 5{,}25$ V, $U_I = 0$ V						
L-Speisestrom	I_{SL}		17	27	mA	6
$U_S = 5{,}25$ V, $U_I = 5$ V						

Schaltzeiten

bei $U_S = 5$ V, $t_{amb} = 25°$ C

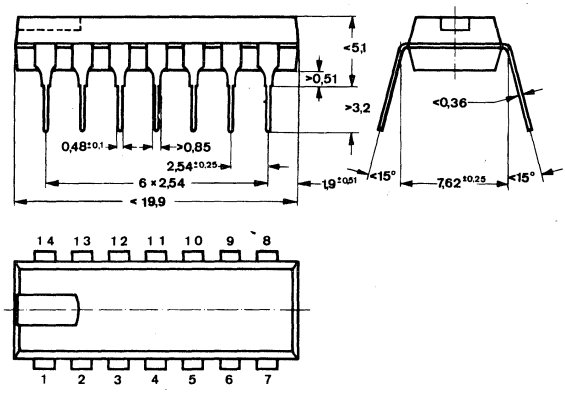
Signal-Laufzeit	t_{PHL}		8	15	ns	22
$C_L = 15$ pF, $R_L = 133\,\Omega$	t_{PLH}		13	22	ns	22

Logische Daten

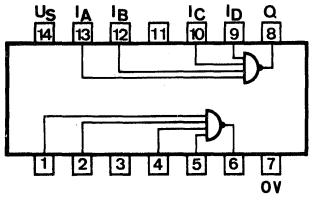
Ausgangslastfaktor pro Ausgang	F_Q	30
Eingangslastfaktor pro Eingang	F_I	1
Logische Funktion	$Q = \overline{I_A \cdot I_B \cdot I_C \cdot I_D}$	

Absolute Grenzdaten

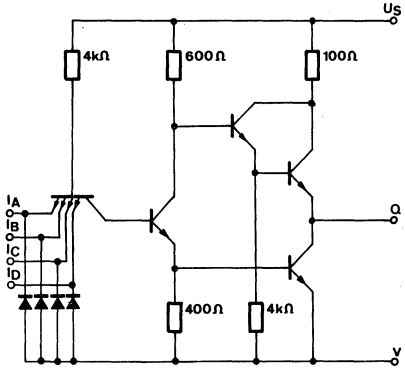
Speisespannung	U_S	7,0	V
Eingangsspannung	U_I	−1,5...5,5	V
Differenzspannung zwischen zwei Eingängen	U_I	5,5	V
Statische Störsicherheit	U_{SS}	0,4	V
Betriebstemperatur TL 74...	t_{amb}	0...70	°C
Betriebstemperatur TL 84...	t_{amb}	−25...85	°C
Lagerungstemperatur	t_{stg}	−65...150	°C



DIP 14-polig



Anschlußanordnung, Ansicht von oben



Schaltschema

BCD-Dezimal-Dekoder

Die Schaltungen TL 7442 N bzw. 8442 N dekodieren binäre Dezimalzahlen. Die Eingänge TL 7442 N sind direkt an die Ausgänge des Dezimalzählers TL 7490 N anschließbar, wobei I_A mit Q_1, I_B mit Q_2, I_C mit Q_3 und I_D mit Q_4 verbunden wird.

Statische Kenndaten

im Temperaturbereich
TL 74... 0...70° C
TL 84... −25...85° C

		Min.	Typ.	Max.	
Speisespannung	U_S	4,75	5,0	5,25	V
H-Eingangsspannung $U_S = 4{,}75$ V	U_{IH}	2,0			V
L-Eingangsspannung $U_S = 4{,}75$ V	U_{IL}			0,8	V
Eingangsklemmspannung $U_S = 4{,}75$ V, $-I_I = 12$ mA	$-U_I$			1,5	V
H-Ausgangsspannung $U_S = 4{,}75$ V, $U_{IH} = 2$ V $U_{IL} = 0{,}8$ V, $-I_{QH} = 400\ \mu A$	U_{QH}	2,4			V
L-Ausgangsspannung $U_S = 4{,}75$ V, $U_{IH} = 2$ V $U_{IL} = 0{,}8$ V, $I_{QL} = 16$ mA	U_{QL}			0,4	V
H-Eingangsstrom pro Eingang $U_S = 5{,}25$ V,					
$U_{IH} = 2{,}4$ V	I_{IH}			40	µA
$U_I = 5{,}5$ V	I_I			1,0	mA
L-Eingangsstrom pro Eingang $U_S = 5{,}25$ V, $U_I = 0{,}4$ V	$-I_{IL}$			1,6	mA
Kurzschlußausgangsstrom pro Ausgang $U_S = 5{,}25$ V	$-I_Q$	18		55	mA
Speisestrom $U_S = 5{,}25$ V	I_S		28	56	mA

Schaltzeiten

bei $U_S = 5{,}0$ V, $t_{amb} = 25°$ C

Signal-Laufzeit
$C_L = 15$ pF, $R_L = 400\ \Omega$

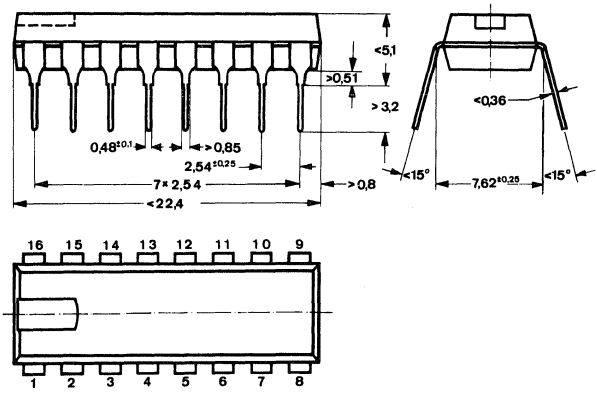
nach Ausgang 0	t_{PHL}	10	22	30	ns
nach Ausgang 1 bis 9	t_{PHL}		23	35	ns
nach Ausgang 0	t_{PLH}	10	17	25	ns
nach Ausgang 1 bis 9	t_{PLH}		26	35	ns

Logische Daten

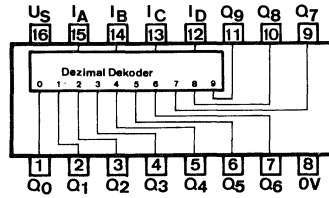
Ausgangslastfaktor pro Ausgang	F_Q	10
Eingangslastfaktor pro Eingang	F_I	1

Absolute Grenzdaten

Speisespannung	U_S	7,0	V
Eingangsspannung	U_I	−1,5...5,5	V
Statische Störsicherheit	U_{SS}	0,4	V
Betriebstemperatur TL 74...	t_{amb}	0...70	°C
Betriebstemperatur TL 84...	t_{amb}	−25...85	°C
Lagerungstemperatur	t_{stg}	−65...150	°C



DIP 16-polig



Anschlußanordnung
Ansicht von oben

Logisches Verhalten

BCD-Eingänge				Dezimal-Ausgänge									
I_D	I_C	I_B	I_A	Q_0	Q_1	Q_2	Q_3	Q_4	Q_5	Q_6	Q_7	Q_8	Q_9
L	L	L	L	L	H	H	H	H	H	H	H	H	H
L	L	L	H	H	L	H	H	H	H	H	H	H	H
L	L	H	L	H	H	L	H	H	H	H	H	H	H
L	L	H	H	H	H	H	L	H	H	H	H	H	H
L	H	L	L	H	H	H	H	L	H	H	H	H	H
L	H	L	H	H	H	H	H	H	L	H	H	H	H
L	H	H	L	H	H	H	H	H	H	L	H	H	H
L	H	H	H	H	H	H	H	H	H	H	L	H	H
H	L	L	L	H	H	H	H	H	H	H	H	L	H
H	L	L	H	H	H	H	H	H	H	H	H	H	L
H	L	H	L	H	H	H	H	H	H	H	H	H	H
H	L	H	H	H	H	H	H	H	H	H	H	H	H
H	H	L	L	H	H	H	H	H	H	H	H	H	H
H	H	L	H	H	H	H	H	H	H	H	H	H	H
H	H	H	L	H	H	H	H	H	H	H	H	H	H
H	H	H	H	H	H	H	H	H	H	H	H	H	H

Exzeß-Drei-Dezimal-Dekoder

Die Schaltung TL 7443 N dekodiert binäre Zahlen des Exzeß-Drei-Codes in die Dezimalzahlen 0 bis 9.

Statische Kenndaten

im Temperaturbereich 0...70° C

		Min.	Typ.	Max.	
Speisespannung	U_S	4,75	5,0	5,25	V
H-Eingangsspannung $U_S = 4{,}75$ V	U_{IH}	2,0			V
L-Eingangsspannung $U_S = 4{,}75$ V	U_{IL}			0,8	V
Eingangsklemmspannung $U_S = 4{,}75$ V, $-I_I = 12$ mA	$-U_I$			1,5	V
H-Ausgangsspannung $U_S = 4{,}75$ V, $U_{IH} = 2$ V $U_{IL} = 0{,}8$ V, $-I_{QH} = 400\ \mu A$	U_{QH}	2,4			V
L-Ausgangsspannung $U_S = 4{,}75$ V, $U_{IH} = 2$ V $U_{IL} = 0{,}8$ V, $I_{QL} = 16$ mA	U_{QL}			0,4	V
H-Eingangsstrom pro Eingang $U_S = 5{,}25$ V, $U_{IH} = 2{,}4$ V	I_{IH}			40	µA
$U_I = 5{,}5$ V	I_I			1,0	mA
L-Eingangsstrom pro Eingang $U_S = 5{,}25$ V, $U_{IL} = 0{,}4$ V	$-I_{IL}$			1,6	mA
Kurzschlußausgangsstrom pro Ausgang $U_S = 5{,}25$ V	$-I_Q$	18		55	mA
Speisestrom $U_S = 5{,}25$ V	I_S		28	56	mA

Schaltzeiten

bei $U_S = 5{,}0$ V, $t_{amb} = 25°$ C

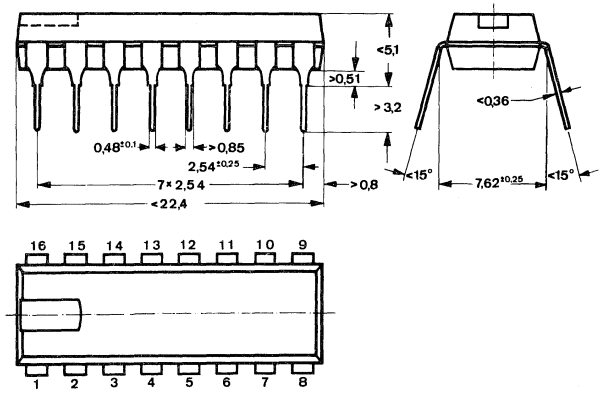
Signal-Laufzeit	t_{PHL}	10	23	35	ns
$C_L = 15$ pF, $R_L = 400\ \Omega$	t_{PLH}	10	26	35	ns

Logische Daten

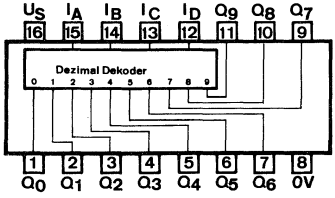
Ausgangslastfaktor pro Ausgang	F_Q	10
Eingangslastfaktor pro Eingang	F_I	1

Absolute Grenzdaten

Speisespannung	U_S	7,0	V
Eingangsspannung	U_I	−1,5...5,5	V
Statische Störsicherheit	U_{SS}	0,4	V
Betriebstemperatur	t_{amb}	0...70	°C
Lagerungstemperatur	t_{stg}	−65...150	°C



DIP 16-polig



Anschlußanordnung
Ansicht von oben

Logisches Verhalten

Exzeß-3-Eingänge				Dezimal-Ausgänge									
I_D	I_C	I_B	I_A	Q_0	Q_1	Q_2	Q_3	Q_4	Q_5	Q_6	Q_7	Q_8	Q_9
L	L	H	H	L	H	H	H	H	H	H	H	H	H
L	H	L	L	H	L	H	H	H	H	H	H	H	H
L	H	L	H	H	H	L	H	H	H	H	H	H	H
L	H	H	L	H	H	H	L	H	H	H	H	H	H
L	H	H	H	H	H	H	H	L	H	H	H	H	H
H	L	L	L	H	H	H	H	H	L	H	H	H	H
H	L	L	H	H	H	H	H	H	H	L	H	H	H
H	L	H	L	H	H	H	H	H	H	H	L	H	H
H	L	H	H	H	H	H	H	H	H	H	H	L	H
H	H	L	L	H	H	H	H	H	H	H	H	H	L
H	H	L	H	H	H	H	H	H	H	H	H	H	H
H	H	H	L	H	H	H	H	H	H	H	H	H	H
H	H	H	H	H	H	H	H	H	H	H	H	H	H
L	L	L	L	H	H	H	H	H	H	H	H	H	H
L	L	L	H	H	H	H	H	H	H	H	H	H	H
L	L	H	L	H	H	H	H	H	H	H	H	H	H

Exzeß-Drei-Gray-Dezimal-Dekoder

Die Schaltung TL 7444 N dekodiert binäre Zahlen des Exzeß-Drei-Gray-Codes in die Dezimalzahlen 0 bis 9 (einschrittiger Code).

Statische Kenndaten

im Temperaturbereich 0...70° C

		Min.	Typ.	Max.	
Speisespannung	U_S	4,75	5,0	5,25	V
H-Eingangsspannung $U_S = 4{,}75$ V	U_{IH}	2,0			V
L-Eingangsspannung $U_S = 4{,}75$ V	U_{IL}			0,8	V
Eingangsklemmspannung $U_S = 4{,}75$ V, $-I_I = 12$ mA	$-U_I$			1,5	V
H-Ausgangsspannung $U_S = 4{,}75$ V, $U_{IH} = 2$ V, $U_{IL} = 0{,}8$ V, $-I_{QH} = 400\,\mu A$	U_{QH}	2,4			V
L-Ausgangsspannung $U_S = 4{,}75$ V, $U_{IH} = 2$ V $U_{IL} = 0{,}8$ V, $I_{QL} = 16$ mA	U_{QL}			0,4	V
H-Eingangsstrom pro Eingang $U_S = 5{,}25$ V, $U_{IH} = 2{,}4$ V	I_{IH}			40	µA
$U_I = 5{,}5$ V	I_I			1,0	mA
L-Eingangsstrom pro Eingang $U_S = 5{,}25$ V, $U_{IL} = 0{,}4$ V	$-I_{IH}$			1,6	mA
Kurzschlußausgangsstrom pro Ausgang $U_S = 5{,}25$ V	$-I_Q$	18		55	mA
Speisestrom $U_S = 5{,}25$ V	I_S		28	56	mA

Schaltzeiten

bei $U_S = 5{,}0$ V, $t_{amb} = 25°$ C

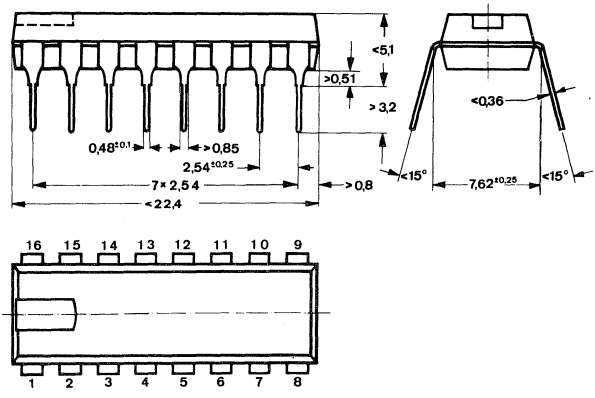
Signal-Laufzeit	t_{PHL}	10	23	35	ns
$C_L = 15$ pF, $R_L = 400\,\Omega$	t_{PLH}	10	26	35	ns

Logische Daten

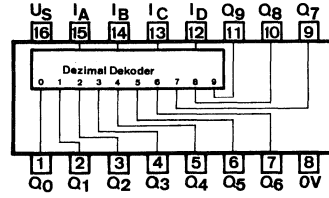
Ausgangslastfaktor pro Ausgang	F_Q			10	
Eingangslastfaktor pro Eingang	F_I			1	

Absolute Grenzdaten

Speisespannung	U_S	7,0	V
Eingangsspannung	U_I	−1,5...5,5	V
Statische Störsicherheit	U_{SS}	0,4	V
Betriebstemperatur	t_{amb}	0...70	°C
Lagerungstemperatur	t_{stg}	−65...150	°C



DIP 16-polig



Anschlußanordnung
Ansicht von oben

Logisches Verhalten

Exzeß-3-Gray-Eingänge				Dezimal-Ausgänge									
I_D	I_C	I_B	I_A	Q_0	Q_1	Q_2	Q_3	Q_4	Q_5	Q_6	Q_7	Q_8	Q_9
L	L	H	L	L	H	H	H	H	H	H	H	H	H
L	H	H	L	H	L	H	H	H	H	H	H	H	H
L	H	H	H	H	H	L	H	H	H	H	H	H	H
L	H	L	H	H	H	H	L	H	H	H	H	H	H
L	H	L	L	H	H	H	H	L	H	H	H	H	H
H	H	L	L	H	H	H	H	H	L	H	H	H	H
H	H	L	H	H	H	H	H	H	H	L	H	H	H
H	H	H	H	H	H	H	H	H	H	H	L	H	H
H	H	H	L	H	H	H	H	H	H	H	H	L	H
H	L	H	L	H	H	H	H	H	H	H	H	H	L
H	L	H	H	H	H	H	H	H	H	H	H	H	H
H	L	L	H	H	H	H	H	H	H	H	H	H	H
H	L	L	L	H	H	H	H	H	H	H	H	H	H
L	L	L	L	H	H	H	H	H	H	H	H	H	H
L	L	L	H	H	H	H	H	H	H	H	H	H	H
L	L	H	H	H	H	H	H	H	H	H	H	H	H

BCD-Dezimal-Dekoder und Treiber mit offenem Kollektorausgang.

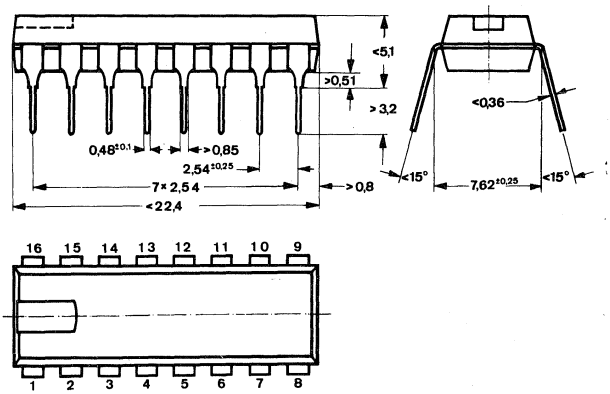
TL 7445 N BCD-Dezimal-Dekoder und Treiber mit offenem Kollektor mit 30 V/80 mA. TL 74145 N/TL 84145 N BCD-Dezimal-Dekoder und Treiber mit offenem Kollektor mit 15 V/80 mA.
Die Schaltungen TL 7445 N und TL 74145 N/TL 84145 N nehmen 4-Bit-binär-codierte Worte auf und steuern damit einen der 10 Dezimal-Ausgänge (0 bis 9) an. Die Treiberstufen haben Kollektorausgänge hoher Spannungs- und Strombelastbarkeit. Durch offene Kollektor-Ausgänge sind wired-AND Verknüpfungen möglich.
Die Schaltung wird zum Treiben von Speicher-Addressier-Eingängen und kleinen Lampen, sowie Relais und langen Leitungen verwendet.

Statische Kenndaten

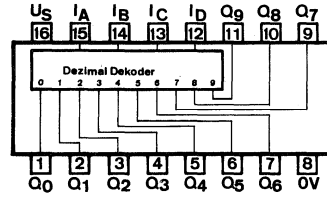
im Temperaturbereich
TL 74... 0...70° C
TL 84... −25...85° C

		Min.	Typ.	Max.	
Speisespannung	U_S	4,75	5,0	5,25	V
H-Eingangsspannung $U_S = 4{,}75$ V	U_{IH}	2,0			V
L-Eingangsspannung $U_S = 4{,}75$ V	U_{IL}			0,8	V
Eingangsklemmspannung $U_S = 4{,}75$ V, $-I_I = 12$ mA	$-U_I$			1,5	V
L-Ausgangsspannung					
$U_S = 4{,}75$ V, $I_{QL} = 80$ mA	U_{QL}		0,5	0,9	V
$I_{QL} = 20$ mA	U_{QL}			0,4	V
Ausgangsspannung $U_S = 5{,}25$ V, $I_Q = 250$ µA, T_Q gesperrt					
TL 7445 N	U_{QH}	30			V
TL 74145 N/TL 84145 N	U_{QH}	15			V
H-Eingangsstrom pro Eingang $U_S = 5{,}25$ V,					
$U_{IH} = 2{,}4$ V	I_{IH}			40	µA
$U_I = 5{,}5$ V	I_I			1	mA
L-Eingangsstrom pro Eingang $U_S = 5{,}25$ V, $U_{IL} = 0{,}4$ V	$-I_{IL}$			1,6	mA
Speisestrom $U_S = 5{,}25$ V	I_S		43	70	mA

		Min.	Typ.	Max.	
Schaltzeiten					
bei $U_S = 5\,V$, $t_{amb} = 25°\,C$					
Signal-Laufzeiten	t_{PLH}			50	ns
$C_L = 15\,pF$, $R_L = 100\Omega$	t_{PHL}			50	ns
Logische Daten					
Eingangslastfaktor	F_I			1	
Absolute Grenzdaten					
Speisespannung	U_S		7,0		V
Eingangsspannung	U_I		−1,5...5,5		V
Ausgangsspannung					
TL 7445 N	U_{QH}		0...30		V
TL 74145 N/TL 84145 N	U_{QH}		0 ...15		V
H-Ausgangsstrom	I_{QH}		1		mA
L-Ausgangsstrom	I_{QL}		80		mA
Statische Störsicherheit	U_{SS}		0,4		V
Betriebstemperatur TL 74...	t_{amb}		0...70		°C
Betriebstemperatur TL 84...	t_{amb}		−25...85		°C
Lagerungstemperatur	t_{stg}		−65...150		°C



DIP 16-polig



Anschlußanordnung
Ansicht von oben

Logisches Verhalten

BCD-Eingänge				Dezimal-Ausgänge									
I_D	I_C	I_B	I_A	Q_0	Q_1	Q_2	Q_3	Q_4	Q_5	Q_6	Q_7	Q_8	Q_9
L	L	L	L	L	H	H	H	H	H	H	H	H	H
L	L	L	H	H	L	H	H	H	H	H	H	H	H
L	L	H	L	H	H	L	H	H	H	H	H	H	H
L	L	H	H	H	H	H	L	H	H	H	H	H	H
L	H	L	L	H	H	H	H	L	H	H	H	H	H
L	H	L	H	H	H	H	H	H	L	H	H	H	H
L	H	H	L	H	H	H	H	H	H	L	H	H	H
L	H	H	H	H	H	H	H	H	H	H	L	H	H
H	L	L	L	H	H	H	H	H	H	H	H	L	H
H	L	L	H	H	H	H	H	H	H	H	H	H	L
H	L	H	L	H	H	H	H	H	H	H	H	H	H
H	L	H	H	H	H	H	H	H	H	H	H	H	H
H	H	L	L	H	H	H	H	H	H	H	H	H	H
H	H	L	H	H	H	H	H	H	H	H	H	H	H
H	H	H	L	H	H	H	H	H	H	H	H	H	H
H	H	H	H	H	H	H	H	H	H	H	H	H	H

TL 7446 AN: BCD-Sieben-Segment-Dekoder und Treiber mit offenem Kollektorausgang mit 30 V/40 mA.
TL 7447 AN: BCD-Sieben-Segment-Dekoder und Treiber mit offenem Kollektorausgang mit 15 V/40 mA.

Die Schaltung TL 7446 AN/TL 7447 AN nimmt binär-codierte vier-Bit-Worte auf, dekodiert sie abhängig von den Bedingungseingängen (I_A, I_B, I_C, I_D, BI, RBI, LT) und steuert über die Ausgänge Q_a, Q_b, Q_c, Q_d, Q_e, Q_f, Q_g die Segmente einer Sieben-Segment-Anzeigeröhre an. Durch den Übertragseingang zur Nullausblendung RBI wird bei L-Signal die Null-Anzeige unterdrückt. Bei mehrstelligen Zahlen wird durch den Übertragsausgang zur Nullausblendung RBQ (mit Eingang BI intern verbunden) eine automatische Null-Austastung über mehrere Dekaden ermöglicht. Durch Eingang Ausblendung BI erfolgt generelle Dunkeltastung, durch Eingang Lampen-Test LT erfolgt eine Kontrolle der Anzeigeröhre (Helltastung aller Segmente).

Statische Kenndaten

im Temperaturbereich 0...70° C

		Min.	Typ.	Max.	
Speisespannung	U_S	4,75	5,0	5,25	V
H-Eingangsspannung $U_S = 4{,}75$ V	U_{IH}	2,0			V
L-Eingangsspannung $U_S = 4{,}75$ V	U_{IL}			0,8	V
Eingangsklemmspannung $U_S = 4{,}75$ V, $-I_I = 12$ mA	$-U_I$			1,5	V
L-Ausgangsspannung für die Ausgänge Q_a bis Q_g $U_S = 4{,}75$ V, $I_{QL} = 40$ mA	U_{QL}		0,27	0,4	V
L-Ausgangsspannung an Ausgang BI/RBQ $U_S = 4{,}75$ V, $I_{QL} = 8$ mA	U_{QL}		0,3	0,4	V
Ausgangsspannung für die Ausgänge Q_a bis Q_g $U_S = 5{,}25$ V, $I_Q = 250$ µA					
TL 7446 AN	U_Q	30			V
TL 7447 AN	U_Q	15			V
H-Ausgangsspannung an Ausgang BI/RBQ $U_S = 4{,}75$ V, $-I_{QH} = 200$ µA	U_{QH}	2,4	3,7		V

		Min.	Typ.	Max.	
L-Eingangsstrom					
U_S = 5,25 V, U_{IL} = 0,4 V					
pro Eingang	$-I_{IL}$			1,6	mA
an Eingang BI/RBQ	$-I_{IL}$			4,2	mA
H-Eingangsstrom pro Eingang außer BI/RBQ					
U_S = 5,25 V,					
U_{IH} = 2,4 V	I_{IH}			40	µA
U_I = 5,5 V	$-I_I$			1	mA
Kurzschlußausgangsstrom pro Ausgang	$-I_Q$			4	mA
U_S = 5,25 V					
Speisestrom	I_S		64	103	mA
U_S = 5,25 V, Ausgänge offen					

Schaltzeiten

bei U_S = 5 V, t_{amb} = 25° C

Signal-Laufzeiten

C_L = 15 pF, R_L = 120 Ω

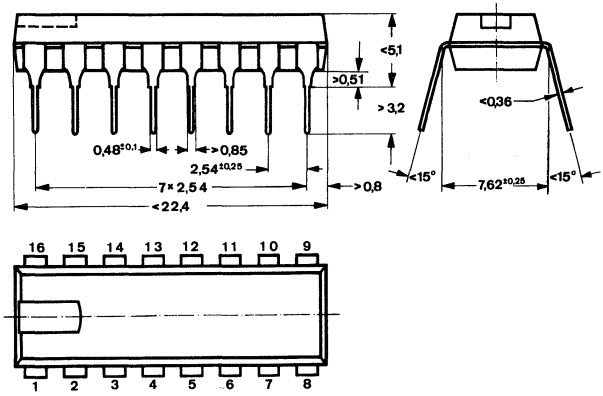
Eingang I_A nach beliebigem Ausgang Q	t_{PLH}		100	ns
	t_{PHL}		100	ns
Von RBI nach beliebigem Ausgang O	t_{PLH}		100	ns
	t_{PHL}		100	ns

Logische Daten

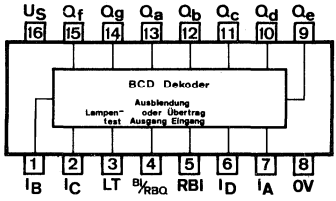
Ausgangslastfaktor außer BI/RBQ	F_Q	24
Ausgangslastfaktor BI/RBQ	F_Q	5
Eingangslastfaktor außer BI/RBQ	F_I	1
Eingangslastfaktor an BI/RBQ	F_I	2,6

Absolute Grenzdaten

Speisespannung	U_S	7,0	V
Eingangsspannung	U_I	−1,5...5,5	V
Ausgangsspannung für Q_a bis Q_g			
TL 7446 AN	U_Q	0...30	V
TL 7447 AN	U_Q	0...15	V
Statische Störsicherheit	U_{SS}	0,4	V
L-Ausgangsstrom für Q_a bis Q_g	I_{QL}	40	mA
H-Ausgangsstrom	I_{QH}	1	mA
Betriebstemperatur	t_{amb}	0...70	°C
Lagerungstemperatur	t_{stg}	−65...85	°C

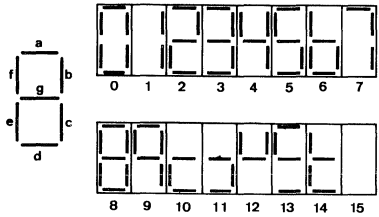


DIP 16-polig



Anschlußanordnung, Ansicht von oben

Segment-Identifizierung
Darstellung der aufgezählten Funktionen



Logisches Verhalten

Funktion	LT	RBI	I_D	I_C	I_B	I_A	BI/RBQ	Q_a	Q_b	Q_c	Q_d	Q_e	Q_f	Q_g
0 [1])	H	H	L	L	L	L	H	L	L	L	L	L	L	H
1	H	X	L	L	L	H	H	H	L	L	H	H	H	H
2	H	X	L	L	H	L	H	L	L	H	L	L	H	L
3	H	X	L	L	H	H	H	L	L	L	L	H	H	L
4	H	X	L	H	L	L	H	H	L	L	H	H	L	L
5	H	X	L	H	L	H	H	L	H	L	L	H	L	L
6	H	X	L	H	H	L	H	H	H	L	L	L	L	L
7	H	X	L	H	H	H	H	L	L	L	H	H	H	H
8	H	X	H	L	L	L	H	L	L	L	L	L	L	L
9	H	X	H	L	L	H	H	L	L	L	H	H	L	L
10	H	X	H	L	H	L	H	H	H	H	L	L	H	L
11	H	X	H	L	H	H	H	H	H	L	L	H	H	L
12	H	X	H	H	L	L	H	H	L	H	H	H	L	L
13	H	X	H	H	L	H	H	L	H	H	L	H	L	L
14	H	X	H	H	H	L	H	H	H	H	L	L	L	L
15	H	X	H	H	H	H	H	H	H	H	H	H	H	H
BI [2])	X	X	X	X	X	X	L	H	H	H	H	H	H	H
RBI [3])	H	L	L	L	L	L	L	H	H	H	H	H	H	H
LT [4])	L	X	X	X	X	X	H	L	L	L	L	L	L	L

Bemerkungen:

X ≙ H-Signal oder L-Signal

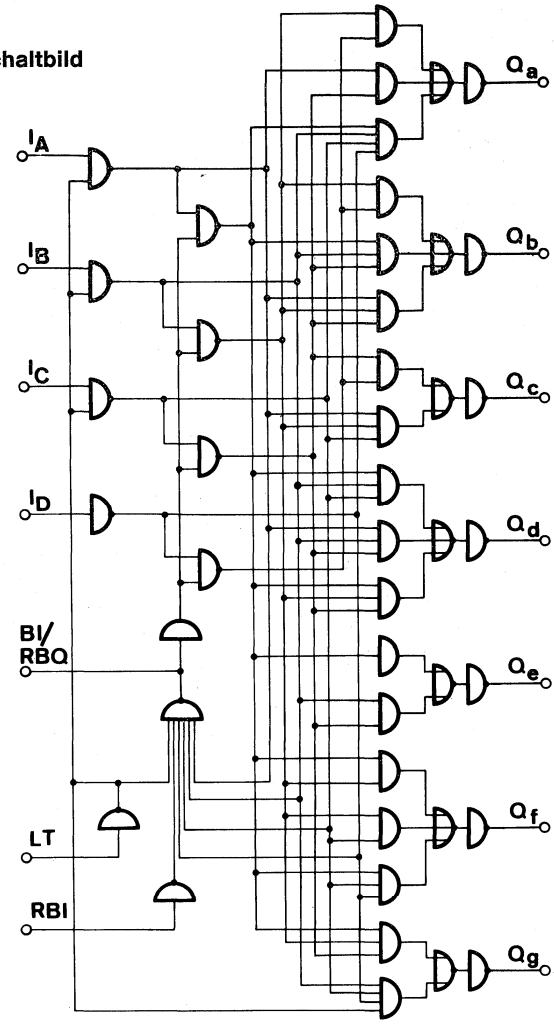
1) Bei der Null-Anzeige muß am Übertragseingang zur Nullausblendung RBI H-Signal liegen.

2) Wenn L-Signal am Eingang Ausblendung BI anliegt, erhalten die Segment-Ausgänge H-Signal, unabhängig von den Eingängen.

3) Wenn L-Signal am Übertragseingang zur Nullausblendung RBI anliegt, erhalten die Segmentausgänge H-Signal und am Übertragsausgang zur Nullausblendung RBQ entsteht L-Signal, vorausgesetzt die Eingänge I_A, I_B, I_C, I_D liegen an L-Signal (Nullbedingung).

4) Wenn L-Signal am Eingang Lampen-Test LT anliegt, erhalten die Segment-Ausgänge L-Signal (Helltastung), vorausgesetzt an BI/RBQ liegt H-Signal, unabhängig von Eingängen I_A, I_B, I_C, I_D und RBI.

Blockschaltbild



BCD-Sieben-Segment-Dekoder

Die Schaltung TL 7448 N nimmt binär-codierte 4-Bit-Wörter auf, dekodiert sie abhängig von den Bedingungseingängen (BI, RBI, LT) und liefert an den Ausgängen $Q_a, Q_b, Q_c, Q_d, Q_f, Q_g$ einen Sieben-Segment-Code (TTL-Pegel, Eintakt-Ausgänge mit Kollektorwiderstand).
Durch den Übertragseingang zur Nullausblendung RBI wird bei L-Signal die Null-Anzeige unterdrückt. Bei mehrstelligen Zahlen wird durch den Übertragsausgang zur Nullausblendung RBQ (mit Eingang BI intern verbunden) eine automatische Null-Austastung über mehrere Dekaden ermöglicht. Durch Eingang Ausblendung BI erfolgt generelle Dunkeltastung, durch Eingang Lampentest LT erfolgt eine Kontrolle der Anzeigeröhre (Helltastung aller Segmente).

Statische Kenndaten

im Temperaturbereich 0...70° C		Min.	Typ.	Max.	
Speisespannung	U_S	4,75	5,0	5,25	V
H-Eingangsspannung $U_S = 4{,}75$ V	U_{IH}	2,0			V
L-Eingangsspannung $U_S = 4{,}75$ V	U_{IL}			0,8	V
Eingangsklemmspannung $U_S = 4{,}75$ V, $-I_I = 12$ mA	$-U_I$			1,5	V
L-Ausgangsspannung der Ausgänge Q_a bis Q_g $U_S = 4{,}75$ V, $I_{QL} = 6{,}4$ mA	U_{QL}		0,27	0,4	V
L-Ausgangsspannung Ausgang BI/RBQ $U_S = 4{,}75$ V, $I_{QL} = 8$ mA	U_{QL}		0,27	0,4	V
H-Ausgangsspannung der Ausgänge Q_a bis Q_g $U_S = 4{,}75$ V, $-I_{QH} = 400$ µA	U_{QH}	2,4	4,2		V
H-Ausgangsspannung an Ausgang BI/RBQ $U_S = 4{,}75$ V, $-I_{QH} = 200$ µA	U_{QH}	2,4	3,7		V
L-Eingangsstrom an Eingang BI/RBQ $= 5{,}25$ V, $U_{IL} = 0{,}4$ V	$-I_{IL}$			4,2	mA
L-Eingangsstrom übrige Eingänge $U_S = 5{,}25$ V, $U_{IL} = 0{,}4$ V	$-I_{IL}$			1,6	mA
H-Eingangsstrom pro Eingang $U_S = 5{,}25$ V, $U_{IH} = 2{,}4$ V	I_{IH}			40	µA
H-Eingangsstrom aller Eingänge, außer BI/RBQ $U_S = 5{,}25$ V, $U_I = 5{,}5$ V	I_I			1	mA
Kurzschlußausgangsstrom $U_S = 5{,}25$ V	$-I_Q$			4	mA
Speisestrom $U_S = 5{,}25$ V, Ausgänge offen	I_S		53	90	mA

Schaltzeiten

bei $U_S = 5{,}0\,V$, $t_{amb} = 25°\,C$

Signal-Laufzeiten

$C_L = 15\,pF$, $R_L = 667\,\Omega$

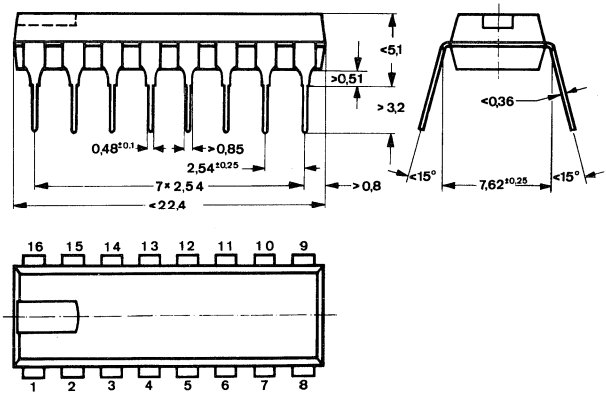
		Min.	Typ.	Max.	
Eingang A nach beliebigem Ausgang	t_{PLH}			100	ns
	t_{PHL}			100	ns
Von RBI nach beliebigem Ausgang	t_{PLH}			100	ns
	t_{PHL}			100	ns

Logische Daten

Ausgangslastfaktor Ausgang BI/RBQ	F_Q	5
Ausgänge Q_a bis Q_g H-Signal	F_{QH}	10
L-Signal	F_{QL}	4
Eingangslastfaktor Eingang BI/RBQ	F_I	2,6
übrige Eingänge	F_I	1

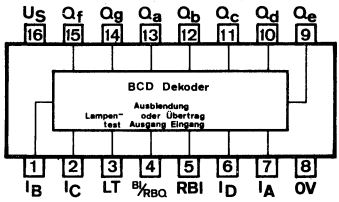
Absolute Grenzdaten

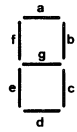
Speisespannung	U_S	7,0	V
Eingangsspannung	U_I	−1,5...5,5	V
Statische Störsicherheit	U_{SS}	0,4	V
Betriebstemperatur	t_{amb}	0...70	°C
Lagerungstemperatur	t_{stg}	−65...150	°C



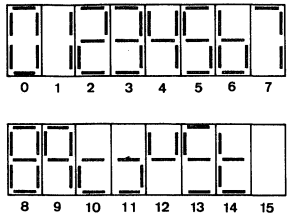
DIP 16-polig

Anschlußanordnung Ansicht von oben





Identifizierung der Segmente



Darstellung der aufgezählten Funktionen

Logisches Verhalten

Funktion	LT	RBI	I_D	I_C	I_B	I_A	BI/RBQ	Q_a	Q_b	Q_c	Q_d	Q_e	Q_f	Q_g
0 1)	H	H	L	L	L	L	H	H	H	H	H	H	H	L
1	H	X	L	L	L	H	H	L	H	H	L	L	L	L
2	H	X	L	L	H	L	H	H	H	L	H	H	L	H
3	H	X	L	L	H	H	H	H	H	H	H	L	L	H
4	H	X	L	H	L	L	H	L	H	H	L	L	H	H
5	H	X	L	H	L	H	H	H	L	H	H	L	H	H
6	H	X	L	H	H	L	H	L	L	H	H	H	H	H
7	H	X	L	H	H	H	H	H	H	H	L	L	L	L
8	H	X	H	L	L	L	H	H	H	H	H	H	H	H
9	H	X	H	L	L	H	H	H	H	H	L	L	H	H
10	H	X	H	L	H	L	H	L	L	L	H	H	L	H
11	H	X	H	L	H	H	H	L	L	H	H	L	L	H
12	H	X	H	H	L	L	H	L	H	L	L	L	H	H
13	H	X	H	H	L	H	H	H	L	L	H	L	H	H
14	H	X	H	H	H	L	H	L	L	L	H	H	H	H
15	H	X	H	H	H	H	H	L	L	L	L	L	L	L
BI 2)	X	X	X	X	X	X	L	L	L	L	L	L	L	L
RBI 3)	H	L	L	L	L	L	L	L	L	L	L	L	L	L
LT 4)	L	X	X	X	X	X	H	H	H	H	H	H	H	H

Bemerkungen:

X ≙ H- oder L-Signal

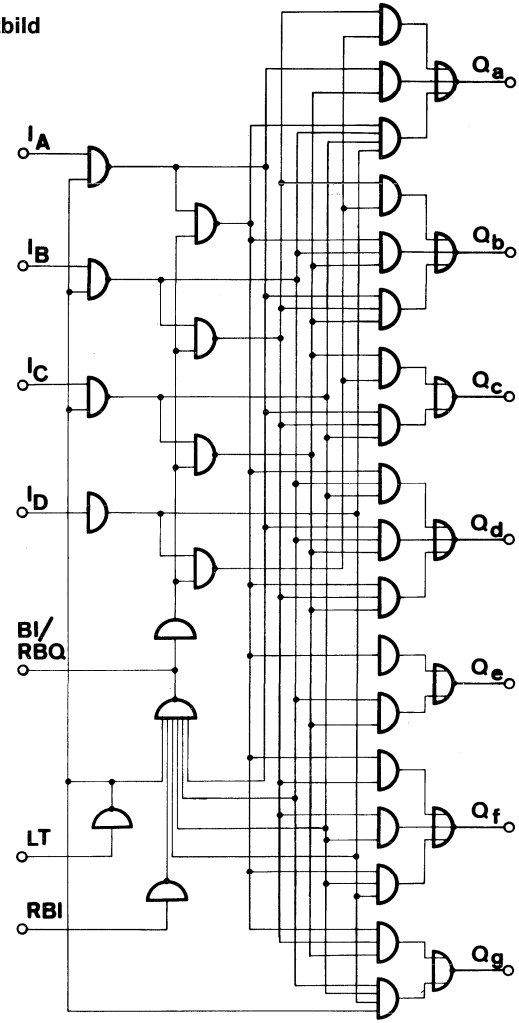
1) Bei der Null-Anzeige muß am Übertragseingang zur Nullausblendung RBI H-Signal liegen.

2) Wenn L-Signal am Eingang Ausblendung BI anliegt, erhalten die Segment-Ausgänge L-Signal, unabhängig von den Eingängen.

3) Wenn L-Signal am Übertragseingang zur Nullausblendung RBI anliegt, erhalten die Segmentausgänge L-Signal und am Übertragsausgang zur Nullausblendung RBQ entsteht L-Signal, vorausgesetzt die Eingänge I_A, I_B, I_C, I_D liegen an L-Signal (Nullbedingung).

4) Wenn L-Signal am Eingang Lampen-Test LT anliegt, erhalten die Segment-Ausgänge H-Signal (Helltastung), vorausgesetzt an BI/RBQ liegt H-Signal, unabhängig von den Eingängen I_A, I_B, I_C, I_D, RBI.

Blockschaltbild



Zwei invertierende AND-OR-Schaltungen mit je 2×2 Eingängen

TL 7450 N mit Erweiterungsanschlüssen (Knotenpunkte N_1 und N_2)
TL 7451 N, TL 8451 N ohne Erweiterungsanschlüsse (Stift 11 und 12 dürfen nicht beschaltet werden).
TL 7460 N dazu passende Erweiterungsglieder.

Statische Kenndaten

im Temperaturbereich
TL 74... 0...70° C
TL 84... −25...85° C

		Min.	Typ.	Max.		Prüfschaltg.
Stifte 11 und 12 offen						
Speisespannung	U_S	4,75	5,0	5,25	V	
H-Eingangsspannung $U_S = 4{,}75$ V	U_{IH}	2,0			V	7
L-Eingangsspannung $U_S = 4{,}75$ V	U_{IL}			0,8	V	8
Eingangsklemmspannung $U_S = 4{,}75$ V, $-I_I = 12$ mA	$-U_I$			1,5	V	
H-Ausgangsspannung $U_S = 4{,}75$ V, $U_{IL} = 0{,}8$ V, $-I_{QH} = 400$ µA	U_{QH}	2,4	3,3		V	8
L-Ausgangsspannung $U_S = 4{,}75$ V, $U_{IH} = 2$ V, $I_{QL} = 16$ mA	U_{QL}		0,22	0,4	V	7
H-Eingangsstrom pro Eingang $U_S = 5{,}25$ V,						
$U_{IH} = 2{,}4$ V	I_{IH}			40	µA	9
$U_I = 5{,}5$ V	I_I			1	mA	9
L-Eingangsstrom pro Eingang $U_S = 5{,}25$ V, $U_{IL} = 0{,}4$ V	$-I_{IL}$			1,6	mA	10
Kurzschlußausgangsstrom pro Ausgang $U_S = 5{,}25$ V	$-I_Q$	18		55	mA	11
H-Speisestrom $U_S = 5{,}25$ V, $U_I = 0$ V	I_{SH}		4	8	mA	13
L-Speisestrom $U_S = 5{,}25$ V, $U_I = 5$ V	I_{SL}		7,4	14	mA	12

Schaltzeiten

bei $U_S = 5$ V, $t_{amb} = 25°$ C, Stifte 11 und 12 offen

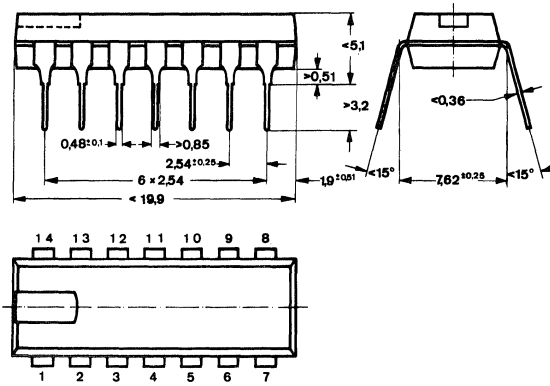
Signal-Laufzeit	t_{PHL}		8	15	ns	22
$C_L = 15$ pF, $R_L = 400\Omega$	t_{PLH}		13	22	ns	22

TL 7450 N TL 8451 N
TL 7451 N

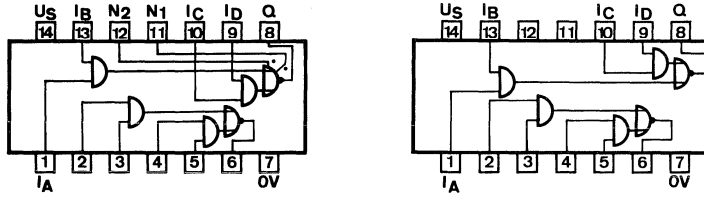
		Min.	Typ.	Max.
Logische Daten				
Ausgangslastfaktor pro Ausgang	F_Q			10
Eingangslastfaktor pro Eingang	F_I			1
Logische Funktion	$Q = (I_A \cdot I_B) + (I_C \cdot I_D) + \text{Erw.}$ [1]			

Absolute Grenzdaten

Speisespannung	U_S	7,0	V
Eingangsspannung	U_I	−1,5...5,5	V
Differenzspannung zwischen zwei Eingängen	U_I	5,5	V
Statische Störsicherheit	U_{SS}	0,4	V
Betriebstemperatur TL 74...	t_{amb}	0...70	°C
Betriebstemperatur TL 84...	t_{amb}	−25...85	°C
Lagerungstemperatur	t_{stg}	−65...150	°C



DIP 14-polig



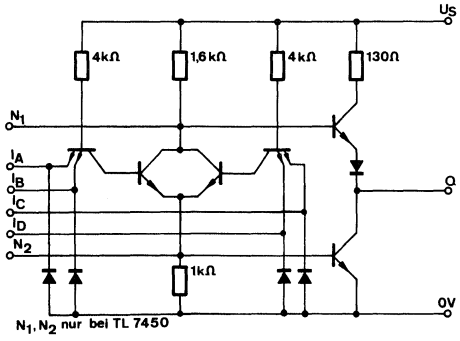
Anschlußanordnung, Ansicht von oben

[1]) Nur bei TL 7450 N

Statische Kenndaten der Knotenpunkte N_1 und N_2

bei $U_S = 5\,V$, $t_{amb} = 0°\,C$ [1] [2]

		Min.	Typ.	Max.		Prüfschaltg.
Eingangsstrom in den Knotenpunkten N_1, N_2 $U_N = 0{,}4\,V$, $I_{QH} = 16\,mA$	$I_{N1'N2}$			3,1	mA	15
Basis-Emitter-Spannung des unteren Ausgangstransistors $R = 0\,\Omega$, $I_{QH} = 16\,mA$, $I_{N2} = 620\,\mu A$	U_{BE}			1	V	15
H-Ausgangsspannung $-I_{QH} = 400\,\mu A$, $-I_{N1} = 270\,\mu A$ $I_{N2} = 270\,\mu A$	U_{QH}	2,4	3,3		V	16
L-Ausgangsspannung $I_{SQ} = 16\,mA$, $R = 130\,\Omega$ $I_{N2} = 0{,}43\,mA$	U_{QL}		0,22	0,4	V	15



Schaltschema

[1] Nur bei TL 7450 N

[2] Die Knotenpunkte N_1 und N_2 werden gleichzeitig zum Erweitern benutzt.
Wenn N_1 und N_2 nicht benutzt werden, sind beide Anschlüsse offen zu lassen und nicht miteinander zu verbinden.
Es können maximal 4 TL 7460 N am Baustein TL 7450 N angeschaltet werden.

Invertierende AND-OR-Schaltung mit 4×2 Eingängen

TL 7453 N mit Erweiterungsanschlüssen (Knotenpunkte N_1 und N_2)
TL 7454 N, TL 8454 N ohne Erweiterungsanschlüsse (Stifte 11 und 12 dürfen nicht beschaltet werden).
TL 7460 N dazu passende Erweiterungsglieder.

Statische Kenndaten

im Temperaturbereich
TL 74... 0...70° C
TL 84... −25...85° C

		Min.	Typ.	Max.		Prüfschaltg.
Stifte 11 und 12 offen						
Speisespannung	U_S	4,75	5,0	5,25	V	
H-Eingangsspannung $U_S = 4{,}75$ V	U_{IH}	2,0			V	7
L-Eingangsspannung $U_S = 4{,}75$ V	U_{IL}			0,8	V	8
Eingangsklemmspannung $U_S = 4{,}75$ V, $-I_I = 12$ mA	$-U_I$			1,5	V	
H-Ausgangsspannung $U_S = 4{,}75$ V, $U_{IL} = 0{,}8$ V, $-I_{QH} = 400$ µA	U_{QH}	2,4	3,3		V	8
L-Ausgangsspannung $U_S = 4{,}75$ V, $U_{IH} = 2{,}0$ V, $I_{QL} = 16$ mA	U_{QL}		0,22	0,4	V	7
H-Eingangsstrom pro Eingang $U_S = 5{,}25$ V,						
$U_{IH} = 2{,}4$ V	I_{IH}			40	µA	9
$U_I = 5{,}5$ V	I_I			1	mA	9
L-Eingangsstrom pro Eingang $U_S = 5{,}25$ V, $U_{IL} = 0{,}4$ V	$-I_{IL}$			1,6	mA	10
Kurzschlußausgangsstrom $U_S = 5{,}25$ V	$-I_Q$	18		55	mA	11
Speisestrom $U_S = 5{,}25$ V, $U_I = 0$ V	I_{SH}		4	8	mA	13
L-Speisestrom $U_S = 5{,}25$ V, $U_I = 5$ V	I_{SL}		5,1	9,5	mA	12

Schaltzeiten

bei $U_S = 5$ V, $t_{amb} = 25°$ C

Signal-Laufzeit	t_{PHL}		8	15	ns	22
$C_L = 15$ pF, $R_L = 400\,\Omega$	t_{PLH}		13	22	ns	22

Logische Daten

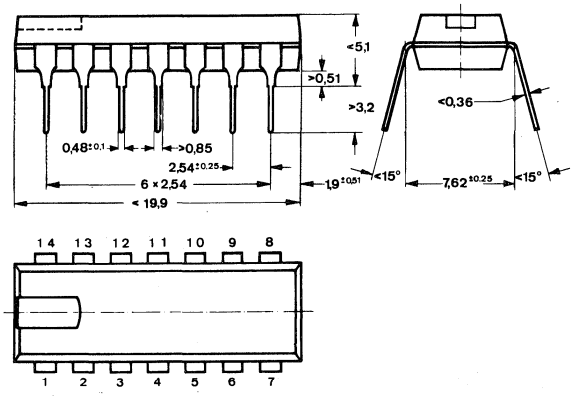
		Min.	Typ.	Max.
Ausgangslastfaktor pro Ausgang	F_Q			10
Eingangslastfaktor pro Eingang	F_I			1
Logische Funktion	$Q = \overline{(I_A \cdot I_B) + (I_C \cdot I_D) + (I_G \cdot I_H) + (I_I \cdot I_K) + \text{Erw.}}$ [1]			

Statische Kenndaten der Knotenpunkte N_1 und N_2 [1] [2]

siehe AND-OR-Schaltung TL 7450 N

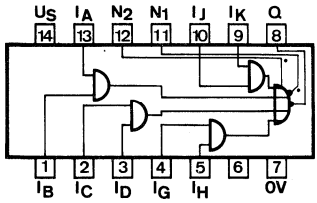
Absolute Grenzdaten

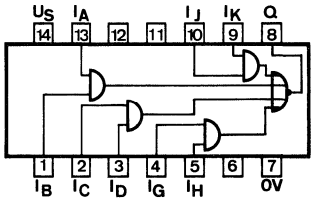
Speisespannung	U_S	7,0	V
Eingangsspannung	U_I	−1,5...5,5	V
Differenzspannung zwischen zwei Eingängen	U_I	5,5	V
Statische Störsicherheit	U_{SS}	0,4	V
Betriebstemperatur TL 74...	t_{amb}	0...70	°C
Betriebstemperatur 84...	t_{amb}	−25...85	°C
Lagerungstemperatur	t_{stg}	−65...150	°C



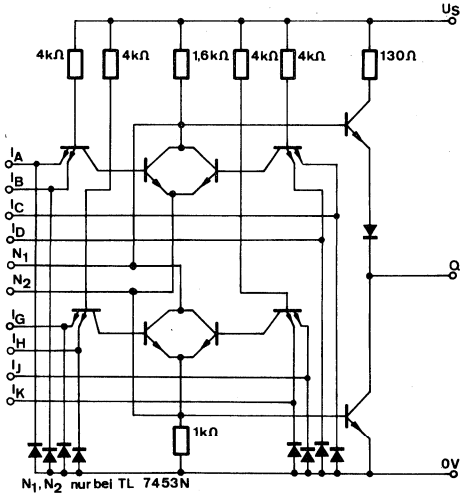
DIP 14-polig

[1] Nur bei TL 7453 N.
[2] Die Knotenpunkte N_1 und N_2 werden gleichzeitig zum Erweitern benutzt.
Wenn N_1 und N_2 nicht benutzt werden, sind beide Anschlüsse offen zu lassen und nicht miteinander zu verbinden.
Es können maximal 4 TL 7460 N am Baustein TL 7453 N angeschaltet werden.





Anschlußanordnung, Ansicht von oben



Schaltschema

[1]) Nur bei TL 7453 N

Zwei Erweiterungsschaltungen mit je vier Eingängen

TL 7460 N für TL 7450 N, TL 7453 N und TL 7423 N.

Statische Kenndaten

im Temperaturbereich 0...70° C
wenn nicht anders angegeben

		Min.	Typ.	Max.		Prüfschaltg.
Speisespannung	U_S	4,75	5,0	5,25	V	
H-Eingangsspannung $U_S = 4{,}75$ V	U_{IH}	2,0			V	17
L-Eingangsspannung $U_S = 4{,}75$ V	U_{IL}			0,8	V	18
Eingangsklemmspannung $U_S = 4{,}75$ V, $-I_I = 12$ mA	$-U_I$			1,5	V	
Ausgangsspannung T_Q leitend $U_S = 4{,}75$ V, $U_{IH} = 2$ V, $U_{N2} = 1$ V, $R_L = 1{,}1$ kΩ, $t_{amb} = 0°$ C	U_N			0,4	V	17
H-Eingangsstrom pro Eingang $U_S = 5{,}25$ V,						
$U_{IH} = 2{,}4$ V	I_{IH}			40	µA	19
$U_I = 5{,}5$ V	I_I			1	mA	19
L-Eingangsstrom pro Eingang $U_S = 5{,}25$ V, $U_{IL} = 0{,}4$ V	$-I_{IL}$			1,6	mA	18
Ausgangsstrom pro Ausgang T_Q leitend $U_S = 4{,}75$ V, $U_{IH} = 2$ V, $U_{N2} = 1$ V	$-I_{NL}$	0,43			mA	20
T_Q gesperrt $U_S = 4{,}75$ V, $U_{IL} = 0{,}8$ V, $U_{N1} = 4{,}5$ V, $R_L = 1{,}2$ kΩ, $t_{amb} = 0°$ C	I_{NH}			270	µA	18
Speisestrom T_Q leitend $U_S = 5{,}25$ V, $U_I = 5$ V, $U_{N2} = 0{,}85$ V	I_S		1,2	2,5	mA	21
T_Q gesperrt $U_S = 5{,}25$ V, $U_I = 0$ V, $U_{N2} = 0{,}85$ V	I_S		2	4	mA	21

Schaltzeiten

zus. mit TL 7450, TL 7453 und TL 7423 N
bei $U_S = 5$ V, $t_{amb} = 25°$ C

Signal-Laufzeit	t_{PHL}		10	20	ns	23
$C_L = 15$ pF, $R_L = 400$ Ω	t_{PLH}		15	30	ns	23

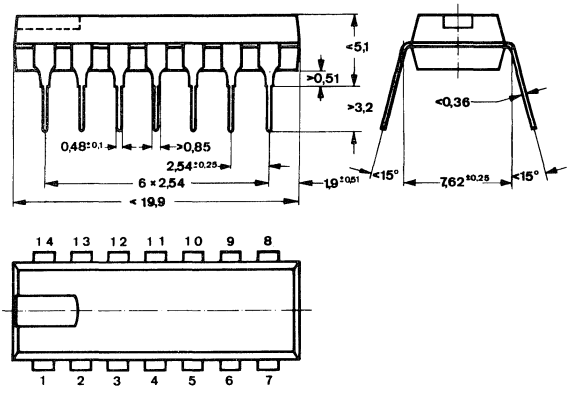
Logische Daten

		Min.	Typ.	Max.
Eingangslastfaktor	F_I			1
Logische Funktion	Erw. $= I_A \cdot I_B \cdot I_C \cdot I_D$			

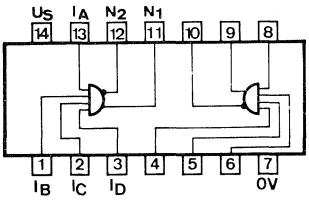
Bemerkung: An die Schaltungen TL 7450 N sowie TL 7453 N und TL 7423 N können max. 4 TL 7460 N über die Erweiterungseingänge N1 und N2 angeschaltet werden.

Absolute Grenzdaten

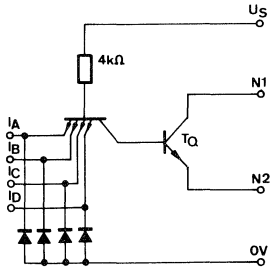
Speisespannung	U_S	7,0	V
Eingangsspannung	U_I	−1,5...5,5	V
Differenzspannung zwischen zwei Eingängen	U_I	5,5	V
Statische Störsicherheit	U_{SS}	0,4	V
Betriebstemperatur	t_{amb}	0...70	°C
Lagerungstemperatur	t_{stg}	−65...150	°C



DIP 14-polig



Anschlußanordnung
Ansicht von oben



Schaltschema

JK-Flipflop mit je drei Eingängen

Statische Kenndaten

im Temperaturbereich
TL 74... 0...70° C
TL 84... −25...85° C

		Min.	Typ.	Max.	
Speisespannung	U_S	4,75	5,0	5,25	V
H-Eingangsspannung $U_S = 4{,}75$ V	U_{IH}	2,0			V
L-Eingangsspannung $U_S = 4{,}75$ V	U_{IL}			0,8	V
H-Ausgangsspannung $U_S = 4{,}75$ V, $-I_{QH} = 400$ µA	U_{QH}	2,4	3,5		V
L-Ausgangsspannung $U_S = 4{,}75$ V, $I_{QL} = 16$ mA	U_{QL}		0,22	0,4	V
H-Eingangsstrom: $U_S = 5{,}25$ V an J1, J2, J3, K1, K2, K3 oder T					
$U_{IH} = 2{,}4$ V	I_{IH}			40	µA
$U_I = 5{,}5$ V	I_I			1	mA
an $\bar{R}$ oder $\bar{S}$					
$U_{IH} = 2{,}4$ V	I_{IH}			80	µA
$U_I = 5{,}5$ V	I_I			1	mA
L-Eingangsstrom: $U_S = 5{,}25$ V, $U_{IL} = 0{,}4$ V					
an J1, J2, J3, K1, K2, K3 oder T	$-I_{IL}$			1,6	mA
an $\bar{R}$ oder $\bar{S}$	$-I_{IL}$			3,2	mA
Kurzschlußausgangsstrom pro Ausgang $U_S = 5{,}25$ V, $U_I = 0$ V	$-I_Q$	18		57	mA
Speisestrom $U_S = 5{,}25$ V, $U_I = 5$ V	I_S		13	26	mA

Schaltzeiten

bei $U_S = 5\,V$, $t_{amb} = 25°\,C$

			Min.	Typ.	Max.	
Taktimpulsdauer		t_{pT}	20			ns
Stellimpulsdauer		t_{pS}	25			ns
Rückstellimpulsdauer		t_{pR}	25			ns
Vorbereitungszeit		t_V	t_{pT}	10	20	ns
Haltezeit		t_H		0	5	ns
Maximale Zählfrequenz	$C_L = 15\,pF$, $R_L = 400\,\Omega$	f_Z	20	35		MHz
Signal-Laufzeit von T nach Q		t_{PHL}	10	18	50	ns
		t_{PLH}	10	27	50	ns
$\overline{R}$ oder $\overline{S}$ nach Q		t_{PHL}			50	ns
		t_{PLH}			50	ns

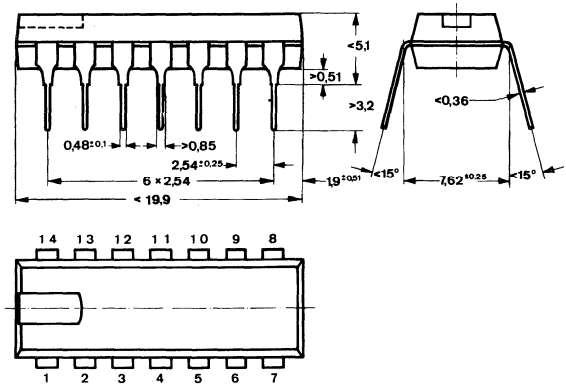
Logische Daten

Ausgangslastfaktor pro Ausgang	F_Q		10

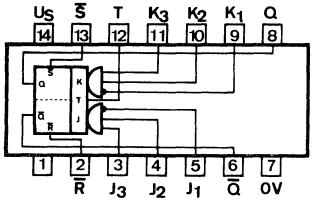
Bei Entwicklungen empfohlen: TL 74110 N

Absolute Grenzdaten

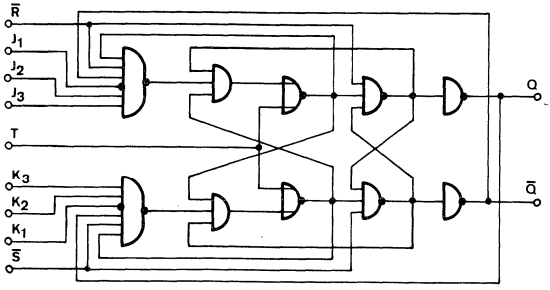
Speisespannung	U_S	7,0	V
Eingangsspannung	U_I	−1,5...5,5	V
Statische Störsicherheit	U_{SS}	0,4	V
Betriebstemperatur TL 74...	t_{amb}	0...70	°C
Betriebstemperatur TL 84...	t_{amb}	−25...85	°C
Lagerungstemperatur	t_{stg}	−65...150	°C



DIP 14-polig



Anschlußanordnung
Ansicht von oben



Blockschaltbild

$\bar{S}$ = Stelleingang
$\bar{R}$ = Rückstelleingang
T = Takteingang

Logisches Verhalten

t_n		t_{n+1}
J	K	Q
L	L	Q_n
L	H	L
H	L	H
H	H	$\bar{Q}_n$

Anmerkungen

$J = \bar{J}_1 \cdot J_2 \cdot J_3$
$K = \bar{K}_1 \cdot K_2 \cdot K_3$
t_n = Zeitpunkt vor dem Taktimpuls
t_{n+1} = Zeitpunkt nach dem Taktimpuls

JK-Master-Slave-Flipflop

Statische Kenndaten

im Temperaturbereich
TL 74... 0...70° C
TL 84... −25...85° C

		Min.	Typ.	Max.		Prüf-schaltg.
Speisespannung	U_S	4,75	5,0	5,25	V	
H-Eingangsspannung	U_{IH}	2,0			V	24
$U_S = 4{,}75$ V						
L-Eingangsspannung	U_{IL}			0,8	V	
$U_S = 4{,}75$ V						
H-Ausgangsspannung	U_{QH}	2,4	3,5		V	24
$U_S = 4{,}75$ V, $-I_{QH} = 400$ µA						
L-Ausgangsspannung	U_{QL}		0,22	0,4	V	24
$U_S = 4{,}75$ V, $I_{QL} = 16$ mA						
H-Eingangsstrom:						
$U_S = 5{,}25$ V						
an J1, J2, J3, K1, K2, K3						
$U_{IH} = 2{,}4$ V	I_{IH}			40	µA	25
$U_I = 5{,}5$ V	I_I			1	mA	25
an $\bar{R}$, $\bar{S}$ oder T						
$U_{IH} = 2{,}4$ V	I_{IH}			80	µA	25
$U_I = 5{,}5$ V	I_I			1	mA	25
L-Eingangsstrom:						
$U_S = 5{,}25$ V, $U_{IL} = 0{,}4$ V						
an J1, J2, J3, K1, K2, K3	$-I_{IL}$			1,6	mA	26
an $\bar{S}$, $\bar{R}$ oder T	$-I_{IL}$			3,2	mA	26
Kurzschlußausgangsstrom pro Ausgang	$-I_Q$	18		57	mA	27
$U_S = 5{,}25$ V, $U_I = 0$ V						
Speisestrom	I_S		10	20	mA	25
$U_S = 5{,}25$ V, $U_I = 5$ V						

Schaltzeiten

bei $U_S = 5\,V$, $t_{amb} = 25°\,C$

			Min.	Typ.	Max.		Prüf-schaltg.
Taktimpulsdauer		t_{pT}	20			ns	
Stellimpulsdauer		t_{pS}	25			ns	
Rückstellimpulsdauer		t_{pR}	25			ns	
Vorbereitungszeit		t_V	t_{pT}				29
Haltezeit		t_H	0				
Maximale Zählfrequenz	$C_L = 15\,pF$, $R_L = 400\,\Omega$	f_Z	15	20		MHz	29
Signal-Laufzeit von T nach Q		t_{PHL}	10	25	40	ns	29
		t_{PLH}	10	16	25	ns	29
von R oder S nach Q		t_{PHL}		25	40	ns	30
		t_{PLH}		16	25	ns	30

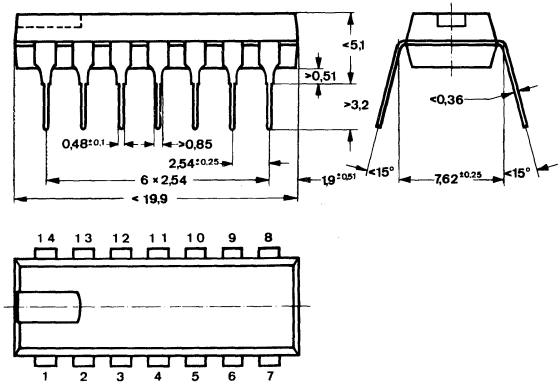
Logische Daten

Ausgangslastfaktor pro Ausgang	F_Q	10
Eingangslastfaktor an J_1, J_2, J_3, K_1, K_2 oder K_3	F_I	1
Eingangslastfaktor an $\overline{R}, \overline{S}$ oder T	F_I	2

Bei Entwicklungen empfohlen: TL 74110 N

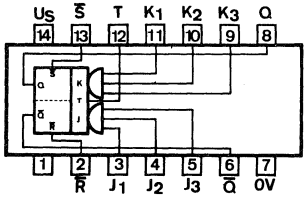
Absolute Grenzdaten

Speisespannung	U_S	7,0	V
Eingangsspannung	U_I	−1,5...5,5	V
Statische Störsicherheit	U_{SS}	0,4	V
Betriebstemperatur TL 74...	t_{amb}	0...70	°C
Betriebstemperatur TL 84...	t_{amb}	−25...85	°C
Lagerungstemperatur	t_{stg}	−65...150	°C

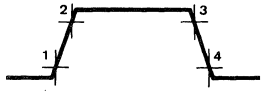


DIP 14-polig

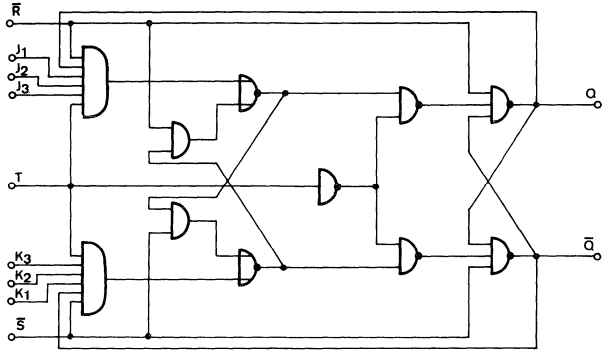
Anschlußanordnung, Ansicht von oben



Taktimpuls



(1) Slave v. Master trennen
(2) Signal v. J und K in Master eingeben
(3) J- und K-Eingänge sperren
(4) Information von Master nach Slave übertragen



Blockschaltbild

$\bar{R}$ = Rückstelleingang, $\bar{S}$ = Stelleingang, T = Takteingang

Logisches Verhalten

t_n		t_{n+1}
J	K	Q
L	L	Q_n
L	H	L
H	L	H
H	H	$\bar{Q}_n$

$J = J_1 \cdot J_2 \cdot J_3$
$K = K_1 \cdot K_2 \cdot K_3$
t_n = Zeitpunkt vor dem Taktimpuls
t_{n+1} = Zeitpunkt nach dem Taktimpuls

Niedrige Spannung an $\bar{R}$ bringt Q auf L-Signal – Niedrige Spannung an $\bar{S}$ bringt Q auf H-Signal – $\bar{R}$ und $\bar{S}$ arbeiten unabhängig von T.

Zwei JK-Master-Slave-Flipflop mit Rückstelleingang

Statische Kenndaten

im Temperaturbereich 0...70° C

		Min.	Typ.	Max.		Prüf-schaltg.
Speisespannung	U_S	4,75	5,0	5,25	V	
H-Eingangsspannung $U_S = 4{,}75$ V	U_{IH}	2,0			V	24
L-Eingangsspannung $U_S = 4{,}75$ V	U_{IL}			0,8	V	
H-Ausgangsspannung $U_S = 4{,}75$ V, $-I_{QH} = 400\ \mu A$	U_{QH}	2,4	3,5		V	24
L-Ausgangsspannung $U_S = 4{,}75$ V, $I_{QL} = 16$ mA	U_{QL}		0,22	0,4	V	24
H-Eingangsstrom $U_S = 5{,}25$ V	I_{IH}					
an J oder K						
$U_{IH} = 2{,}4$ V	I_{IH}			40	µA	25
$U_I = 5{,}5$ V	I_I			1	mA	25
an $\bar{R}$ oder T						
$U_{IH} = 2{,}4$ V	I_{IH}			80	µA	25
$U_I = 5{,}5$ V	I_I			1	mA	25
L-Eingangsstrom: $U_S = 5{,}25$ V, $U_{IL} = 0{,}4$ V						
an J, K	$-I_{IL}$			1,6	mA	26
an $\bar{R}$ oder T	$-I_{IL}$			3,2	mA	26
Kurzschlußausgangsstrom pro Ausgang $U_S = 5{,}25$ V, $U_I = 0$ V	$-I_Q$	18		57	mA	28
Speisestrom $U_S = 5{,}25$ V	I_S		20	40	mA	25

Schaltzeiten

$U_S = 5\,V$, $t_{amb} = 25°\,C$

			Min.	Typ.	Max.		Prüf-schaltg.
Taktimpulsdauer		t_{pT}	20			ns	
Rückstellimpulsdauer		t_{pR}	25			ns	
Vorbereitungszeit		t_V	t_{pT}				29
Haltezeit		t_H	0				
Maximale Zählfrequenz	$C_L = 15\,pF$, $R_L = 400\,\Omega$	f_Z	15	20		MHz	29
Signal-Laufzeit von T nach Q		t_{PHL}	10	25	40	ns	29
		t_{PLH}	10	16	25	ns	29
von R nach Q		t_{PHL}		25	40	ns	30
		t_{PLH}		16	25	ns	30

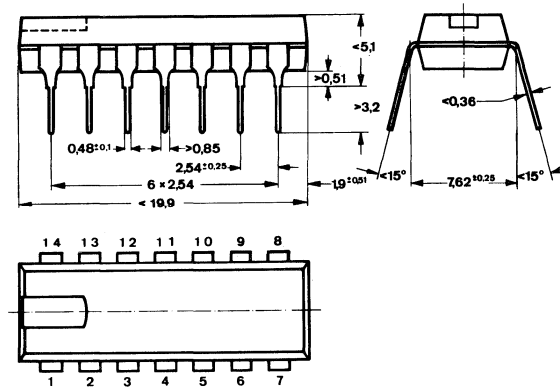
Logische Daten

Ausgangslastfaktor pro Ausgang	F_Q	10
Eingangslastfaktor an J oder K	F_I	1
Eingangslastfaktor an R oder T	F_I	2

Bei Entwicklungen empfohlen: TL 74115 N.

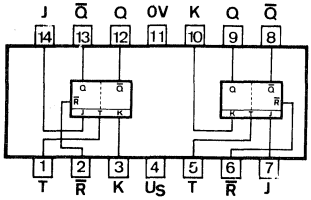
Absolute Grenzdaten

Speisespannung	U_S	7,0	V
Eingangsspannung	U_I	−1,5...5,5	V
Statische Störsicherheit	U_{SS}	0,4	V
Betriebstemperatur	t_{amb}	0...70	°C
Lagerungstemperatur	t_{stg}	−65...150	°C

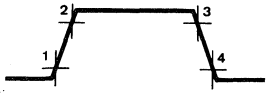


DIP 14-polig

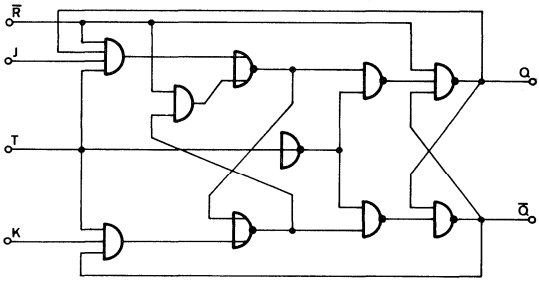
Anschlußanordnung, Ansicht von oben



Taktimpuls



(1) Slave v. Master trennen
(2) Signal v. J und K in Master eingeben
(3) J- und K-Eingänge sperren
(4) Information von Master nach Slave übertragen



Blockschaltbild (ein Flipflop)

$\bar{R}$ = Rückstelleingang, T = Takteingang

Logisches Verhalten (jedes Flipflop)

t_n		t_{n+1}
J	K	Q
L	L	Q
L	H	L
H	L	H
H	H	$\bar{Q}_n$

t_n = Zeitpunkt vor dem Taktimpuls
t_{n+1} = Zeitpunkt nach dem Taktimpuls

Niedrige Spannung an $\bar{R}$ bringt Q auf L-Signal – $\bar{R}$ arbeitet unabhängig von T.

Zwei D-Flipflop

Das Flipflop TL 7474 N bzw. TL 8474 N besitzt taktunabhängige Stell- und Rückstelleingänge. Die Weiterleitung einer Information am D-Eingang zum Q-Ausgang erfolgt während der positiven Taktflanke, sobald der Schwellwert des Eingangstransistors erreicht ist. Anschließend ist der D-Eingang wieder gesperrt.

Statische Kenndaten

im Temperaturbereich
TL 74... 0...70° C
TL 84... −25...85° C

		Min.	Typ.	Max.		Prüfschaltg.
Speisespannung	U_S	4,75	5,0	5,25	V	
H-Eingangsspannung $U_S = 4{,}75$ V	U_{IH}	2,0			V	31
L-Eingangsspannung $U_S = 4{,}75$ V	U_{IL}			0,8	V	
H-Ausgangsspannung $U_S = 4{,}75$ V, $-I_{QH} = 400$ µA	U_{QH}	2,4	3,5		V	31
L-Ausgangsspannung $U_S = 4{,}75$ V, $I_{QL} = 16$ mA	U_{QL}		0,22	0,4	V	31
H-Eingangsstrom $U_S = 5{,}25$ V						
an D						
$U_{IH} = 2{,}4$ V	I_{IH}			40	µA	32
$U_I = 5{,}5$ V	I_I			1	mA	32
an $\overline{S}$ oder T						
$U_{IH} = 2{,}4$ V	I_{IH}			80	µA	32
$U_I = 5{,}5$ V	I_I			1	mA	32
an $\overline{R}$						
$U_{IH} = 2{,}4$ V	I_{IH}			120	µA	32
$U_I = 5{,}5$ V	I_I			1	mA	32
L-Eingangsstrom $U_S = 5{,}25$ V, $I_{IL} = 0{,}4$ V						
an D oder $\overline{S}$	$-I_{IL}$			1,6	mA	33
$\overline{R}$ oder T	$-I_{IL}$			3,2	mA	33
Kurzschlußausgangsstrom pro Ausgang $U_S = 5{,}25$ V, $U_I = 0$ V	$-I_{QH}$	18		57	mA	34
Speisestrom $U_S = 5{,}25$ V	I_S		17	30	mA	32

Schaltzeiten

bei $U_S = 5\,V$, $t_{amb} = 25°\,C$

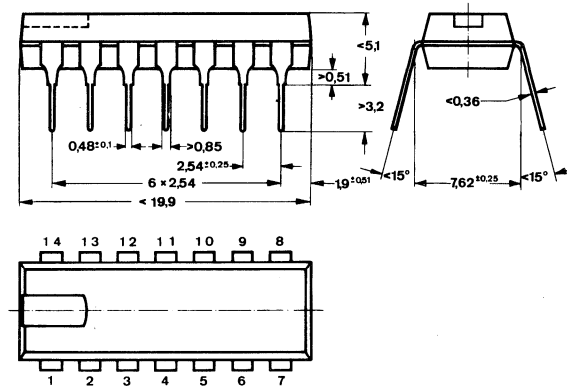
			Min.	Typ.	Max.		Prüf-schaltg.
Taktimpulsdauer		t_{pT}	30			ns	
Stellimpulsdauer		t_{pS}	30			ns	
Rückstellimpulsdauer		t_{pR}	30			ns	
Maximale Zählfrequenz	$C_L = 15\,pF$, $R_L = 400\,\Omega$	f_Z	15	25		MHz	30 a
Minimale Vorbereitungszeit	$C_L = 15\,pF$, $R_L = 400\,\Omega$	t_V		15	20	ns	30 a
Minimale Haltezeit	$C_L = 15\,pF$, $R_L = 400\,\Omega$	t_H		2	5	ns	30 a
Signal-Laufzeit: von $\bar{R}$ od. $\bar{S}$ zum Ausgang	$C_L = 15\,pF$, $R_L = 400\,\Omega$	t_{PLH}			25	ns	30
		t_{PHL}			40	ns	30
von T zum Ausgang		t_{PLH}	10	14	25	ns	30 a
		t_{PHL}	10	20	40	ns	30 a

Logische Daten

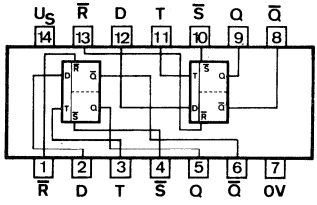
Ausgangslastfaktor pro Ausgang	F_Q	10
Eingangslastfaktor		
an D	F_I	1
an $\bar{S}$ oder T	F_I	2
an $\bar{R}$	F_I	3

Absolute Grenzdaten

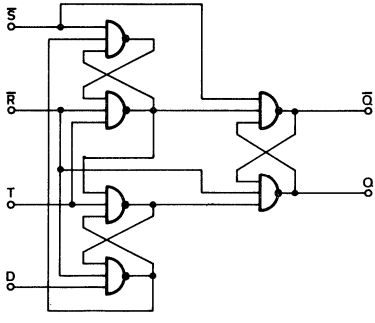
Speisespannung	U_S	7,0	V
Eingangsspannung	U_I	−1,5...5,5	V
Statische Störsicherheit	U_{SS}	0,4	V
Betriebstemperatur TL 74...	t_{amb}	0...70	°C
Betriebstemperatur TL 84...	t_{amb}	−25...85	°C
Lagerungstemperatur	t_{stg}	−65...150	°C



DIP 14-polig



Anschlußanordnung
Ansicht von oben



Schaltschema (ein Flipflop)

D = Informationseingang, $\overline{R}$ = Rückstelleingang, $\overline{S}$ = Stelleingang, T = Takteingang

Logisches Verhalten (jedes Flipflop)

t_n	t_{n+1}	
D	Q	$\overline{Q}$
L	L	H
H	H	L

t_n = Zeitpunkt vor dem Taktimpuls
t_{n+1} = Zeitpunkt nach dem Taktimpuls

Niedrige Spannung an $\overline{R}$ bringt Q auf L-Signal – Niedrige Spannung an $\overline{S}$ bringt Q auf H-Signal – $\overline{R}$ und $\overline{S}$ arbeiten unabhängig von T.

Vier D-Flipflop

Das Flipflop TL 7475 N bzw. TL 8475 N hat zwei stabile Zustände, die mit dem Takt gesteuert werden können. Solange der Taktimpuls anliegt, wird jede am D-Eingang eingespeiste Information nach dem Q-Ausgang übertragen. Sie bleibt dort erhalten, auch wenn der Taktimpuls abfällt. Die Information wird gelöscht, wenn der Taktimpuls wiederkehrt.

Statische Kenndaten

im Temperaturbereich
TL 74... 0...70° C
TL 84... −25...85° C

		Min.	Typ.	Max.		Prüfschaltg.
Speisespannung	U_S	4,75	5,0	5,25	V	
H-Eingangsspannung $U_S = 4{,}75$ V	U_{IH}	2,0			V	36
L-Eingangsspannung $U_S = 4{,}75$ V	U_{IL}			0,8	V	37
H-Ausgangsspannung $U_S = 4{,}75$ V, $-I_{QH} = 400\ \mu A$	U_{QH}	2,4			V	36,37
L-Ausgangsspannung $U_S = 4{,}75$ V, $I_{QL} = 16$ mA	U_{QL}			0,4	V	36,37
H-Eingangsstrom: $U_S = 5{,}25$ V						
an D						
$U_{IH} = 2{,}4$ V	I_{IH}			80	µA	38
$U_I = 5{,}5$ V	I_I			1,0	mA	38
an T						
$U_{IH} = 2{,}4$ V	I_{IH}			160	µA	38
$U_I = 5{,}5$ V	I_I			1,0	mA	38
L-Eingangsstrom $U_S = 5{,}25$ V, $U_{IL} = 0{,}4$ V						
an D	$-I_{IL}$			3,2	mA	38
an T	$-I_{IL}$			6,4	mA	38
Kurzschlußausgangsstrom pro Ausgang $U_S = 5{,}25$ V, $U_I = 0$ V	$-I_Q$	18		57	mA	39
Speisestrom $U_S = 5{,}25$ V	I_S		32	53	mA	40

Schaltzeiten

bei $U_S = 5\,V$, $t_{amb} = 25°\,C$

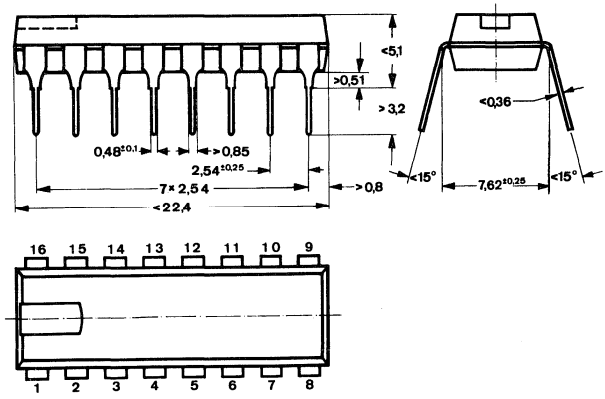
			Min.	Typ.	Max.	
H-Vorbereitungszeit an D		t_{VH}		7	20	ns
L-Vorbereitungszeit an D		t_{VL}		14	20	ns
Haltezeit		t_H	0	15		ns
Signal-Laufzeit von Eingang D zum Ausgang Q	$C_L = 15\,pF$, $R_L = 400\,\Omega$	t_{PHL}		14	25	ns
von Eingang D zum Ausgang $\bar{Q}$		t_{PHL}		7	15	ns
vom Takteingang zum Ausgang Q		t_{PHL}		7	15	ns
vom Takteingang zum Ausgang $\bar{Q}$		t_{PHL}		7	15	ns
von Eingang D zum Ausgang Q		t_{PLH}		16	30	ns
von Eingang D zum Ausgang $\bar{Q}$		t_{PLH}		24	40	ns
vom Takteingang zum Ausgang Q		t_{PLH}		16	30	ns
vom Takteingang zum Ausgang $\bar{Q}$		t_{PLH}		16	30	ns

Logische Daten

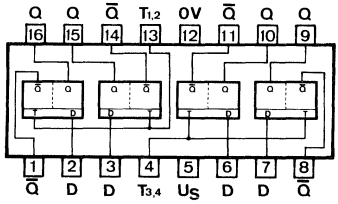
Ausgangslastfaktor pro Ausgang	F_Q	10
Eingangslastfaktor		
an D	F_I	2
an T	F_I	4

Absolute Grenzdaten

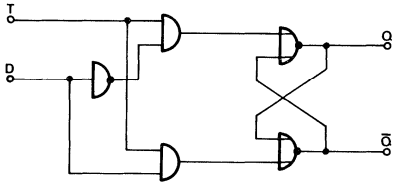
Speisespannung	U_S	7,0	V
Eingangsspannung	U_I	−1,5...5,5	V
Statische Störsicherheit	U_{SS}	0,4	V
Betriebstemperatur TL 74...	t_{amb}	0...70	°C
Betriebstemperatur TL 84...	t_{amb}	−25...85	°C
Lagerungstemperatur	t_{stg}	−65−150	°C



DIP 16-polig



Anschlußanordnung
Ansicht von oben



Schaltschema (ein Flipflop)

D = Informationseingang, T = Takteingang

Logisches Verhalten
(jedes Flipflop)

t_n	t_{n+1}	
D	Q	Q̄
H	H	L
L	L	H

t_n = Zeitpunkt vor dem Taktimpuls
t_{n+1} = Zeitpunkt nach dem Taktimpuls

Zwei JK-Master-Slave-Flipflop mit Stell- und Rückstelleingang

Statische Kenndaten

im Temperaturbereich
TL 74... 0...70° C
TL 84... −25...85° C

		Min.	Typ.	Max.		Prüf-schaltg.
Speisespannung	U_S	4,75	5,0	5,25	V	
H-Eingangsspannung $U_S = 4{,}75$ V	U_{IH}	2,0			V	24
L-Eingangsspannung $U_S = 4{,}75$ V	U_{IL}			0,8	V	
H-Ausgangsspannung $U_S = 4{,}75$ V, $-I_{QH} = 400$ µA	U_{QH}	2,4	3,5		V	24
L-Ausgangsspannung $U_S = 4{,}75$ V, $I_{QL} = 16$ mA	U_{QL}		0,22	0,4	V	24
H-Eingangsstrom: $U_S = 5{,}25$ V						
an J oder K						
$U_{IH} = 2{,}4$ V	I_{IH}			40	µA	25
$U_I = 5{,}5$ V	I_I			1	mA	25
an $\overline{R}$, $\overline{S}$ oder T						
$U_{IH} = 2{,}4$ V	I_{IH}			80	µA	25
$U_I = 5{,}5$ V	I_I			1	mA	25
L-Eingangsstrom $U_S = 5{,}25$ V, $U_{IL} = 0{,}4$ V						
an J, K	$-I_{IL}$			1,6	mA	26
an $\overline{R}$, $\overline{S}$ oder T	$-I_{IL}$			3,2	mA	26
Kurzschlußausgangsstrom pro Ausgang $U_S = 5{,}25$ V, $U_I = 0$ V	$-I_Q$	18		57	mA	27
Speisestrom $U_S = 5{,}25$ V	I_S		20	40	mA	25

Schaltzeiten

bei $U_S = 5\,V$, $t_{amb} = 25°\,C$

			Min.	Typ.	Max.		Prüf-schaltg.
Taktimpulsdauer		t_{pT}	20			ns	
Stellimpulsdauer		t_{pS}	25			ns	
Rückstellimpulsdauer		t_{pR}	25			ns	
Vorbereitungszeit		t_V	t_{pT}				29
Haltezeit		t_H	0				
Maximale Zählfrequenz	$C_L = 15\,pF$, $R_L = 400\,\Omega$	f_Z	50	20		MHz	29
Signal-Laufzeit von T nach Q		t_{PHL}	10	25	40	ns	29
		t_{PLH}	10	16	25	ns	29
von $\overline{R}$ oder $\overline{S}$ nach Q		t_{PHL}		25	40	ns	30
		t_{PLH}		16	25	ns	30

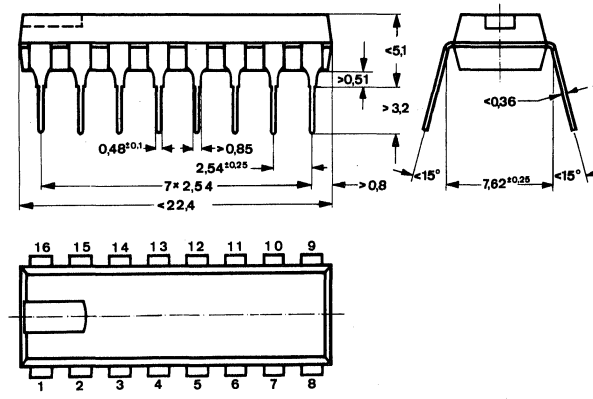
Logische Daten

Ausgangslastfaktor pro Ausgang	F_Q	10
Eingangslastfaktor		
an J oder K	F_I	1
an $\overline{R}$, $\overline{S}$ oder T	F_I	2

Bei Entwicklungen empfohlen: TL 74111 N

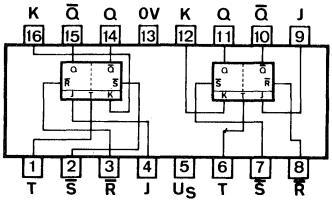
Absolute Grenzdaten

Speisespannung	U_S	7,0	V
Eingangsspannung	U_I	−1,5...5,5	V
Statische Störsicherheit	U_{SS}	0,4	V
Betriebstemperatur TL 74...	t_{amb}	0...70	°C
Betriebstemperatur TL 84...	t_{amb}	−25...85	°C
Lagerungstemperatur	t_{stg}	−65...150	°C

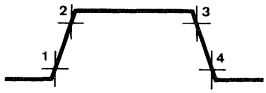


DIP 16-polig

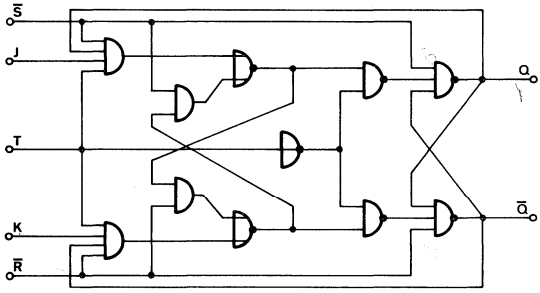
Anschlußanordnung, Ansicht von oben



Taktimpuls



(1) Slave von Master trennen
(2) Signal von J und K in Master eingeben
(3) J- und K-Eingänge sperren
(4) Information von Master nach Slave übertragen



Blockschaltbild (ein Flipflop)

$\bar{R}$ = Rückstelleingang, $\bar{S}$ = Stelleingang, T = Takteingang

Logisches Verhalten (jedes Flipflop)

t_n		t_{n+1}
J	K	Q
L	L	Q_n
L	H	L
H	L	H
H	H	$\bar{Q}_n$

t_n = Zeitpunkt vor dem Taktimpuls
t_{n+1} = Zeitpunkt nach dem Taktimpuls

Niedrige Spannung an $\bar{R}$ bringt Q auf L-Signal – Niedrige Spannung an $\bar{S}$ bringt Q auf H-Signal – $\bar{R}$ und $\bar{S}$ arbeiten unabhängig von T.

1-Bit-Volladdierer

Die Schaltung TL 7480 N ist ein 1-Bit-Volladdierer mit komplementären Ein- und Ausgängen. Der Übertrag ergibt sich am Ausgang $\overline{Q_{Cn+1}}$.

Statische Kenndaten

im Temperaturbereich 0...70° C

		Min.	Typ.	Max.	
Speisespannung	U_S	4,75	5,0	5,25	
H-Eingangsspannung	U_{IH}	2,0			V
$U_S = 4{,}75$ V					
L-Eingangsspannung	U_{IL}			0,8	V
$U_S = 4{,}75$ V					
H-Ausgangsspannung	U_{QH}	2,4	3,5		V
$U_S = 4{,}75$ V, F_Q nach Tab.					
L-Ausgangsspannung	U_{QL}		0,22	0,4	V
$U_S = 4{,}75$ V, F_Q nach Tab.					
L-Eingangsstrom:					
$U_S = 5{,}25$ V, $U_{IL} = 0{,}4$ V					
an $I_{A1}, I_{A2}, I_{B1}, I_{B2}, I_{AC}$ oder I_{BC}	$-I_{IL}$			1,6	mA
an $I_A{}^*$ oder $I_B{}^*$	$-I_{IL}$			2,6	mA
an I_{Cn}	$-I_{IL}$			8,0	mA
H-Eingangsstrom:					
$U_S = 5{,}25$ V					
an $I_{A1}, I_{A2}, I_{B1}, I_{B2}, I_{AC}$ oder I_{BC}					
$U_{IH} = 2{,}4$ V	I_{IH}			15	µA
$U_I = 5{,}5$ V	I_I			1	mA
an I_{Cn}					
$U_{IH} = 2{,}4$ V	I_{IH}			200	µA
$U_I = 5{,}5$ V	I_I			1	mA
Kurzschlußausgangsstrom					
an Q_Σ oder $Q_{\overline{\Sigma}}$, pro Ausgang	$-I_Q$	18		57	mA
$U_S = 5{,}25$ V					
Kurzschlußausgangsstrom an $\overline{Q_{Cn+1}}$	$-I_Q$	18		70	mA
$U_S = 5{,}25$ V					
Speisestrom	I_S		21	35	mA
$U_S = 5{,}25$ V					

Schaltzeiten

bei $U_S = 5{,}0\,V$, $t_{amb} = 25°\,C$

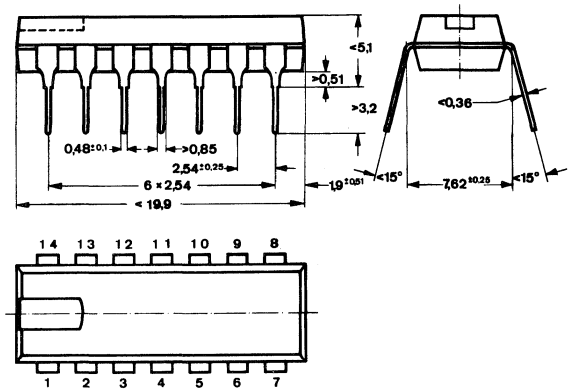
			Min.	Typ.	Max.	
Signal-Laufzeit: von Eingang $I_{\overline{Cn}}$ zum Ausgang $\overline{Q_{Cn+1}}$	$C_L = 15\,pF$, $R_L = 780\,\Omega$	t_{PHL}		8	12	ns
von Eingang $I_{\overline{BC}}$ zum Ausgang $\overline{Q_{Cn+1}}$		t_{PHL}		38	55	ns
von Eingang I_{AC} zum Ausgang Q_Σ	$C_L = 15\,pF$, $R_L = 400\,\Omega$	t_{PHL}		62	80	ns
von Eingang $I_{\overline{BC}}$ zum Ausgang $\overline{Q_\Sigma}$		t_{PHL}		56	75	ns
von Eingang I_{A1} zum Eingang I_{A*}	$C_L = 15\,pF$	t_{PHL}		17	25	ns
von Eingang I_{B1} zum Eingang I_{B*}		t_{PHL}		17	25	ns
von Eingang $I_{\overline{Cn}}$ zum Ausgang $\overline{Q_{Cn+1}}$	$C_L = 15\,pF$, $R_L = 780\,\Omega$	t_{PLH}		13	17	ns
von Eingang $I_{\overline{BC}}$ zum Ausgang $\overline{Q_{Cn+1}}$		t_{PLH}		18	25	ns
von Eingang I_{AC} zum Ausgang Q_Σ	$C_L = 15\,pF$, $R_L = 400\,\Omega$	t_{PLH}		52	70	ns
von Eingang $I_{\overline{BC}}$ zum Ausgang $\overline{Q_\Sigma}$		t_{PLH}		38	55	ns
von Eingang I_{A1} zum Eingang I_{A*}	$C_L = 15\,pF$	t_{PLH}		48	65	ns
von Eingang I_{B1} zum Eingang I_{B*}		t_{PLH}		48	65	ns

Logische Daten

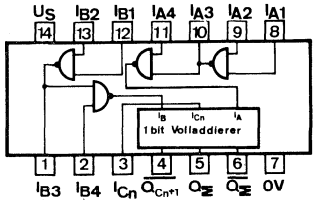
Ausgangslastfaktor:		
an $\overline{Q_{Cn+1}}$	F_Q	5
an Q_Σ oder $\overline{Q_\Sigma}$	F_Q	10
an I_{A*} oder I_{B*}	F_Q	3
Eingangslastfaktor:		
an $I_{A1}, I_{A2}, I_{B1}, I_{B2}, I_{AC}$ oder I_{BC}	F_I	1
an $I_{\overline{Cn}}$	F_I	5

Absolute Grenzdaten

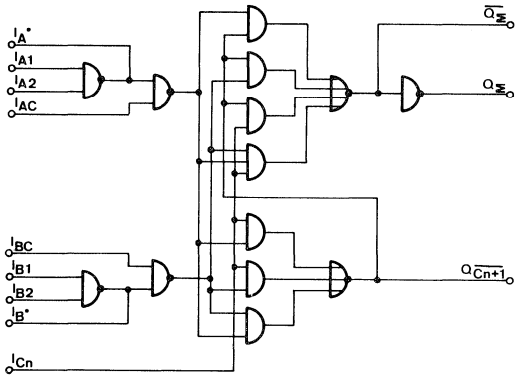
Speisespannung	U_S	7,0	V
Eingangsspannung	U_I	−1,5...5,5	V
Statische Störsicherheit	U_{SS}	0,4	V
Betriebstemperatur	t_{amb}	0...70	°C
Lagerungstemperatur	t_{stg}	−65...150	°C



DIP 14-polig



Anschlußanordnung
Ansicht von oben



Blockschaltbild

Logisches Verhalten

Eingänge			Ausgänge		
I_{Cn}	I_B	I_A	$\overline{Q_{Cn+1}}$	$\overline{Q_\Sigma}$	Q_Σ
L	L	L	H	H	L
L	L	H	H	L	H
L	H	L	H	L	H
L	H	H	L	H	L
H	L	L	H	L	H
H	L	H	L	H	L
H	H	L	L	H	L
H	H	H	L	L	H

Anmerkung:

$\overline{I_A = I_{A^*} \cdot I_{AC}}, \overline{I_B = I_{B^*} \cdot I_{BC}}$
wobei $I_{A^*} = \overline{I_{A1} \cdot I_{A2}}, I_{B^*} = \overline{I_{B1} \cdot I_{B2}}$

2. Wird I_{A^*} oder I_{B^*} als Eingang benutzt, so muß I_{A1} und I_{A2} bzw. I_{B1} und I_{B2} an Masse gelegt werden.
3. Werden die Eingänge I_{A1} und I_{A2} oder I_{B1} und I_{B2} benützt, dann muß I_{A^*} bzw. I_{B^*} offen bleiben oder in wired-AND (TL 7401 N) betrieben werden.

16-Bit-Schreib/Lese-Speicher mit direktem Zugriff

Die Schaltung TL 7481 AN ist ein schneller Zwischenspeicher mit direktem Zugriff. Der Speicherinhalt von 16 Bits (1Bit pro Flipflop) wird beim Auslesen nicht gelöscht.
Die Schaltung TL 7484 AN hat 2 weitere Schreib-Eingänge W_{H2} und W_{L2}.

Statische Kenndaten

im Temperaturbereich 0...70° C

		Min.	Typ.	Max.	
Speisespannung	U_S	4,75	5,0	5,25	V
H-Eingangsspannung:					
$U_S = 4{,}75$ V, $U_{QL} \leqq 0{,}4$ V, $I_{QL} = 40$ mA					
an X oder Y	U_{IH}	2,1			V
an W_H oder W_L	U_{IH}	2,0			V
L-Eingangsspannung:					
an X oder Y, Schreiben verhindert	U_{IL}			0,8	V
$U_S = 4{,}75$ V, $U_{QL} \leqq 0{,}4$ V, $I_{QL} = 40$ mA					
an X oder Y, Lesen verhindert	U_{IL}			1,0	V
$U_S = 4{,}75$ V, $U_{QH} = 5{,}5$ V, $I_{QH} = 250$ µA					
an W_H oder W_L, Schreiben verhindert	U_{IL}			1,0	V
$U_S = 4{,}75$ V, $U_{QL} \leqq 0{,}4$ V, $I_{QL} = 40$ mA					
H-Ausgangsspannung	U_{QH}	5,5			V
$U_S = 4{,}75$ V, $I_{QH} = 250$ µA					
L-Ausgangsspannung	U_{QL}			0,4	V
$U_S = 4{,}75$ V, $I_{QL} = 40$ mA					
L-Eingangsstrom:					
$U_S = 5{,}25$ V, $U_{IL} = 0{,}4$ V					
pro W_H oder W_L	$-I_{IL}$			1,6	mA
an allen X- oder Y-Eingängen	$-I_{IL}$			11	mA
H-Eingangsstrom pro W_H- oder W_L-Eingang					
$U_S = 5{,}25$ V,					
$U_{IH} = 2{,}4$ V	I_{IH}			40	µA
$U_{IH} = 5{,}5$ V	I_I			1,0	mA
H-Eingangsstrom pro X- oder Y-Eingang					
$U_S = 5{,}25$ V,					
$U_{IH} = 4{,}5$ V	I_{IH}			400	µA
$U_{IH} = 5{,}5$ V	I_I			3,0	mA
Speisestrom	I_S		55	91	mA
$U_S = 5{,}25$ V					

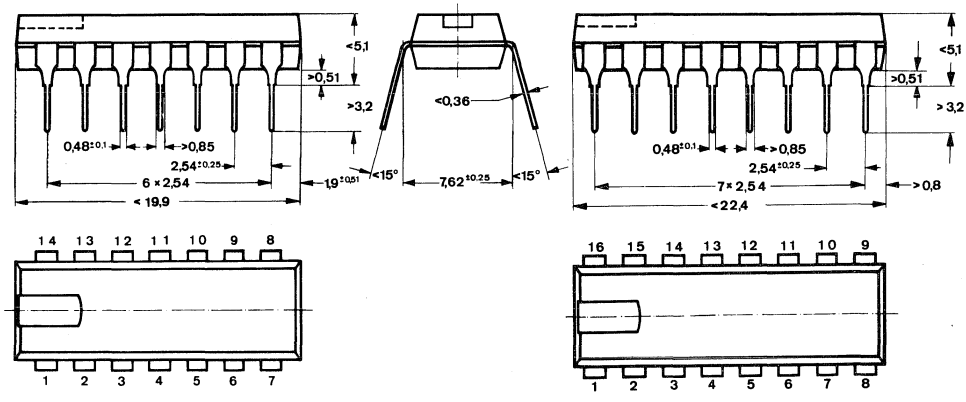
Schaltzeiten

bei $U_S = 5{,}0\,V$, $t_{amb} = 25°\,C$
$C_L = 30\,pF$

		Min.	Typ.	Max.	
Schreib-Lese-Erholzeit	t_{Wr}			30	ns
X_1–Y_1 Speicherzelle addr.					
Signal-Laufzeit					
von XY nach Q_H oder Q_L					
X_1–Y_1 Speicherzelle	t_{PHL}		12	20	ns
addr.	t_{PLH}		12	19	ns
X_1 bis X_4 und Y_1 Speicherzellen	t_{PLH}		11	19	ns
addr.	t_{PHL}		13	20	ns

Absolute Grenzdaten

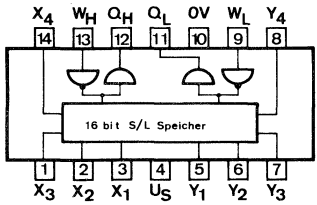
Speisespannung	U_S	7,0	V
Eingangsspannung	U_I	−1,5...5,5	V
Statische Störsicherheit	U_{SS}	0,4	V
Betriebstemperatur	t_{amb}	0...70	°C
Lagerungstemperatur	t_{stg}	−65...150	°C



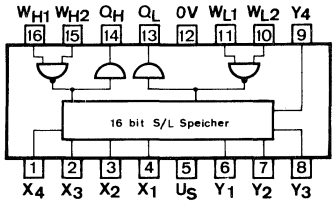
TL 7481 AN

TL 7484 AN

TL 7481 AN



TL 7484 AN



Anschlußanordnungen, Ansicht von oben

2-Bit-Volladdierer

Die Schaltung TL 7482 N ist ein Volladdierer für 2×2-Bits. Die Bit-Summen ergeben sich an $Q_{\Sigma 1}$ und $Q_{\Sigma 2}$, der Übertrag steht nur für das 2. Bit zur Verfügung.

Statische Kenndaten

im Temperaturbereich 0...70° C

		Min.	Typ.	Max.	
Speisespannung	U_S	4,75	5,0	5,25	V
H-Eingangsspannung $U_S = 4{,}75$ V	U_{IH}	2,0			V
L-Eingangsspannung $U_S = 4{,}75$ V	U_{IL}			0,8	V
H-Ausgangsspannung $U_S = 4{,}75$ V, F_Q nach Tabelle	U_{QH}	2,4	3,5		V
L-Ausgangsspannung $U_S = 4{,}75$ V, F_Q nach Tabelle	U_{QL}		0,22	0,4	V
L-Eingangsstrom: $U_S = 5{,}25$ V, $U_{IL} = 0{,}4$ V					
an I_{A1}, I_{B1}, I_{CO}	$-I_{IL}$			6,4	mA
an I_{A2} oder I_{B2}	$-I_{IL}$			1,6	mA
H-Eingangsstrom:					
an I_{A1}, I_{B1} oder I_{CO} $U_S = 5{,}25$ V					
$U_{IH} = 2{,}4$ V	I_{IH}			160	µA
$U_I = 5{,}5$ V	I_I			1,0	mA
an I_{A2} oder I_{B2} $U_S = 5{,}25$ V					
$U_{IH} = 2{,}4$ V	I_{IH}			40	µA
$U_I = 5{,}5$ V	I_I			1,0	mA
Kurzschlußausgangsstrom an Q_{C2} $U_S = 5{,}25$ V	$-I_Q$	18		70	mA
Kurzschlußausgangsstrom an $Q_{\Sigma 1}$ oder $Q_{\Sigma 2}$ pro Ausgang $U_S = 5{,}25$ V	$-I_Q$	18		55	mA
Speisestrom	I_S		35	58	mA

Schaltzeiten

bei $U_S = 5{,}0\,V$, $t_{amb} = 25°\,C$

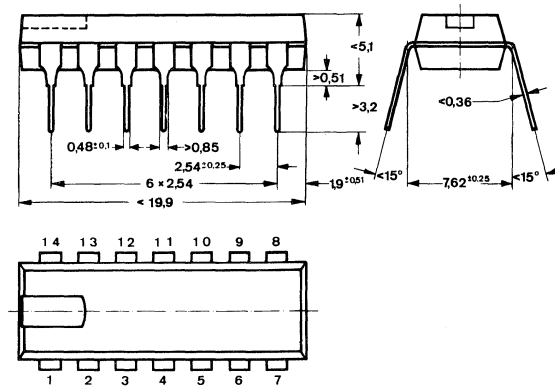
			Min.	Typ.	Max.	
Signal-Laufzeit						
von Eingang I_{CO} zum Ausgang $Q_{\Sigma 1}$	$C_L = 15\,pF$, $R_L = 400\,\Omega$ bzw. $780\,\Omega$ an Q_{C2}	t_{PHL}			40	ns
von Eingang I_{B2} zum Ausgang $Q_{\Sigma 2}$		t_{PHL}			35	ns
von Eingang I_{CO} zum Ausgang $Q_{\Sigma 2}$		t_{PHL}			42	ns
von Eingang I_{CO} zum Ausgang Q_{C2}		t_{PHL}		12	19	ns
von Eingang I_{CO} zum Ausgang $Q_{\Sigma 1}$		t_{PLH}			34	ns
von Eingang I_{B2} zum Ausgang $Q_{\Sigma 1}$		t_{PLH}			40	ns
von Eingang I_{CO} zum Ausgang $Q_{\Sigma 2}$		t_{PLH}			38	ns
von Eingang I_{CO} zum Ausgang Q_{C2}		t_{PLH}		17	27	ns

Logische Daten

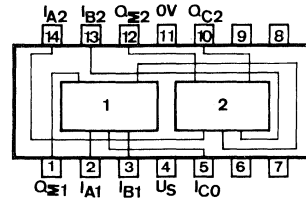
Ausgangslastfaktor			
an Q_{C2}	F_Q		5
an $Q_{\Sigma 1}$ oder $Q_{\Sigma 2}$	F_Q		10
Eingangslastfaktor			
an I_{A2} oder I_{B2}	F_I		1
an I_{A1}, I_{B1} oder I_{CO}	F_I		4

Absolute Grenzdaten

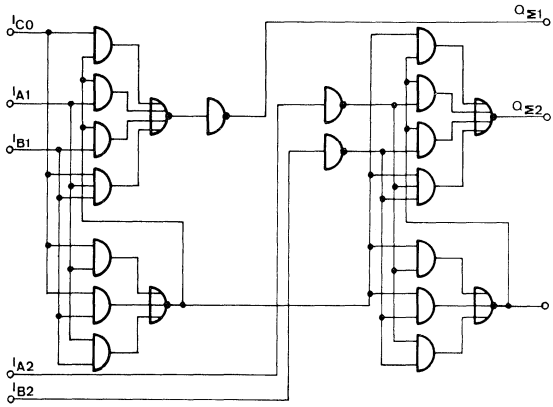
Speisespannung	U_S	7,0	V
Eingangsspannung	U_I	−1,5...5,5	V
Statische Störsicherheit	U_{SS}	0,4	V
Betriebstemperatur	t_{amb}	0...70	°C
Lagerungstemperatur	t_{stg}	−65...150	°C



DIP 14-polig



Anschlußanordnung
Ansicht von oben



Blockschaltbild

Logisches Verhalten

Eingänge				Ausgänge					
				$I_{CO} = L$			$I_{CO} = H$		
I_{A1}	I_{B1}	I_{A2}	I_{B2}	$Q_{\Sigma 1}$	$Q_{\Sigma 2}$	Q_{C2}	$Q_{\Sigma 1}$	$Q_{\Sigma 2}$	Q_{C2}
L	L	L	L	L	L	L	H	L	L
H	L	L	L	H	L	L	L	H	L
L	H	L	L	H	L	L	L	H	L
H	H	L	L	L	H	L	H	H	L
L	L	H	L	L	H	L	H	H	L
H	L	H	L	H	H	L	L	L	H
L	H	H	L	H	H	L	L	L	H
H	H	H	L	L	L	H	H	L	H
L	L	L	H	L	H	L	H	H	L
H	L	L	H	H	H	L	L	L	H
L	H	L	H	H	H	L	L	L	H
H	H	L	H	L	L	H	H	L	H
L	L	H	H	L	L	H	H	L	H
H	L	H	H	H	L	H	L	H	H
L	H	H	H	H	L	H	L	H	H
H	H	H	H	L	H	H	H	H	H

4-Bit-Volladdierer

Die Schaltung TL 7483 N ist ein 4×2-Bit-Volladdierer.
Die Summenausgänge sind für jedes Bit vorhanden, wogegen der resultierende Übertrag Q_{C4} erst beim 4. Bit zur Verfügung steht.

Statische Kenndaten

im Temperaturbereich 0...70° C

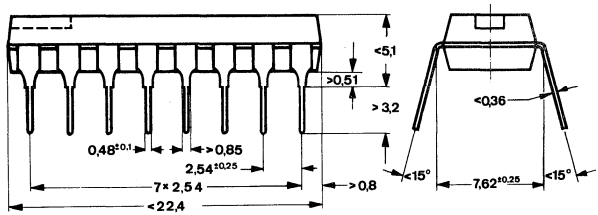
		Min.	Typ.	Max.	
Speisespannung	U_S	4,75	5,0	5,25	V
H-Eingangsspannung	U_{IH}	2,0			V
U_S = 4,75 V					
L-Eingangsspannung	U_{IL}			0,8	V
U_S = 4,75 V					
H-Ausgangsspannung	U_{QH}	2,4	3,5		V
U_S = 4,75 V, F_Q nach Tabelle					
L-Ausgangsspannung	U_{QL}		0,22	0,4	V
U_S = 4,75 V, F_Q nach Tabelle					
L-Eingangsstrom:					
U_S = 5,25 V, U_{IL} = 0,4 V					
an $I_{A1}, I_{A3}, I_{B1}, I_{B3}$ oder I_{CO}	$-I_{IL}$			6,4	mA
an I_{A2}, I_{A4}, I_{B2} oder I_{B4}	$-I_{IL}$			1,6	mA
H-Eingangsstrom:					
an $I_{A1}, I_{A3}, I_{B1}, I_{B3}$ oder I_{CO}					
U_S = 5,25 V,					
U_{IH} = 2,4 V	I_{IH}			160	µA
U_I = 5,5 V	I_I			1,0	mA
an I_{A2}, I_{A4}, I_{B2} oder I_{B4}					
U_S = 5,25 V,					
U_{IH} = 2,4 V	I_{IH}			40	µA
U_I = 5,5 V	I_I			1,0	mA
Kurzschlußausgangsstrom:					
U_S = 5,25 V					
an $Q_{\Sigma 1}, Q_{\Sigma 2}, Q_{\Sigma 3}$ oder $Q_{\Sigma 4}$, pro Ausgang	$-I_Q$	18		55	mA
an Q_{C4}	$-I_Q$	18		70	mA
Stromaufnahme	I_S		78	128	mA
U_S = 5,25 V					

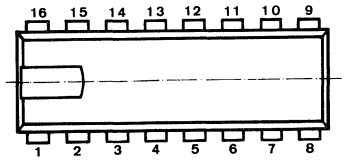
Schaltzeiten

bei $U_S = 5{,}0\,V$, $t_{amb} = 25°\,C$

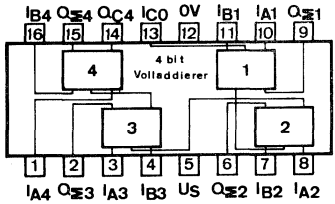
			Min.	Typ.	Max.	
Signal-Laufzeit						
von Eingang I_{CO} zum Ausgang $Q_{\Sigma 1}$	$C_L = 15\,pF$, $R_L = 400\,\Omega$ bzw. $780\,\Omega$ an Q_{C4}	t_{PHL}			40	ns
von Eingang I_{CO} zum Ausgang $Q_{\Sigma 2}$		t_{PHL}			42	ns
von Eingang I_{CO} zum Ausgang $Q_{\Sigma 3}$		t_{PHL}			60	ns
von Eingang I_{CO} zum Ausgang $Q_{\Sigma 4}$		t_{PHL}			55	ns
von Eingang I_{CO} zum Ausgang Q_{C4}		t_{PHL}		22	32	ns
von Eingang I_{A2} oder I_{B2} zum Ausgang $Q_{\Sigma 2}$		t_{PHL}			35	ns
von Eingang I_{A4} oder I_{B4} zum Ausgang $Q_{\Sigma 4}$		t_{PHL}			35	ns
von Eingang I_{CO} zum Ausgang $Q_{\Sigma 1}$		t_{PLH}			34	ns
von Eingang I_{CO} zum Ausgang $Q_{\Sigma 2}$		t_{PLH}			38	ns
von Eingang I_{CO} zum Ausgang $Q_{\Sigma 3}$		t_{PLH}			50	ns
von Eingang I_{CO} zum Ausgang $Q_{\Sigma 4}$		t_{PLH}			55	ns
von Eingang I_{CO} zum Ausgang Q_{C4}		t_{PLH}		35	48	ns
von Eingang I_{A2} oder I_{B2} zum Ausgang $Q_{\Sigma 2}$		t_{PLH}			40	ns
von Eingang I_{A4} oder I_{B4} zum Ausgang $Q_{\Sigma 4}$		t_{PLH}			40	ns

		Min.	Typ.	Max.	
Logische Daten					
Ausgangslastfaktor:					
an Q_{C4}	F_Q			5	
an $Q_{\Sigma 1}, Q_{\Sigma 2}, Q_{\Sigma 3}$ oder $Q_{\Sigma 4}$	F_Q			10	
Eingangslastfaktor:					
an I_{A2}, I_{A4}, I_{B2} oder I_{B4}	F_I			1	
an $I_{A1}, I_{A3}, I_{B1}, I_{B3}$ oder I_{CO}	F_I			4	
Absolute Grenzdaten					
Speisespannung	U_S		7,0		V
Eingangsspannung	U_I		−1,5...5,5		V
Statische Störsicherheit	U_{SS}		0,4		V
Betriebstemperatur	t_{amb}		0...70		°C
Lagerungstemperatur	t_{stg}		−65...150		°C



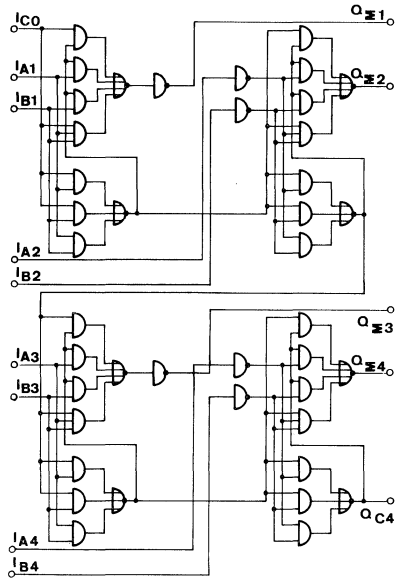


DIP 16-polig



Anschlußanordnung, Ansicht von oben

Blockschaltbild



Logisches Verhalten

Eingänge				Ausgänge					
				$I_{CO} = L / Q_{C2} = L$			$I_{CO} = H / Q_{C2} = H$		
I_{A1} / I_{A3}	I_{B1} / I_{B3}	I_{A2} / I_{A4}	I_{B2} / I_{B4}	$Q_{\Sigma 1} / Q_{\Sigma 3}$	$Q_{\Sigma 2} / Q_{\Sigma 4}$	Q_{C2} / Q_{C4}	$Q_{\Sigma 1} / Q_{\Sigma 3}$	$Q_{\Sigma 2} / Q_{\Sigma 4}$	Q_{C2} / Q_{C4}
L	L	L	L	L	L	L	H	L	L
H	L	L	L	H	L	L	L	H	L
L	H	L	L	H	L	L	L	H	L
H	H	L	L	L	H	L	H	H	L
L	L	H	L	L	H	L	H	H	L
H	L	H	L	H	H	L	L	L	H
L	H	H	L	H	H	L	L	L	H
H	H	H	L	L	L	H	H	L	H
L	L	L	H	L	H	L	H	H	L
H	L	L	H	H	H	L	L	L	H
L	H	L	H	H	H	L	L	L	H
H	H	L	H	L	L	H	H	L	H
L	L	H	H	L	L	H	H	L	H
H	L	H	H	H	L	H	L	H	H
L	H	H	H	H	L	H	L	H	H
H	H	H	H	L	H	H	H	H	H

Anmerkung:

Die Eingangsbedingungen an $I_{A1}, I_{A2}, I_{B1}, I_{B2}$ und I_{CO} werden zur Bestimmung der Ausgänge $Q_{\Sigma 1}$ und $Q_{\Sigma 2}$ und des internen Übertrags Q_{C2} benützt.
Die Bedingungen an $Q_{C2}, I_{A3}, I_{B3}, I_{A4}$ und I_{B4} bestimmen die Ausgänge $Q_{\Sigma 3}, Q_{\Sigma 4}$ und Q_{C4}.

Siehe TL 7481 AN

Vier-Bit-Komparator

Die Schaltung TL 7485 N vergleicht zwei binär-codierte Vier-Bit-Wörter (Wort A und Wort B) und unterscheidet in drei Aussagen: $A > B, A = B, A < B$. Dieser Baustein kann relativ einfach ohne zusätzliche Logik durch die drei Übertragseingänge zum Vergleich zweier Wörter beliebiger Bitzahl erweitert werden. Dabei erhöht sich für jedes weitere Vier-Bit-Wort die Verzögerungszeit um die Durchlaufzeit zweier Gatter. Beispielsweise werden beim Vergleich zweier Acht-Bit-Wörter typ. 38 ns erzielt.
Typ. Durchlaufverzögerung für Vier-Bit-Wörter: 24 ns.

Statische Kenndaten

im Temperaturbereich 0...70° C

		Min.	Typ.	Max.	
Speisespannung	U_S	4,75	5,0	5,25	V
H-Eingangsspannung $U_S = 4{,}75$ V	U_{IH}	2,0			V
L-Eingangsspannung $U_S = 4{,}75$ V	U_{IL}			0,8	V
Eingangsklemmspannung $U_S = 4{,}75$ V, $-I_I = 12$ mA	$-U_I$			1,5	V
H-Ausgangsspannung $U_S = 4{,}75$ V, $-I_{QH} = 400$ µA $U_{IH} = 2$ V, $U_{IL} = 0{,}8$ V	U_{QH}	2,4			V
L-Ausgangsspannung $U_S = 4{,}75$ V, $I_{QL} = 16$ mA, $U_{IH} = 2$ V, $U_{IL} = 0{,}8$ V	U_{QL}			0,4	V
H-Eingangsstrom: an jedem Eingang außer $I_A<B$ und $I_A>B$ $U_S = 5{,}25$ V,					
$U_{IH} = 2{,}4$ V	I_{IH}			120	µA
$U_I = 5{,}5$ V	I_I			1,0	mA
H-Eingangsstrom: an Eingang $I_A<B$ oder $I_A>B$ $U_S = 5{,}25$ V,					
$U_{IH} = 2{,}4$ V	I_{IH}			40	µA
$U_I = 5{,}5$ V	I_I			1,0	mA
L-Eingangsstrom: $U_S = 5{,}25$ V, $U_{IL} = 0{,}4$ V					
an jedem Eingang außer $I_A<B$, und $I_A>B$	$-I_{IL}$			4,8	mA
an Eingang $I_A<B$ oder $I_A>B$	$-I_{IL}$			1,6	mA

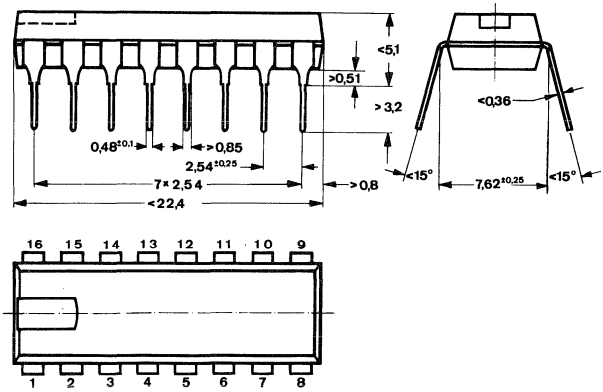
		Min.	Typ.	Max.	
Kurzschlußausgangsstrom $U_S = 5{,}25\,V$	$-I_Q$	18		55	mA
Speisestrom $U_S = 5{,}25\,V$	I_S		56	88	mA

Schaltzeiten

$U_S = 5{,}0\,V$, $t_{amb} = 25°\,C$

Signal-Laufzeit

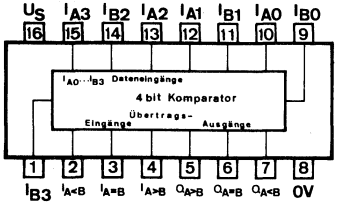
von Eingang I_A oder I_B nach Ausgang $Q_A<B$ oder $Q_A>B$	$C_L = 15\,pF$ $R_L = 400\,\Omega$	t_{PLH}	17	26	ns
		t_{PHL}	20	30	ns
von Eingang I_A oder B nach Ausgang $Q_A = B$		t_{PLH}	23	35	ns
		t_{PHL}	20	30	ns
von Eingang $I_A<B$ oder $I_A = B$ nach Ausgang $Q_A>B$		t_{PLH}	7	11	ns
		t_{PHL}	11	17	ns
von Eingang $I_A = B$ nach Ausgang $Q_A = B$		t_{PLH}	13	20	ns
		t_{PHL}	11	17	ns
von Eingang $I_A>B$ oder $I_A = B$ nach Ausgang $Q_A<B$		t_{PLH}	7	11	ns
		t_{PHL}	11	17	ns



DIP 16-polig

Absolute Grenzdaten

Speisespannung	U_S	7,0	V
Eingangsspannung	U_I	−1,5...5,5	V
Differenzspannung zwischen zwei Eingängen	U_I	5,5	V
Statische Störsicherheit	U_{SS}	0,4	V
Betriebstemperatur	t_{amb}	0...70	°C
Lagerungstemperatur	t_{stg}	−65...150	°C



Anschlußanordnung, Ansicht von oben

Logisches Verhalten

Daten-Eingänge				Übertrags-Eingänge			Ausgänge		
I_{A3}, I_{B3}	I_{A2}, I_{B2}	I_{A1}, I_{B1}	I_{A0}, I_{B0}	$I_{A>B}$	$I_{A<B}$	$I_{A=B}$	$Q_{A>B}$	$Q_{A<B}$	$Q_{A=B}$
$I_{A3}>I_{B3}$	X	X	X	X	X	X	H	L	L
$I_{A3}<I_{B3}$	X	X	X	X	X	X	L	H	L
$I_{A3}=I_{B3}$	$I_{A2}>I_{B2}$	X	X	X	X	X	H	L	L
$I_{A3}=I_{B3}$	$I_{A2}<I_{B2}$	X	X	X	X	X	L	H	L
$I_{A3}=I_{B3}$	$I_{A2}=I_{B2}$	$I_{A1}>I_{B1}$	X	X	X	X	H	L	L
$I_{A3}=I_{B3}$	$I_{A2}=I_{B2}$	$I_{A1}<I_{B1}$	X	X	X	X	L	H	L
$I_{A3}=I_{B3}$	$I_{A2}=I_{B2}$	$I_{A1}=I_{B1}$	$I_{A0}>I_{B0}$	X	X	X	H	L	L
$I_{A3}=I_{B3}$	$I_{A2}=I_{B2}$	$I_{A1}=I_{B1}$	$I_{A0}<I_{B0}$	X	X	X	L	H	L
$I_{A3}=I_{B3}$	$I_{A2}=I_{B2}$	$I_{A1}=I_{B1}$	$I_{A0}=I_{B0}$	H	L	L	H	L	L
$I_{A3}=I_{B3}$	$I_{A2}=I_{B2}$	$I_{A1}=I_{B1}$	$I_{A0}=I_{B0}$	L	H	L	L	H	L
$I_{A3}=I_{B3}$	$I_{A2}=I_{B2}$	$I_{A1}=I_{B1}$	$I_{A0}=I_{B0}$	L	L	H	L	L	H

X ≙ L- oder H-Signal

Logische Daten

Ausgangslastfaktor pro Ausgang	F_Q	10
Eingangslastfaktor bei		
A<B- oder A>B-Eingang	F_I	1
bei allen anderen Eingängen	F_I	3

Vier-Exklusiv-OR-Schaltungen mit je zwei Eingängen

Statische Kenndaten

im Temperaturbereich
TL 74... 0...70° C
TL 84... −25...85° C

		Min.	Typ.	Max.	
Speisespannung	U_S	4,75	5,0	5,25	V
H-Eingangsspannung $U_S = 4{,}75$ V	U_{IH}	2,0			V
L-Eingangsspannung $U_S = 4{,}75$ V	U_{IL}			0,8	V
Eingangsklemmspannung $U_S = 4{,}75$ V, $-I_I = 12$ mA	$-U_I$			1,5	V
H-Ausgangsspannung $U_S = 4{,}75$ V, $U_{IL} = 0{,}8$ V, $U_{IH} = 2$ V, $-I_{QH} = 800$ µA	U_{QH}	2,4			V
L-Ausgangsspannung $U_S = 4{,}75$ V, $U_{IL} = 0{,}8$ V, $U_{IH} = 2$ V, $I_{QL} = 16$ mA	U_{QL}			0,4	V
H-Eingangsstrom pro Eingang $U_S = 5{,}25$ V					
$U_{IH} = 2{,}4$ V	I_{IH}			40	µA
$U_I = 5{,}5$ V	I_I			1	mA
L-Eingangsstrom pro Eingang $U_S = 5{,}25$ V, $U_{IL} = 0{,}4$ V	$-I_{IL}$			1,6	mA
Kurzschlußausgangsstrom $U_S = 5{,}25$ V, $U_{IH} = 4{,}5$ V, $U_{IL} = 0$ V	$-I_Q$	18		55	mA
Speisestrom $U_S = 5{,}25$ V, $U_I = 4{,}5$ V	I_S	30		50	mA

Schaltzeiten

bei $U_S = 5{,}0$ V, $t_{amb} = 25°$ C

Signal-Laufzeit

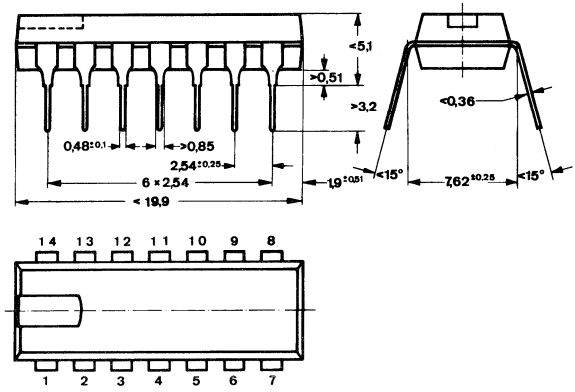
zweiter Eingang L-Signal	$C_L = 15$ pF	t_{PHL}	11	17	ns
		t_{PLH}	15	23	ns
zweiter Eingang H-Signal	$R_L = 400\ \Omega$	t_{PHL}	13	22	ns
		t_{PLH}	18	30	ns

Logische Daten

		Min.	Typ.	Max.
Ausgangslastfaktor pro Ausgang	F_Q			10
Eingangslastfaktor pro Eingang	F_I			1
Logische Funktion	$Q = (I_A \cdot \overline{I}_B) + (\overline{I}_A \cdot I_B)$			

Absolute Grenzdaten

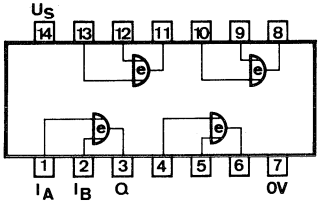
Speisespannung	U_S	7,0	V
Eingangsspannung	U_I	−1,5...5,5	V
Differenzspannung zwischen zwei Eingängen	U_I	5,5	V
Statische Störsicherheit	U_{SS}	0,4	V
Betriebstemperatur TL 74...	t_{amb}	0...70	°C
Betriebstemperatur TL 84...	t_{amb}	−25...85	°C
Lagerungstemperatur	t_{stg}	−65...150	°C



DIP 14-polig

Logisches Verhalten

Eingänge I_A	Eingänge I_B	Ausgang Q
L	L	L
L	H	H
H	L	H
H	H	L



Anschlußanordnung, Ansicht von oben

Vier-Bit-Komplementbildner

Die Schaltung TL 74 H 87 N nimmt über die Daten-Eingänge I_{A1} bis I_{A4} Vier-Bit-Wörter auf und gibt sie abhängig von den Bedingungs-Eingängen I_B und I_C an den Ausgängen Q_1 bis Q_4 z. B. komplementär wieder ab.

Statische Kenndaten

im Temperaturbereich 0...70° C

		Min.	Typ.	Max.	
Speisespannung	U_S	4,75	5,0	5,25	V
H-Eingangsspannung $U_S = 4{,}75$ V	U_{IH}	2,0			V
L-Eingangsspannung $U_S = 4{,}75$ V	U_{IL}			0,8	V
Eingangsklemmspannung $U_S = 4{,}75$ V, $-I_I = 12$ mA	$-U_I$			1,5	V
H-Ausgangsspannung $U_S = 4{,}75$ V, $U_{IH} = 2{,}0$ V, $U_{IL} = 0{,}8$ V, $-I_{QH} = 1$ mA	U_{QH}	2,4			V
L-Ausgangsspannung $U_S = 4{,}75$ V, $U_{IH} = 2{,}0$ V, $U_{IL} = 0{,}8$ V, $I_{QL} = 20$ mA	U_{QL}			0,4	V
H-Eingangsstrom pro Eingang $U_S = 5{,}25$ V, $U_{IH} = 2{,}4$ V	I_{IH}			50	µA
$U_I = 5{,}5$ V	I_I			1	mA
L-Eingangsstrom pro Eingang $U_S = 5{,}25$ V, $U_{IL} = 0{,}4$ V	$-I_{IL}$			2	mA
Kurzschlußausgangsstrom $U_S = 5{,}25$ V, $U_Q = 0$ V	$-I_Q$	40		100	mA
Speisestrom $U_S = 5{,}25$ V	I_S		54	89	mA

Schaltzeiten

bei $U_S = 5{,}0$ V, $t_{amb} = 25°$ C, $F_Q = 10$

Signal-Laufzeiten

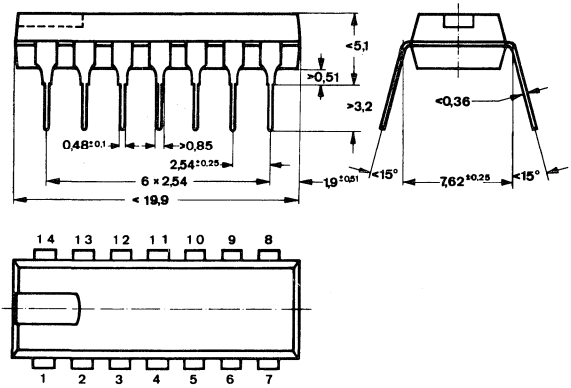
von I_A nach Q	$C_L = 25$ pF	t_{PHL}	13	19	ns
		t_{PLH}	14	20	ns
von I_B und I_C nach Q	$R_L = 280\ \Omega$	t_{PHL}	17	25	ns
		t_{PLH}	17	25	ns

Logische Daten

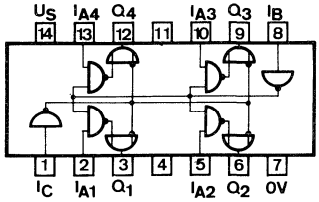
		Min.	Typ.	Max.	
Ausgangslastfaktor pro Ausgang					
H-Signal	F_{QH}			20	
L-Signal	F_{QL}			10	
Eingangslastfaktor pro Eingang	F_I			1,0	

Absolute Grenzdaten

Speisespannung	U_S	7,0	V
Eingangsspannung	U_I	−1,5...5,5	V
Statische Störsicherheit	U_{SS}	0,4	V
Betriebstemperatur	t_{amb}	0...70	°C
Lagerungstemperatur	t_{stg}	−65...150	°C



DIP 14-polig



Anschlußanordnung
Ansicht von oben

Logisches Verhalten

Bedingungs-Eingänge		Ausgänge			
I_B	I_C	Q_1	Q_2	Q_3	Q_4
L	L	$\overline{A}_1$	$\overline{A}_2$	$\overline{A}_3$	$\overline{A}_4$
L	H	A_1	A_2	A_3	A_4
H	L	H	H	H	H
H	H	L	L	L	L

64-Bit-Schreib/Lese-Speicher mit offenen Kollektorausgängen

Die Schaltung TL 7489 N ist ein schneller Zwischenspeicher mit einer Kapazität von 16 Wörtern zu je 4 Bit. Der Speicherinhalt wird beim Lesen nicht gelöscht.
Schreibvorgang: Der Informationsblock von 4 Bit wird an den Dateneingängen D_1, D_2, D_3, D_4 bereitgestellt und in die durch die Adressen-Eingänge I_A, I_B, I_C, I_D angesteuerten Speicherflipflops invertiert eingeschrieben, wenn die Freigabeeingänge Speicher F_M und Schreiben F_W auf L-Signal liegen. An den Leseausgängen Q_1, Q_2, Q_3, Q_4 liegt die invertierte Eingangsinformation an.
Lesevorgang: Der Informationsblock wird beim Auslesen nicht gelöscht, wenn an Schreibfreigabe F_W H-Signal anliegt. Die Speicherzellen werden über die Adresseneingänge ausgewählt. Die Speicherfreigabe F_M liegt auf L-Signal. Die typische Zugriffszeit beträgt 33 ns.
Mit Hilfe von wired-AND-Verknüpfungen der Ausgänge ist eine Erweiterung bis zu 4096 Bit mit N-Bit Länge ohne zusätzliche Ausgangsverstärker möglich.

Statische Kenndaten

im Temperaturbereich 0...70° C		Min.	Typ.	Max.	
Speisespannung	U_S	4,75	5,0	5,25	V
H-Eingangsspannung $U_S = 4{,}75$ V	U_{IH}	2,0			V
L-Eingangsspannung $U_S = 4{,}75$ V	U_{IL}			0,8	V
Eingangsklemmspannung $U_S = 4{,}75$ V, $-I_I = 12$ mA	$-U_I$			1,5	V
L-Ausgangsspannung $U_S = 4{,}75$ V, $I_{QL} = 16$ mA, $U_{IH} = 2$ V, $U_{IL} = 0{,}8$ V	U_{QL}			0,45	V
H-Ausgangsstrom pro Ausgang $U_S = 4{,}75$ V, $U_{QH} = 5{,}5$ V, $U_{IH} = 2$ V, $U_{IL} = 0{,}8$ V	I_{QH}			20	µA
Eingangsstrom pro Eingang $U_S = 5{,}25$ V, $U_I = 5{,}5$ V	I_I			1	mA
H-Eingangsstrom pro Eingang $U_S = 5{,}25$ V, $U_{IH} = 2{,}4$ V	I_{IH}			40	µA
L-Eingangsstrom pro Eingang $U_S = 5{,}25$ V, $U_{IL} = 0{,}4$ V	$-I_{IL}$			1,6	mA
Speisestrom $U_S = 5{,}25$ V	I_S [1]		75	105	mA

[1] I_S wird mit F_M auf L-Signal und allen übrigen Eingängen auf H-Signal gemessen.

		Min.	Typ.	Max.	
Ausgangskapazität $U_S = 5\,V$, $U_Q = 2{,}4\,V$, $f = 1\,MHz$	C_Q		4		pF

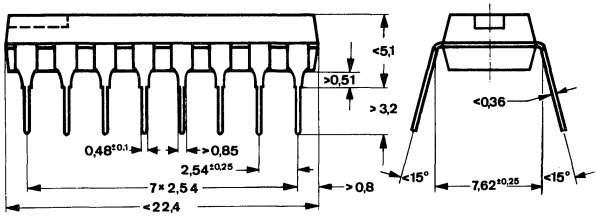
Schaltzeiten

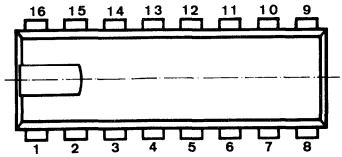
bei $U_S = 5\,V$, $t_{amb} = 25°\,C$

Schreibfreigabeimpulsdauer	t_W	40			ns
Vorbereitungszeit an D_1, D_2, D_3, D_4	t_V	40			ns
Haltezeit an D_1, D_2, D_3, D_4	t_H	5			ns
Vorbereitungszeit an I_A, I_B, I_C, I_D	t_V	0			ns
Haltezeit an I_A, I_B, I_C, I_D	t_H	5			ns
Schreiberholzeit					
(Q ursprünglich auf H)	t_{SH}		39	70	ns
(Q ursprünglich auf L)	t_{SL}		48	70	ns
Signal-Laufzeiten $R_{L1} = 300\,\Omega$ (zwischen Q und U_S) $R_{L2} = 600\,\Omega$ (zwischen Q und 0 V) $C_L = 30\,pF$					
von F_M nach Q	t_{PLH}		26	50	ns
	t_{PHL}		33	50	ns
von I_A, I_B, I_C, I_D nach Q	t_{PLH}		30	60	ns
	t_{PHL}		35	60	ns

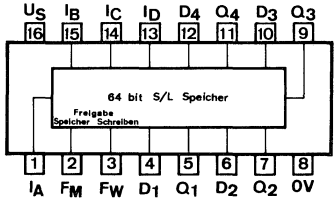
Absolute Grenzdaten

Speisespannung	U_S	7,0	V
Eingangsspannung	U_I	−1,5...5,5	V
Ausgangsspannung	U_Q	5,5	V
Statische Störsicherheit	U_{SS}	0,4	V
Betriebstemperatur	t_{amb}	0...70	°C
Lagerungstemperatur	t_{stg}	−65...150	°C





DIP 16-polig



Anschlußanordnung
Ansicht von oben

Logisches Verhalten

Speicher-Freigabe F_M	Schreib-Freigabe F_W	Speicher Verhalten	Zustand am Ausgang
L	L	Einschreiben	Invertiertes Eingangssignal
L	H	Auslesen	Invertiertes angesteuertes Signal
H	L	Keine Veränderung	Invertiertes Eingangssignal
H	H	Keine Veränderung	Ausgänge gesperrt

Zähldekade

Statische Kenndaten

im Temperaturbereich
TL 74... 0...70° C
TL 84... −25...85° C

		Min.	Typ.	Max.	
Speisespannung	U_S	4,75	5,0	5,25	V
H-Eingangsspannung	U_{IH}	2,0			V
$U_S = 4{,}75$ V					
L-Eingangsspannung	U_{IL}			0,8	V
$U_S = 4{,}75$ V					
H-Ausgangsspannung	U_{QH}	2,4			V
$U_S = 4{,}75$ V, $-I_{QH} = 400$ µA					
L-Ausgangsspannung	U_{QL}			0,4	V
$U_S = 4{,}75$ V, $I_{QL} = 16$ mA					
H-Eingangsstrom:					
an $R_{01}, R_{02}, R_{91}, R_{92}$					
$U_S = 5{,}25$ V					
$U_{IH} = 2{,}4$ V	I_{IH}			40	µA
$U_I = 5{,}5$ V	I_I			1	mA
an I_A					
$U_S = 5{,}25$ V					
$U_{IH} = 2{,}4$ V	I_{IH}			80	µA
$U_I = 5{,}5$ V	I_I			1	mA
an I_B					
$U_S = 5{,}25$ V					
$U_{IH} = 2{,}4$ V	I_{IH}			160	µA
$U_I = 5{,}5$ V	I_I			1	mA
L-Eingangsstrom:					
$U_S = 5{,}25$ V, $U_{IL} = 0{,}4$ V					
an $R_{01}, R_{02}, R_{91}, R_{92}$	$-I_{IL}$			1,6	mA
an I_A	$-I_{IL}$			3,2	mA
an I_B	$-I_{IL}$			6,4	mA
Kurzschlußausgangsstrom pro Ausgang	$-I_Q$	18		57	mA
$U_S = 5{,}25$ V					
Speisestrom	I_S		32	53	mA
$U_S = 5{,}25$ V					

Schaltzeiten

bei $U_S = 5\,V$, $t_{amb} = 25°\,C$

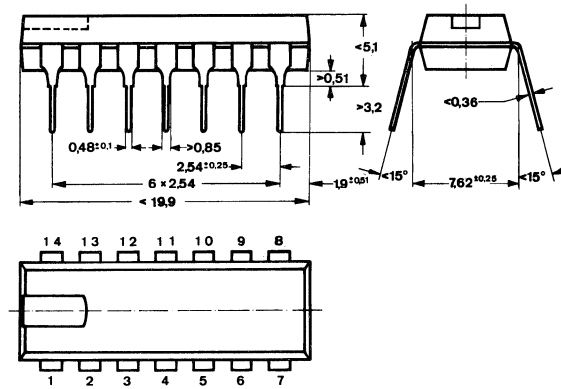
			Min.	Typ.	Max.	
Zählimpulsdauer		t_{pZ}	50			ns
Rückstellimpulsdauer		t_{pR}	50			ns
Maximale Zählfrequenz	$C_L = 15\,pF$	f_Z	10	18		MHz
Signal-Laufzeit von I_A nach Q_3	$R_L = 400\,\Omega$	t_{PHL}		60	100	ns
		t_{PLH}		60	100	ns

Logische Daten

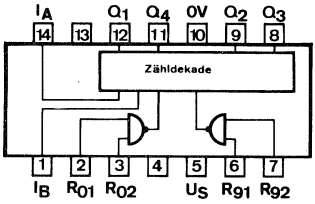
Ausgangslastfaktor an Ausgang	F_Q	10
Eingangslastfaktor:		
an R_{01}, R_{02}, R_{91} oder R_{92}	F_I	1
an I_A	F_I	2
an I_B	F_I	4

Absolute Grenzdaten

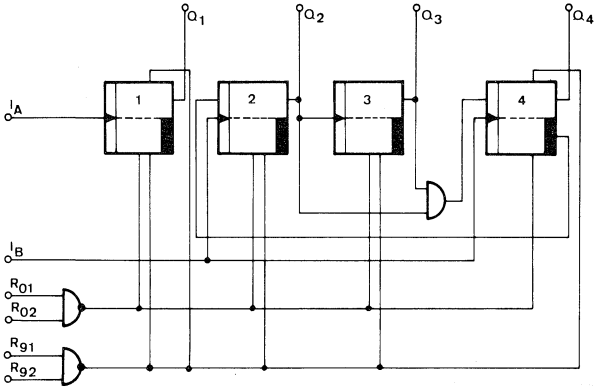
Speisespannung	U_S	7,0	V
Eingangsspannung	U_I	−1,5...5,5	V
Statische Störsicherheit	U_{SS}	0,4	V
Betriebstemperatur TL 74...	t_{amb}	0...70	°C
Betriebstemperatur TL 84...	t_{amb}	−25...85	°C
Lagerungstemperatur	t_{stg}	−65...150	°C



DIP 14-polig



Anschlußanordnung
Ansicht von oben



Schaltschema
I_A, I_B = Zähleingang
R_{01}–R_{92} = Rückstelleingänge

Logisches Verhalten als Dezimalzähler
(Q_1 und I_B verbunden)

Zählfolge		0	1	2	3	4	5	6	7	8	9
Aus-gänge	Q_1	L	H	L	H	L	H	L	H	L	H
	Q_2	L	L	H	H	L	L	H	H	L	L
	Q_3	L	L	L	L	H	H	H	H	L	L
	Q_4	L	L	L	L	L	L	L	L	H	H

Rückstellen/Zählen
(X ≙ H- oder L-Signal)

Rückstelleingänge				Ausgänge			
R_{01}	R_{02}	R_{91}	R_{92}	Q_4	Q_3	Q_2	Q_1
H	H	L	X	L	L	L	L
H	H	X	L	L	L	L	L
X	X	H	H	H	L	L	H
X	L	X	L	zählen			
L	X	L	X	zählen			
L	X	X	L	zählen			
X	L	L	X	zählen			

Acht-Bit-Serienschieberegister

Die Schaltung TL 7491 AN ist ein Acht-Bit-Schieberegister mit Serienein- und -ausgabe. Sie ermöglicht Speicherung und Übertragung von Daten bis zu einer Taktfrequenz von typisch 18 MHz. An der positiven Flanke des Taktimpulses wird die Information zum Ausgang geschoben. Dadurch eignet sich dieses Schieberegister in Schaltungen mit flankengesteuerten Flipflops.

Statische Kenndaten

im Temperaturbereich 0...70° C

		Min.	Typ.	Max.	
Speisespannung	U_S	4,75	5,0	5,25	V
H-Eingangsspannung $U_S = 4{,}75$ V	U_{IH}	2,0			V
L-Eingangsspannung $U_S = 4{,}75$ V	U_{IL}			0,8	V
H-Ausgangsspannung $U_S = 4{,}75$ V, $-I_{QH} = 400$ µA	U_{QH}	2,4	3,5		V
L-Ausgangsspannung $U_S = 4{,}75$ V, $I_{QL} = 16$ mA	U_{QL}		0,22	0,4	V
H-Eingangsstrom pro Eingang: $U_S = 5{,}25$ V					
$U_{IH} = 2{,}4$ V	I_{IH}			40	µA
$U_I = 5{,}5$ V	I_I			1,0	mA
L-Eingangsstrom pro Eingang $U_S = 5{,}25$ V, $U_{IL} = 0{,}4$ V	$-I_{IL}$			1,6	mA
Kurzschlußausgangsstrom pro Ausgang $U_S = 5{,}25$ V, $U_Q = 0$ V	$-I_Q$	18		57	mA
Speisestrom $U_S = 5{,}25$ V, $U_I = 4{,}5$ V	I_S		35	58	mA

Schaltzeiten

bei $U_S = 5$ V, $t_{amb} = 25°$ C

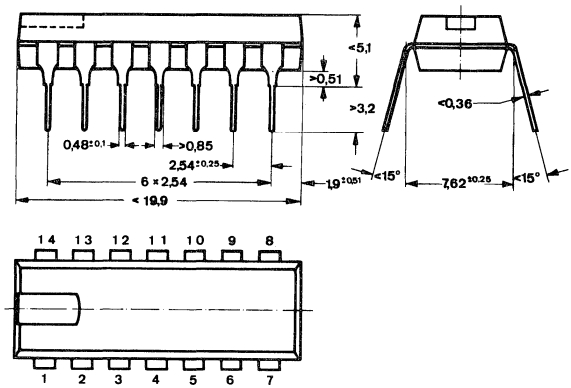
Taktimpulsdauer		t_{pT}	25			ns
Vorbereitungszeit		t_V	25			ns
Haltezeit		t_H	0			ns
Maximale Zählfrequenz	$C_L = 15$ pF	f_Z	10	18		MHz
Signal-Laufzeit von T nach Q	$C_L = 15$ pF, $R_L = 400\Omega$	t_{PHL}		27	40	ns
		t_{PLH}		24	40	ns

Logische Daten

		Min.	Typ.	Max.	
Ausgangslastfaktor pro Ausgang	F_Q			10	
Eingangslastfaktor pro Eingang	F_I			1	

Absolute Grenzdaten

Speisespannung	U_S	7,0	V
Eingangsspannung	U_I	−1,5...5,5	V
Statische Störsicherheit	U_{SS}	0,4	V
Betriebstemperatur	t_{amb}	0...70	°C
Lagerungstemperatur	t_{stg}	−65...150	°C

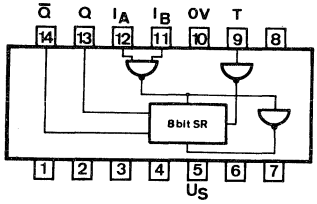


DIP 14-polig

Logisches Verhalten:

t_n		t_n+8
I_A	I_B	Q
L	L	L
L	H	L
H	L	L
H	H	H

t_n = Zeitpunkt vor dem Taktimpuls
t_n+8 = Zeitpunkt nach 8 Taktimpulsen



Anschlußanordnung
Ansicht von oben

Teiler durch zwölf

Die Schaltung TL 7492 N besteht aus einem zweifachen Teiler und einem sechsfachen Teiler. Bei Verwendung als zwölffacher Teiler muß der Ausgang des zweifachen Teilers Q_1 mit dem Eingang des sechsfachen Teilers I_B verbunden werden.

Statische Kenndaten

im Temperaturbereich 0...70° C

		Min.	Typ.	Max.	
Speisespannung	U_S	4,75	5,0	5,25	V
H-Eingangsspannung	U_{IH}	2,0			V
$U_S = 4{,}75$ V					
L-Eingangsspannung	U_{IL}			0,8	V
$U_S = 4{,}75$ V					
H-Ausgangsspannung	U_{QH}	2,4			V
$U_S = 4{,}75$ V, $-I_{QH} = 400$ µA					
L-Ausgangsspannung	U_{QL}			0,4	V
$U_S = 4{,}75$ V, $I_{QL} = 16$ mA					
H-Eingangsstrom:					
an R_{01}, R_{02}					
$U_S = 5{,}25$ V					
$U_{IH} = 2{,}4$ V	I_{IH}			40	µA
$U_I = 5{,}5$ V	I_I			1	mA
an I_A					
$U_S = 5{,}25$ V					
$U_{IH} = 2{,}4$ V	I_{IH}			80	µA
$U_I = 5{,}5$ V	I_I			1	mA
an I_B					
$U_S = 5{,}25$ V					
$U_{IH} = 2{,}4$ V	I_{IH}			160	µA
$U_I = 5{,}5$ V	I_I			1	mA
L-Eingangsstrom:					
$U_S = 5{,}25$ V, $U_{IL} = 0{,}4$ V					
an R_{01}, R_{02}	$-I_{IL}$			1,6	mA
an I_A	$-I_{IL}$			3,2	mA
an I_B	$-I_{IL}$			6,4	mA
Kurzschlußausgangsstrom pro Ausgang	$-I_Q$	18		57	mA
$U_S = 5{,}25$ V, $U_Q = 0$ V					
Speisestrom	I_S		31	51	mA
$U_S = 5{,}25$ V, $U_I = 4{,}5$ V					

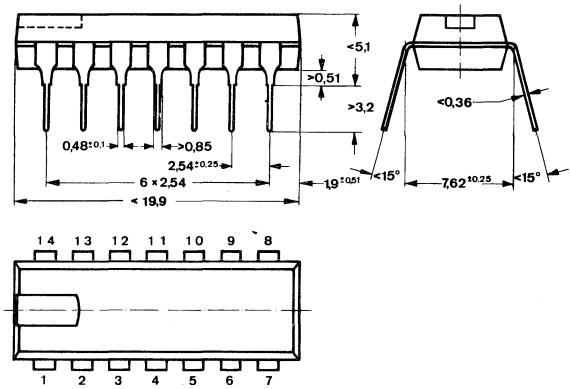
Schaltzeiten

bei $U_S = 5\,V$, $t_{amb} = 25°\,C$

			Min.	Typ.	Max.	
Zählimpulsdauer		t_{pZ}	50			ns
Rückstellimpulsdauer		t_{pR}	50			ns
Maximale Zählfrequenz	$C_L = 15\,pF$, $R_L = 400\,\Omega$	f_Z	10	18		MHz
Signal-Laufzeit von I_A nach Q_4	$C_L = 15\,pF$, $R_L = 400\,\Omega$	t_{PHL}		60	100	ns
		t_{PLH}		60	100	ns

Logische Daten

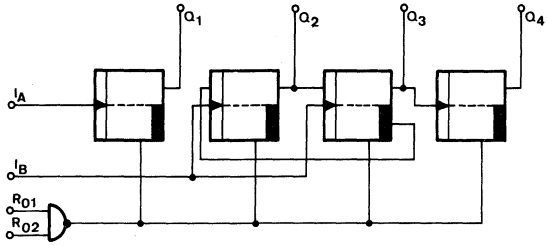
Ausgangslastfaktor pro Ausgang	F_Q	10
Eingangslastfaktor		
an R_{01}, R_{02}	F_I	1
an I_A	F_I	2
an I_B	F_I	4



DIP 14-polig

Absolute Grenzdaten

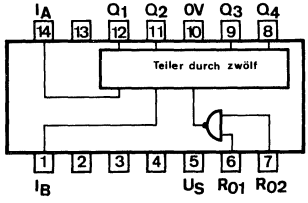
Speisespannung	U_S	7,0	V
Eingangsspannung	U_I	−1,5...5,5	V
Statische Störsicherheit	U_{SS}	0,4	V
Betriebstemperatur	t_{amb}	0...70	°C
Lagerungstemperatur	t_{stg}	−65...150	°C



Blockschaltbild

Logisches Verhalten

Zählfolge	Ausgänge Q_4	Q_3	Q_2	Q_1
0	L	L	L	L
1	L	L	L	H
2	L	L	H	L
3	L	L	H	H
4	L	H	L	L
5	L	H	L	H
6	H	L	L	L
7	H	L	L	H
8	H	L	H	L
9	H	L	H	H
10	H	H	L	L
11	H	H	L	H



Anschlußanordnung
Ansicht von oben

Anmerkungen:

Q_1 mit I_B verbunden.
Um alle Ausgänge auf L-Signal zu setzen, müssen R_{01} und R_{02} auf H-Signal sein.

Vier-Bit-Binärzähler

Die Schaltung TL 7493 N bzw. TL 8493 N besteht aus einem zweifachen Teiler und aus einem achtfachen Teiler. Bei Verwendung als Binärzähler muß der Ausgang des zweifachen Teilers Q_1 mit dem Eingang des achtfachen Teilers I_B verbunden werden.

Statische Kenndaten

im Temperaturbereich
TL 74... 0...70° C
TL 84... −25...85° C

		Min.	Typ.	Max.	
Speisespannung	U_S	4,75	5,0	5,25	V
H-Eingangsspannung	U_{IH}	2,0			V
$U_S = 4{,}75$ V					
L-Eingangsspannung	U_{IL}			0,8	V
$U_S = 4{,}75$ V					
H-Ausgangsspannung	U_{QH}	2,4			V
$U_S = 4{,}75$ V, $-I_{QH} = 400$ µA					
L-Ausgangsspannung	U_{QL}			0,4	V
$U_S = 4{,}75$ V, $I_{QL} = 16$ mA					
H-Eingangsstrom					
an R_{01}, R_{02}					
$U_S = 5{,}25$ V,					
$U_{IH} = 2{,}4$ V	I_{IH}			40	µA
$U_I = 5{,}5$ V	I_I			1	mA
an I_A oder I_B					
$U_S = 5{,}25$ V					
$U_{IH} = 2{,}4$ V	I_{IH}			80	µA
$U_I = 5{,}5$ V	I_I			1	mA
L-Eingangsstrom					
$U_S = 5{,}25$ V, $U_{IL} = 0{,}4$ V					
an R_{01}, R_{02}	$-I_{IL}$			1,6	mA
an I_A oder I_B	$-I_{IL}$			3,2	mA
Kurzschlußausgangsstrom pro Ausgang	$-I_Q$	18		57	mA
$U_S = 5{,}25$ V, $U_I = 0$ V					
Speisestrom	I_S		32	53	mA
$U_S = 5{,}25$ V, $U_I = 4{,}5$ V					

Schaltzeiten

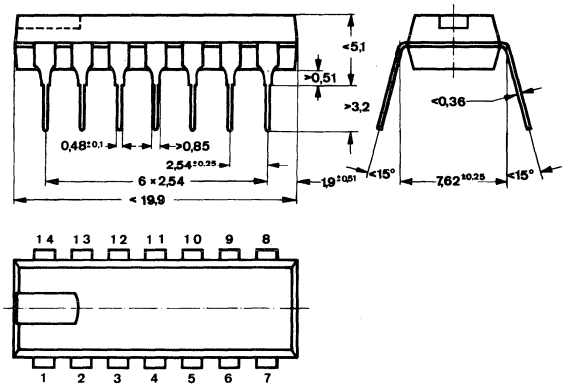
bei $U_S = 5\,V$, $t_{amb} = 25°\,C$			Min.	Typ.	Max.	
Zählimpulsdauer		t_{pZ}	50			ns
Rückstellimpulsdauer		t_{pR}	50			ns
Maximale Zählfrequenz	$C_L = 15\,pF$, $R_L = 400\,\Omega$	f_Z	10	18		MHz
Signal-Laufzeit von I_A nach Q_4	$C_L = 15\,pF$, $R_L = 400\,\Omega$	t_{PHL}		75	135	ns
		t_{PLH}		75	135	ns

Logische Daten

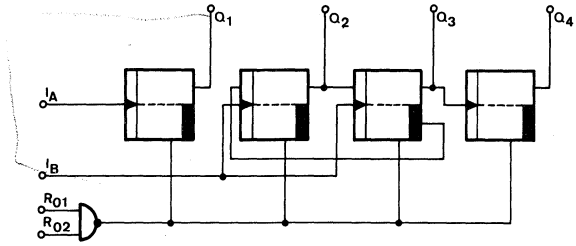
Ausgangslastfaktor pro Ausgang	F_Q	10
Eingangslastfaktor:		
an R_{01}, R_{02}	F_I	1
I_A oder I_B	F_I	2

Absolute Grenzdaten

Speisespannung	U_S	7,0	V
Eingangsspannung	U_I	−1,5...5,5	V
Statische Störsicherheit	U_{SS}	0,4	V
Betriebstemperatur TL 74...	t_{amb}	0...70	°C
Betriebstemperatur TL 84...	t_{amb}	−25...85	°C
Lagerungstemperatur	t_{stg}	−65...150	°C



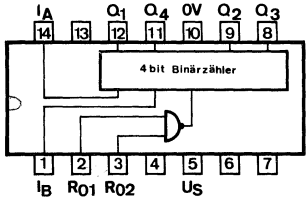
DIP 14-polig



Blockschaltbild

Logisches Verhalten

Zählfolge	Ausgänge Q_4	Q_3	Q_2	Q_1
0	L	L	L	L
1	L	L	L	H
2	L	L	H	L
3	L	L	H	H
4	L	H	L	L
5	L	H	L	H
6	L	H	H	L
7	L	H	H	H
8	H	L	L	L
9	H	L	L	H
10	H	L	H	L
11	H	L	H	H
12	H	H	L	L
13	H	H	L	H
14	H	H	H	L
15	H	H	H	H



Anschlußanordnung
Ansicht von oben

Anmerkungen:

Q_1 mit I_B verbunden.
Um alle Ausgänge auf L-Signal zurückzusetzen, müssen R_{01} und R_{02} auf H-Signal sein.

Vier-Bit-Schieberegister mit Paralleleingabe

Die Schaltung TL 7494 N ist ein Vier-Bit-Schieberegister mit Serien- oder Paralleleingabe und Serienausgabe. Die Flipflops können entweder durch die Stelleingänge S_1 oder S_2 gesetzt werden. Die Eingänge I_{A1} bis I_{D1} sind betriebsbereit, wenn Stelleingang S_1 auf H und Stelleingang S_2 auf L liegt. Im umgekehrten Falle sind die Eingänge I_{A2} bis I_{D2} betriebsbereit. Bei Taktbeginn muß entweder Stelleingang S_1 oder S_2 und der Rückstelleingang R auf L liegen. Unabhängig vom Takteingang werden die Flipflops auf L gesetzt, wenn am Rückstelleingang R H angelegt wird. Die Stelleingänge sind vom Stand des Takt- und Rückstelleinganges unabhängig.
Anwendung: Serien-Register; Parallel-Serien-Umsetzer mit Informationsweiche.

Statische Kenndaten

im Temperaturbereich 0...70° C		Min.	Typ.	Max.	
Speisespannung	U_S	4,75	5,0	5,25	V
H-Eingangsspannung	U_{IH}	2,0			V
$U_S = 4{,}75$ V					
L-Eingangsspannung	U_{IL}			0,8	V
$U_S = 4{,}75$ V					
H-Ausgangsspannung	U_{QH}	2,4	3,5		V
$U_S = 4{,}75$ V, $-I_{QH} = 400$ µA					
L-Ausgangsspannung	U_{QL}		0,22	0,4	V
$U_S = 4{,}75$ V, $I_{QL} = 16$ mA					
H-Eingangsstrom:					
an jedem Eingang außer Stelleingang					
S_1 und S_2					
$U_S = 5{,}25$ V					
$U_{IH} = 2{,}4$ V	I_{IH}			40	µA
$U_I = 5{,}5$ V	I_I			1	mA
an Stelleingang S_1 und S_2					
$U_S = 5{,}25$ V					
$U_{IH} = 2{,}4$ V	I_{IH}			160	µA
$U_I = 5{,}5$ V	I_I			1	mA
L-Eingangsstrom:					
$U_S = 0{,}4$ V, $U_{IL} = 0{,}4$ V					
an jedem Eingang außer Stelleingang					
S_1 und S_2	$-I_{IL}$			1,6	mA
an Stelleingang S_1 und S_2	$-I_{IL}$			6,4	mA
Kurzschlußausgangsstrom	$-I_Q$	18		57	mA
$U_S = 5{,}25$ V, $U_Q = 0$ V					
Speisestrom	I_S		35	58	mA
$U_S = 5{,}25$ V					

Schaltzeiten

bei $U_S = 5\,V$, $t_{amb} = 25°\,C$

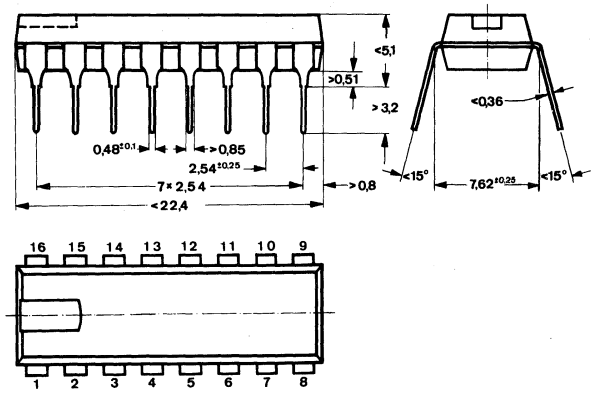
			Min.	Typ.	Max.	
Taktimpulsdauer		t_{pT}	35			ns
Rückstellimpulsdauer		t_{pR}	30			ns
Stellimpulsdauer		t_{pS}	30			ns
Vorbereitungszeit an SI						
H-Signal		t_V	35			ns
L-Signal		t_V	25			ns
Haltezeit an SI		t_H	0			ns
Maximale Zählfrequenz		f_Z	10			MHz
Signal-Laufzeit von T nach Q	$C_L = 15\,pF$	t_{PHL}		25	40	ns
	$R_L = 400\,\Omega$	t_{PLH}		25	40	ns
R oder S nach Q		t_{PHL}			40	ns
		t_{PLH}			35	ns

Logische Daten

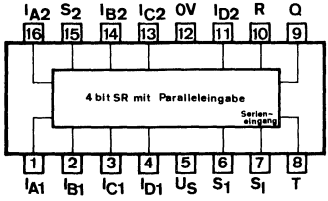
Ausgangslastfaktor	F_Q	10
Eingangslastfaktor		
pro Stelleingang S_1 und S_2	F_I	4
der übrigen Eingänge	F_I	1

Absolute Grenzdaten

Speisespannung	U_S	7,0	V
Eingangsspannung	U_I	−1,5...5,5	V
Statische Störsicherheit	U_{SS}	0,4	V
Betriebstemperatur	t_{amb}	0...70	°C
Lagerungstemperatur	t_{stg}	−65...150	°C



DIP 16-polig



Anschlußanordnung
Ansicht von oben

Vier-Bit-Umkehrschieberegister

Die Schaltung TL 7495 AN ist ein Vier-Bit-Schieberegister mit folgenden Betriebsmöglichkeiten:
Rechts-Schiebe-Betrieb als Serienschieberegister: Betriebszustand (Anschluß 6) auf L-Signal. Betrieb durch Takten des Eingangs »Schiebetakt rechts« Eingang »Schiebetakt links« und Eingänge A bis D sind gesperrt.
Links-Schiebe-Betrieb: Betriebszustand (Anschluß 6) auf H-Signal. Betrieb durch Takten des Eingangs »Schiebetakt links«. Serieneingang und Eingang »Schiebetakt rechts« sind gesperrt. Durch die Eingänge A bis D kann das Register parallel eingespeichert werden. Eingang D wird durch Verbinden von Q_4 mit I_C, Q_3 mit I_B und Q_2 mit I_A zum Serieneingang.
Anwendung: Serien-Parallel-Umsetzer, Parallel-Serien-Umsetzer, Speicher.

Statische Kenndaten

im Temperaturbereich 0...70° C

		Min.	Typ.	Max.	
Speisespannung	U_S	4,75	5,0	5,25	V
H-Eingangsspannung $U_S = 4{,}75$ V	U_{IH}	2,0			V
L-Eingangsspannung $U_S = 4{,}75$ V	U_{IL}			0,8	V
H-Ausgangsspannung $U_S = 4{,}75$ V, $-I_{QH} = 800$ µA	U_{QH}	2,4			V
L-Ausgangsspannung $U_S = 4{,}75$ V, $I_{QL} = 16$ mA	U_{QL}			0,4	V
H-Eingangsstrom: I_A, I_B, I_C, I_D und Serieneingang $U_S = 5{,}25$ V,					
$U_{IH} = 2{,}4$ V	I_{IH}			40	µA
$U_I = 5{,}5$ V	I_I			1	mA
an Betriebszustand $U_S = 5{,}25$ V,					
$U_{IH} = 2{,}4$ V	I_{IH}			80	µA
$U_I = 5{,}5$ V	I_I			1	mA
L-Eingangsstrom $U_S = 5{,}25$ V, $U_{IL} = 0{,}4$ V	$-I_{IL}$			1,6	mA
an I_A, I_B, I_C, I_D und Serieneingang	$-I_{IL}$			1,6	mA
an Betriebszustand	$-I_{IL}$			3,2	mA
Kurzschlußausgangsstrom pro Ausgang $U_S = 5{,}25$ V	$-I_Q$	18		57	mA
Speisestrom $U_S = 5{,}25$ V	I_S	39		63	mA

Schaltzeiten

bei $U_S = 5{,}0\,V$, $t_{amb} = 25°\,C$

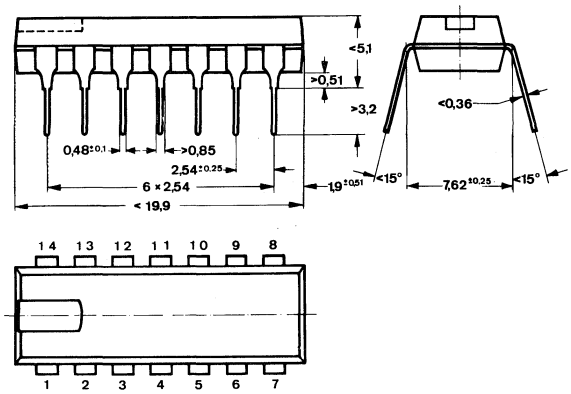
			Min.	Typ.	Max.	
Taktimpulsdauer		t_{pT}	15	10		ns
Vorbereitungszeit an I_A, I_B, I_C, I_D und Serieneingang		t_V	10			ns
Haltezeit an I_A, I_B, I_C, I_D und Serieneingang		t_H	0			ns
L-Vorbereitungszeit an Betriebszustand bei:						
Schiebetakt rechts		t_{VLr}	15			ns
Schiebetakt links		t_{VLl}	5			ns
H-Vorbereitungszeit an Betriebszustand bei:						
Schiebetakt rechts		t_{VHr}	5			ns
Schiebetakt links		t_{VHl}	15			ns
Maximale Zählfrequenz	$C_L = 15\,pF$, $R_L = 400\,\Omega$	f_Z	25	36		MHz
Signal-Laufzeit von T nach Q	$C_L = 15\,pF$, $R_L = 400\,\Omega$	t_{PHL}		18	27	ns
	$C_L = 15\,pF$, $R_L = 400\,\Omega$	t_{PLH}		21	32	ns

Logische Daten

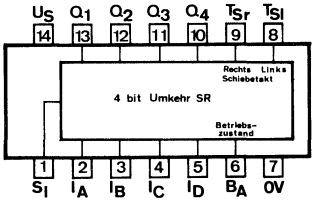
Ausgangslastfaktor pro Ausgang	F_Q	10
Eingangslastfaktor		
an Betriebszustand	F_I	2
der übrigen Eingänge	F_I	1

Absolute Grenzdaten

Speisespannung	U_S	7,0	V
Eingangsspannung	U_I	−1,5...5,5	V
Statische Störsicherheit	U_{SS}	0,4	V
Betriebstemperatur	t_{amb}	0...70	°C
Lagerungstemperatur	t_{stg}	−65...150	°C



DIP 14-polig



Anschlußanordnung
Ansicht von oben

Fünf-Bit-Schieberegister

Die Schaltung TL 7496 N ist ein Fünf-Bit-Schieberegister mit Serien- oder Paralleleingabe und Serien- oder Parallelausgabe. Die Flipflops können auf H gesetzt werden, wenn an den Eingängen I_A bis I_G und am Stelleingang S H-Signal angelegt wird. Durch den gemeinsamen Stelleingang ist es möglich, die Flipflops entweder unabhängig voneinander oder gleichzeitig zu setzen. Bei Taktbeginn muß der Stelleingang und der Rückstelleingang auf L sein. Unabhängig vom Takteingang werden die Flipflops auf L gesetzt, wenn am Rückstelleingang $\overline{R}$ L-Signal angelegt wird.
Die Stelleingänge sind vom Stand des Takt- und Rückstelleingangs abhängig.
Anwendung: Serien-Parallel-Umsetzer, Parallel-Serien-Umsetzer, Register, Speicher.

Statische Kenndaten

im Temperaturbereich 0...70° C		Min.	Typ.	Max.	
Speisespannung	U_S	4,75	5,0	5,25	V
H-Eingangsspannung $U_S = 4{,}75$ V	U_{IH}	2,0			V
L-Eingangsspannung $U_S = 4{,}75$ V	U_{IL}			0,8	V
H-Ausgangsspannung $U_S = 4{,}75$ V, $-I_{QH} = 400$ µA	U_{QH}	2,4	3,5		V
L-Ausgangsspannung $U_S = 4{,}75$ V, $I_{QL} = 16$ mA	U_{QL}		0,22	0,4	V
H-Eingangsstrom: an jedem Eingang außer Stelleingang $U_S = 5{,}25$ V, $U_{IH} = 2{,}4$ V	I_{IH}			40	µA
$U_I = 5{,}5$ V	I_I			1,0	mA
am Stelleingang $U_S = 5{,}25$ V, $U_{IH} = 2{,}4$ V	I_{IH}			200	µA
$U_I = 5{,}5$ V	I_I			1,0	mA
L-Eingangsstrom: $U_S = 5{,}25$ V, $U_{IL} = 0{,}4$ V an jedem Eingang außer Stelleingang	$-I_{IL}$			1,6	mA
am Stelleingang	$-I_{IL}$			8,0	mA
Kurzschlußausgangsstrom pro Ausgang $U_S = 5{,}25$ V, $U_Q = 0$ V	$-I_Q$	18		57	mA
Speisestrom $U_S = 5{,}25$ V	I_S		48	79	mA

Schaltzeiten

bei $U_S = 5\,V$, $t_{amb} = 25°\,C$

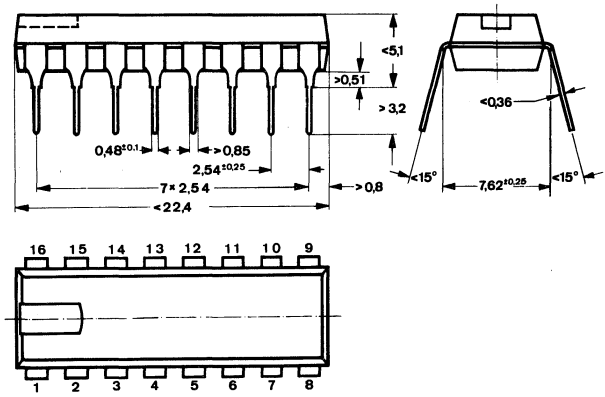
			Min.	Typ.	Max.	
Taktimpulsdauer		t_{pT}	35			ns
Rückstellimpulsdauer		t_{pR}	30			ns
Stellimpulsdauer		t_{pS}	30			ns
Vorbereitungszeit an SI		t_V	30			ns
Haltezeit an S_I		t_H	0			ns
Maximale Zählfrequenz		f_Z	10			MHz
Signal-Laufzeit von T nach Q	$C_L = 15\,pF$, $R_L = 400\,\Omega$	t_{PHL}		25	40	ns
		t_{PLH}		25	40	ns
Signal-Laufzeit von $\bar{R}$ nach Q		t_{PHL}			55	ns
von S nach Q		t_{PLH}		28	35	ns

Logische Daten

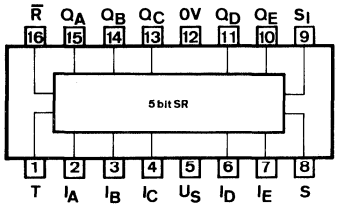
Ausgangslastfaktor pro Ausgang	F_Q	10
Eingangslastfaktor:		
an Stelleneingang	F_I	5
der übrigen Eingänge	F_I	1

Absolute Grenzdaten

Speisespannung	U_S	7,0	V
Eingangsspannung	U_I	−1,5...5,5	V
Statische Störsicherheit	U_{SS}	0,4	V
Betriebstemperatur	t_{amb}	0...70	°C
Lagerungstemperatur	t_{stg}	−65...150	°C



DIP 16-polig



Anschlußanordnung
Ansicht von oben

Synchroner, programmierbarer Sechs-Bit-Frequenzteiler

Die Schaltung TL 7497 N ist ein Zähler, dessen Teilungsverhältnis $f_Q : f_I$ binär an den Eingängen $I_A, I_B, I_C, I_D, I_E, I_F$ wie folgt vorgewählt werden kann:

$$f_Q = F_I \cdot \frac{M}{64}, \text{ wobei } M = I_A \cdot 2^0 + I_B \cdot 2^1 + I_C \cdot 2^2 + I_D \cdot 2^3 + I_E \cdot 2^4 + I_F \cdot 2^5.$$

Die Taktfrequenz liegt typisch bei 32 MHz.
L-Signal am Freigabe-Eingang FE gibt den Teiler frei.
H-Signal am Strobe-Eingang sperrt den Zählerausgang $\overline{Q}$.
Bei Erweiterung zu einem 12-Bit-programmierbaren Zähler ist der Freigabe-Ausgang FA mit dem Freigabe-Eingang FE der nächsten Stufe zu verbinden, desgleichen die Takt- und Strobe-Eingänge. Die Ausgänge $\overline{Q}$ werden mit den Erweiterungs-Eingängen gegenseitig verbunden, so daß die resultierende Frequenz f_Q an den Ausgängen Q beider Stufen anliegt.
Die Schaltung ist anwendbar für Rechenoperationen, Division, Analog-Digital- oder Digital-Analog-Umwandlungen.

Statische Kenndaten

im Temperaturbereich 0...70° C		Min.	Typ.	Max.	
Speisespannung	U_S	4,75	5,0	5,25	V
H-Eingangsspannung $U_S = 4{,}75$ V	U_{IH}	2,0			V
L-Eingangsspannung $U_S = 4{,}75$ V	U_{IL}			0,8	V
Eingangsklemmspannung $U_S = 4{,}75$ V, $-I_I = 12$ mA	$-U_I$			1,5	V
H-Ausgangsspannung $U_S = 4{,}75$ V, $-I_{QH} = 400$ µA, $U_{IH} = 2$ V, $U_{IL} = 0{,}8$ V	U_{QH}	2,4			V
L-Ausgangsspannung $U_S = 4{,}75$ V, $I_{QL} = 16$ mA, $U_{IL} = 0{,}8$ V, $U_{IH} = 2{,}0$ V	U_{QL}			0,4	V
Eingangsstrom pro Eingang $U_S = 5{,}25$ V, $U_I = 5{,}5$ V	I_I			1	mA
H-Eingangsstrom: $U_S = 5{,}25$ V, $U_I = 2{,}4$ V					
an T	I_{IH}			80	µA
übrige Eingänge	I_{IH}			40	µA
L-Eingangsstrom: $U_S = 5{,}25$ V, $U_I = 0{,}4$ V					
an T	$-I_{IL}$			3,2	mA
übrige Eingänge	$-I_{IL}$			1,6	mA

		Min.	Typ.	Max.	
Kurzschlußausgangsstrom $U_S = 5{,}25\,V$	$-I_Q$	18		55	mA
H-Speisestrom $U_S = 5{,}25\,V$	I_{SH}		58		mA
L-Speisestrom $U_S = 5{,}25\,V$	I_{SL}		80	120	mA

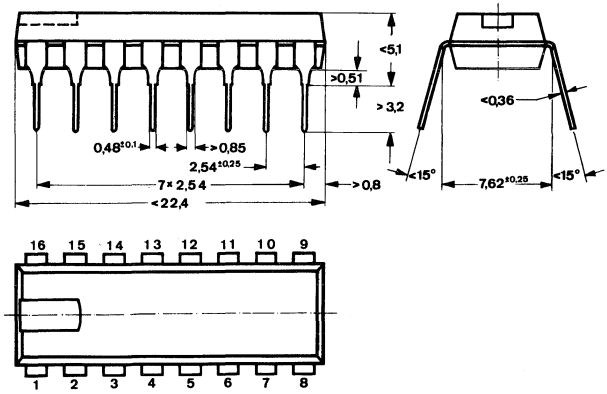
Schaltzeiten

bei $U_S = 5{,}0\,V$, $t_{amb} = 25°\,C$, $F_Q = 10$

Taktimpulsdauer		t_{pT}	20			ns
Vorbereitungszeit		t_V	20			ns
Haltezeit		t_H	0			ns
Maximale Zählfrequenz	$C_L = 15\,pF$ $R_L = 400\,\Omega$	f_Z	25	32		MHz
Signal-Laufzeiten:						
von T nach Q		t_{PLH}		26	39	ns
		t_{PHL}		20	30	ns
von G nach Q		t_{PLH}		19	30	ns
		t_{PHL}		22	33	ns

Logische Daten

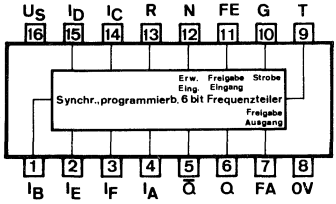
Ausgangslastfaktor	F_Q		10
Eingangslastfaktor:			
T-Eingang	F_I		2
übrige Eingänge	F_I		1



DIP 1(-polig

Absolute Grenzdaten

Speisespannung	U_S	7,0	V
Eingangsspannung	U_I	−1,5...5,5	V
Statische Störsicherheit	U_{SS}	0,4	V
Betriebstemperatur	t_{amb}	0...70	°C
Lagerungstemperatur	t_{stg}	−65...150	°C



Anschlußanordnung
Ansicht von oben

Logisches Verhalten

Eingänge											Ausgänge		
Rückstell-Eingang R	Freigabe-Eingang FE	Strobe G	Binäre Teilungszahl						Anzahl der Takt-Impulse	Erweiterungs-Eingang	Logischer Zustand oder Anzahl der Impulse		
			I_A	I_B	I_C	I_D	I_E	I_F			Q	$\bar{Q}$	Freigabe-Ausgang FA
H	X	H	X	X	X	X	X	X	X	H	L	H	H
L	L	L	L	L	L	L	L	L	64	H	0	0	1
L	L	L	H	L	L	L	L	L	64	H	1	1	1
L	L	L	L	H	L	L	L	L	64	H	2	2	1
L	L	L	L	L	H	L	L	L	64	H	4	4	1
L	L	L	L	L	L	H	L	L	64	H	8	8	1
L	L	L	L	L	L	L	H	L	64	H	16	16	1
L	L	L	L	L	L	L	L	H	64	H	32	32	1
L	L	L	H	H	H	H	H	H	64	H	63	63	1
L	L	L	H	H	H	H	H	H	64	L	H	63	1 [1]
L	L	L	L	L	H	L	H	L	64	H	40	40	1 [2]

Bemerkung:

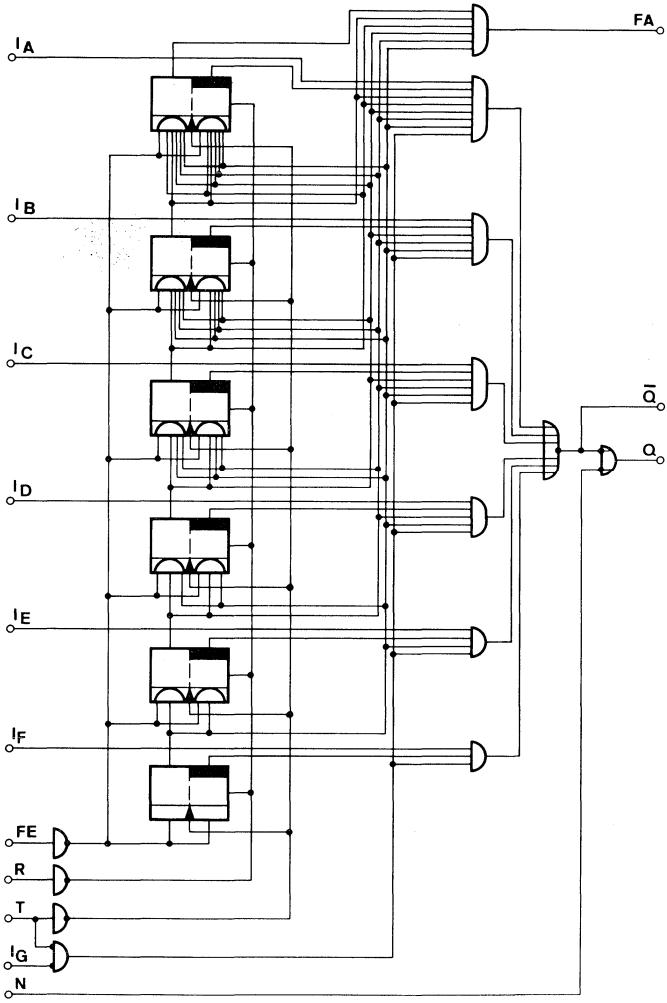
Die Eingänge $I_A, I_B, I_C, I_D, I_E, I_F$ können beliebig variiert werden.

---

[1] Durch den Erweiterungs-Eingang kann der Ausgang Q gesperrt werden.

[2] $f_Q = f_I \cdot \frac{M}{64} = f_I \cdot \frac{16+4}{64} = 0{,}3125 \cdot f_I$

Blockschaltbild



Acht-D-Flipflop

Die Schaltung TL 74100 N enthält je 2×4 D-Flipflop. Sie ist besonders für den Einsatz als Zwischenspeicher für binäre Informationen geeignet. Die an den D-Eingängen angebotenen Informationen werden zu den Ausgängen Q übertragen, während der Takt auf H liegt, und solange gespeichert, bis der nächste Wechsel des Taktimpulses von L nach H erfolgt.

Statische Kenndaten

im Temperaturbereich 0...70° C

		Min.	Typ.	Max.	
Speisespannung	U_S	4,75	5,0	5,25	V
H-Eingangsspannung $U_S = 4{,}75$ V	U_{IH}	2,0			V
L-Eingangsspannung $U_S = 4{,}75$ V	U_{IL}			0,8	V
H-Ausgangsspannung $U_S = 4{,}75$ V, $-I_{QH} = 400$ µA	U_{QH}	2,4			V
L-Ausgangsspannung $U_S = 4{,}75$ V, $I_{QL} = 16$ mA	U_{QL}			0,4	V
H-Eingangsstrom:					
an D					
$U_S = 5{,}25$ V,					
$U_{IH} = 2{,}4$ V	I_{IH}			80	µA
$U_I = 5{,}5$ V	I_I			1	mA
an T					
$U_S = 5{,}25$ V,					
$U_{IH} = 2{,}4$ V	I_{IH}			320	µA
$U_I = 5{,}5$ V	I_I			1	mA
L-Eingangsstrom: $U_S = 5{,}25$ V, $U_{IL} = 0{,}4$ V					
an D	$-I_{IL}$			3,2	mA
an T	$-I_{IL}$			12,8	mA
Kurzschlußausgangsstrom $U_S = 5{,}25$ V, $U_Q = 0$ V	$-I_Q$	18		57	mA
Speisestrom $U_S = 5{,}25$ V	I_S	64		106	mA

Schaltzeiten

bei $U_S = 5\,V$, $t_{amb} = 25°\,C$,
$C_L = 15\,pF$, $R_L = 400\,\Omega$

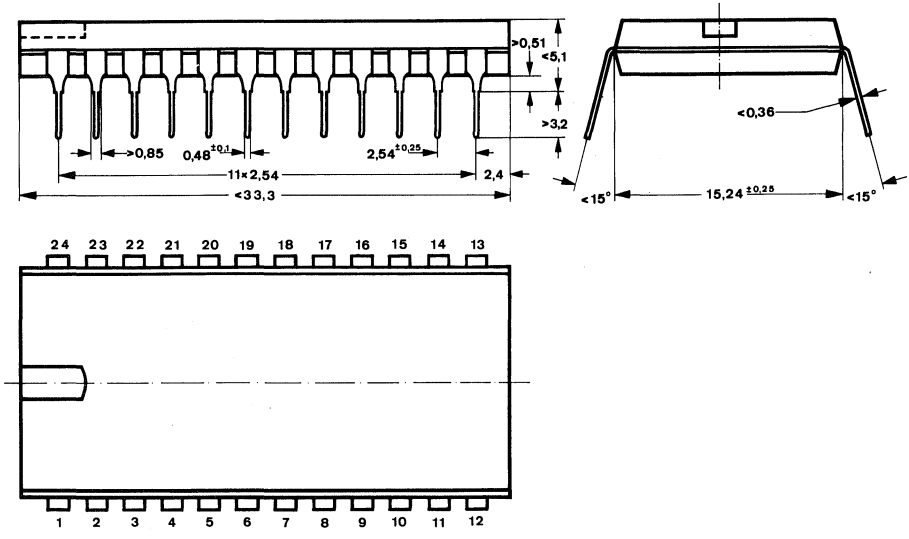
		Min.	Typ.	Max.	
H-Vorbereitungszeit an D	t_{VH}		7	20	ns
L-Vorbereitungszeit an D	t_{VL}		14	20	ns
H-Haltezeit an D	t_{HH}	0	15		ns
L-Haltezeit an D	t_{HL}	0	6		ns
Signal-Laufzeit:					
von D nach Q	t_{PHL}		16	30	ns
	t_{PLH}		14	25	ns
von T nach Q	t_{PHL}		16	30	ns
	t_{PLH}		7	15	ns

Logische Daten

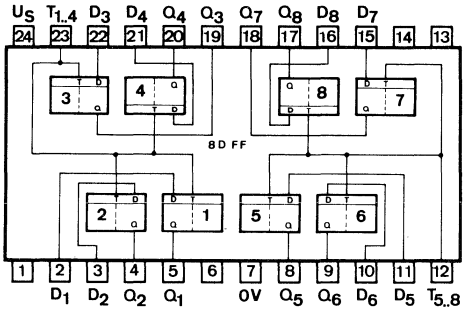
Ausgangslastfaktor pro Ausgang	F_Q		10	
Eingangslastfaktor:				
an D	F_I		2	
an T	F_I		8	

Absolute Grenzdaten

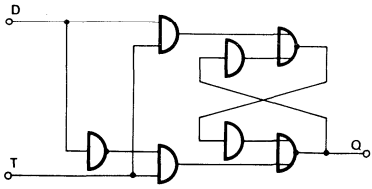
Speisespannung	U_S	7,0	V
Eingangsspannung	U_I	−1,5...5,5	V
Statische Störsicherheit	U_{SS}	0,4	V
Betriebstemperatur	t_{amb}	0...70	°C
Lagerungstemperatur	t_{stg}	−65...150	°C



DIP 24-polig



Anschlußanordnung
Ansicht von oben



Blockschaltbild
(ein Flipflop)

Logisches Verhalten (jedes Flipflop)

t_n	t_{n+1}
D	Q
H	H
L	L

t_n = Zeitpunkt vor dem Taktimpuls
t_{n+1} = Zeitpunkt nach dem Taktimpuls

TL 74104 N JK-Master-Slave-Flipflop mit JK-Eingang
TL 74105 N JK-Master-Slave-Flipflop mit $\overline{J}$-, $\overline{K}$- und JK-Eingang

Die Schaltung TL 74104 N ist ein JK-Master-Slave-Flipflop, das zusätzlich einen JK-Eingang hat, mit dem eine einfache Zustandsänderung des Flipflops möglich ist. Da die J- und K-Eingänge vergrößerte Eingangskapazitäten haben, und die Vorbereitungs- und Haltezeiten verlängert wurden, zeigt die Schaltung ein verbessertes Verhalten bei Systemen mit langsamen Taktflanken.
Die Schaltung TL 74105 N hat zusätzlich je einen $\overline{J}$-, $\overline{K}$- und JK-Eingang. Da diese Schaltung keine verlängerten Schaltzeiten und keine vergrößerten Eingangskapazitäten hat, ist sie für höhere Frequenzen geeigneter als TL 74104 N. Die $\overline{J}$- und $\overline{K}$-Eingänge dienen zu gesonderten Kontrollzwecken. Die J- und K-Eingänge nehmen Daten auf, während der Takt auf L-Signal liegt. An der positiven Flanke des Taktimpulses wird die Information zum Ausgang übertragen.

Statische Kenndaten

im Temperaturbereich 0...70° C

			Min.	Typ.	Max.	
Speisespannung		U_S	4,75	5,0	5,25	V
H-Eingangsspannung		U_{IH}	2,0			V
$U_S = 4{,}75$ V						
L-Eingangsspannung		U_{IL}			0,8	V
$U_S = 4{,}75$ V						
H-Ausgangsspannung		U_{QH}	2,4	2,7		V
$U_S = 4{,}75$ V, $-I_{QH} = 1$ mA						
L-Ausgangsspannung						
$U_S = 4{,}75$ V, $I_{QL} = 16$ mA		U_{QL}		0,2	0,4	V
$U_S = 5{,}25$ V, $I_{QL} = 17{,}7$ mA		U_{QL}		0,2	0,4	V
H-Eingangsstrom:						
$U_S = 5{,}25$ V, $U_I = 4{,}5$ V						
an J, K, $\overline{J}$, $\overline{K}$		I_{IH}		2	40	µA
an JK		I_{IH}		4	80	µA
an $\overline{R}$, $\overline{S}$		I_{IH}		8	120	µA
L-Eingangsstrom:						
$U_S = 5{,}25$ V, $U_I = 0{,}4$ V						
an J, K, $\overline{J}$, $\overline{K}$		$-I_{IL}$		1,1	1,6	mA
an JK		$-I_{IL}$		2,2	3,2	mA
an $\overline{R}$, $\overline{S}$		$-I_{IL}$		3	4,8	mA
Speisestrom	**TL 74104 N**	I_S		15	24	mA
$U_S = 5$ V	**TL 74105 N**	I_S		17	28	mA

Schaltzeiten

bei $U_S = 5\,V$, $t_{amb} = 25°\,C$

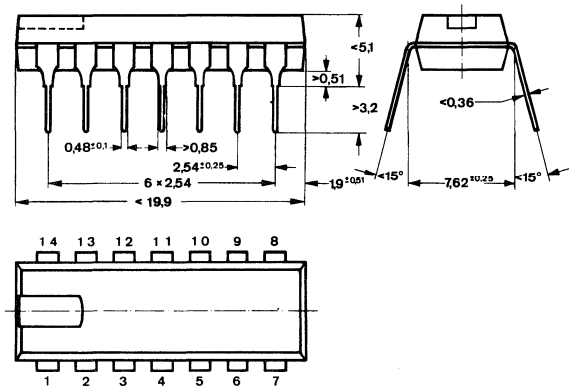
			Min.	Typ.	Max.	
Taktimpulsdauer, bezogen auf 1,5 V-Punkte		t_{pT}	15			ns
Stellimpulsdauer		t_{pS}	20			ns
Rückstellimpulsdauer		t_{pR}	20			ns
Freigabezeit	**TL 74104 N**	t_F			10	ns
	TL 74105 N	t_F			1	ns
Vorbereitungszeit	**TL 74104 N**	t_V	35			ns
	TL 74105 N	t_V	10			ns
Signal-Laufzeit von T nach Q $C_L = 15\,pF$, $R_L = 400\,\Omega$		t_{PLH}		9	15	ns
		t_{PHL}		16	25	ns

Logische Daten

Ausgangslastfaktor:		
H-Signal	F_{QH}	25
L-Signal	F_{QL}	10
Eingangslastfaktor:		
an J, K, $\overline{J}$, $\overline{K}$	F_I	1
an JK	F_I	2
an $\overline{R}$, $\overline{S}$	F_I	3

Absolute Grenzdaten

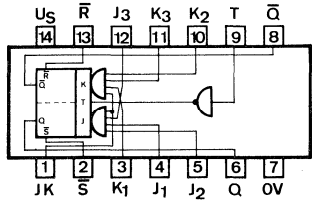
Speisespannung	U_S	8,0	V
Eingangsspannung	U_I	−1,5...5,5	V
Ausgangsspannung	U_Q	−0,5...U_S	V
Statische Störsicherheit	U_{SS}	0,4	V
Betriebstemperatur	t_{amb}	0...70	°C
Lagerungstemperatur	t_{stg}	−65...150	°C



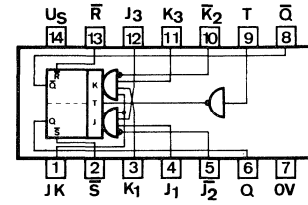
DIP 14-polig

TL 74104 N
TL 74105 N

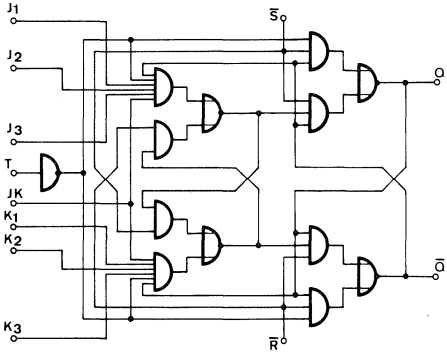
TL 74104 N Anschlußanordnung von oben



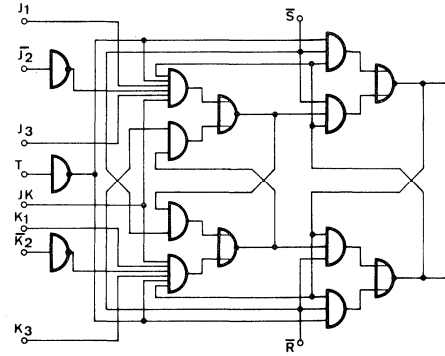
TL 74105 N Anschlußanordnung von oben



TL 74104 N Blockschaltbild



TL 74105 N Blockschaltbild



Logisches Verhalten

t_n			t_{n+1}
JK	J	K	Q
L*	X	X	Q_n
H	L*	L*	Q_n
H	L	H	L
H	H	L	H
H	H	H	$\overline{Q}_n$

* Diese L-Pegel müssen angelegt werden, während der Takt auf H-Signal liegt.

t_n = Zeitpunkt vor dem Taktimpuls
t_{n+1} = Zeitpunkt nach dem Taktimpuls
für TL 74104 N: $J = J_1 \cdot J_2 \cdot J_3$
$K = K_1 \cdot K_2 \cdot K_3$
für TL 74105 N: $J = J_1 \cdot \overline{J}_2 \cdot J_3$
$K = K_1 \cdot \overline{K}_2 \cdot K_3$

X ≙ H- oder L-Signal

Niedrige Spannung an $\overline{R}$ bringt Q auf L-Signal. Niedrige Spannung an $\overline{S}$ bringt Q auf H-Signal. $\overline{R}$ und $\overline{S}$ arbeiten unabhängig von T.

Zwei JK-Master-Slave-Flipflop

Die Schaltung entspricht bis auf die Anschlußanordnung der TL 7473 N.

Statische Kenndaten

im Temperaturbereich 0...70° C

		Min.	Typ.	Max.	
Speisespannung	U_S	4,75	5,0	5,25	V
H-Eingangsspannung $U_S = 4{,}75$ V	U_{IH}	2,0			V
L-Eingangsspannung $U_S = 4{,}75$ V	U_{IL}			0,8	V
H-Ausgangsspannung $U_S = 4{,}75$ V, $-I_{QH} = 400$ µA	U_{QH}	2,4			V
L-Ausgangsspannung $U_S = 4{,}75$ V, $I_{QL} = 16$ mA	U_{QL}			0,4	V
H-Eingangsstrom:					
an J oder K					
$U_S = 5{,}25$ V,					
$U_{IH} = 2{,}4$ V	I_{IH}			40	µA
$U_I = 5{,}5$ V	I_I			1,0	mA
an $\bar{R}$ oder T					
$U_S = 5{,}25$ V,					
$U_{IH} = 2{,}4$ V	I_{IH}			80	µA
$U_I = 5{,}5$ V	I_I			1,0	mA
L-Eingangsstrom:					
$U_S = 5{,}25$ V, $U_I = 0{,}4$ V					
an J oder K	$-I_{IL}$			1,6	mA
an $\bar{R}$ oder T	$-I_{IL}$			3,2	mA
Kurzschlußausgangsstrom pro Ausgang $U_S = 5{,}25$ V, $U_I = 0$ V	$-I_Q$	18		57	mA
Speisestrom $U_S = 5{,}25$ V	I_S		20	40	mA

Schaltzeiten

bei $U_S = 5$ V, $t_{amb} = 25°$ C

Taktimpulsdauer	t_{pT}	20	ns
Rückstellimpulsdauer	t_{pR}	25	ns
Vorbereitungszeit	t_V	t_{pT}	
Haltezeit	t_H	0	

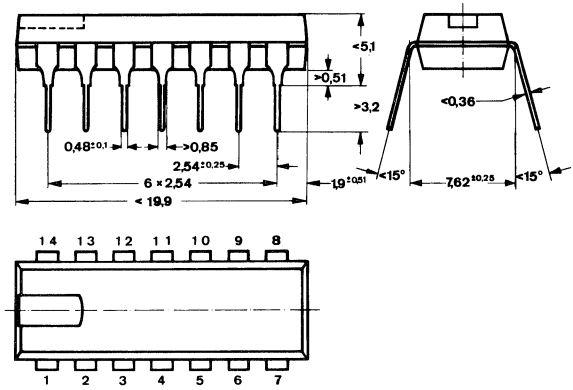
			Min.	Typ.	Max.	
Maximale Zählfrequenz		f_Z	15	20		MHz
Signal-Laufzeit:						
von T nach Q	$C_L = 15\,pF$	t_{PHL}	10	25	40	ns
	$R_L = 400\,\Omega$	t_{PLH}	10	16	25	ns
von $\bar{R}$ nach Q		t_{PHL}		25	40	ns
		t_{PLH}		16	25	ns

Logische Daten

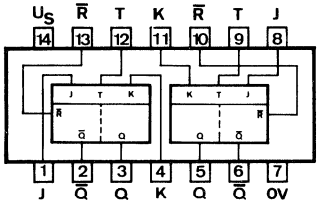
Ausgangslastfaktor pro Ausgang	F_Q	10
Eingangslastfaktor an J oder K	F_I	1
Eingangslastfaktor an $\bar{R}$ oder T	F_I	2

Absolute Grenzdaten

Speisespannung	U_S	7,0	V
Eingangsspannung	U_I	−1,5...5,5	V
Statische Störsicherheit	U_{SS}	0,4	V
Betriebstemperatur	t_{amb}	0...70	°C
Lagerungstemperatur	t_{stg}	−65...150	°C



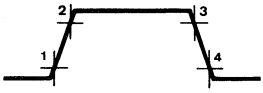
DIP 14-polig



Anschlußanordnung
Ansicht von oben

Blockschaltbild siehe **TL 7473 N**

Taktimpuls



(1) Slave von Master trennen
(2) Signal von J und K in Master eingeben
(3) J- und K-Eingänge sperren
(4) Information von Master nach Slave übertragen

Logisches Verhalten

t_n		t_{n+1}
J	K	Q
L	L	Q_n
L	H	L
H	L	H
H	H	$\overline{Q}_n$

t_n = Zeitpunkt vor dem Taktimpuls
t_{n+1} = Zeitpunkt nach dem Taktimpuls

Niedrige Spannung an $\overline{R}$ bringt Q auf L – $\overline{R}$ arbeitet unabhängig von T.

JK-Master-Slave-Flipflop mit Eingangssperre

Die Schaltung TL 74110 N hat eine Haltezeit t_H von nur 5 ns. Dies bedeutet, daß die JK-Signale bereits während des Taktimpulses wechseln dürfen, ohne Fehlinformationen hervorzurufen. TL 74110 N ist mit TL 7472 N austauschbar.

Statische Kenndaten

im Temperaturbereich 0...70° C

		Min.	Typ.	Max.	
Speisespannung	U_S	4,75		5,25	V
H-Eingangsspannung $U_S = 4{,}75$ V	U_{IH}	2			V
L-Eingangsspannung $U_S = 4{,}75$ V	U_{IL}			0,8	V
Eingangsklemmspannung $U_S = 4{,}75$ V, $-I_I = 12$ mA	$-U_I$			1,5	V
H-Ausgangsspannung $U_S = 4{,}75$ V, $U_{IH} = 2{,}0$ V, $-I_{QH} = 800$ µA	U_{QH}	2,4			V
L-Ausgangsspannung $U_S = 4{,}75$ V, $U_{IL} = 0{,}8$ V, $I_{QL} = 16$ mA	U_{QL}			0,4	V
Eingangsstrom pro Eingang $U_S = 5{,}25$ V, $U_I = 5{,}5$ V	I_I			1	mA
H-Eingangsstrom: $U_S = 5{,}25$ V, $U_I = 2{,}4$ V					
an JK oder T	I_{IH}			40	µA
an $\overline{R}$ oder $\overline{S}$	I_{IH}			160	µA
L-Eingangsstrom: $U_S = 5{,}25$ V, $U_I = 0{,}4$ V					
an JK oder T	$-I_{IL}$			1,6	mA
an $\overline{R}$ oder $\overline{S}$	$-I_{IL}$			3,2	mA
Kurzschlußausgangsstrom $U_S = 5{,}25$ V	$-I_Q$	20		57	mA
Speisestrom $U_S = 5{,}25$ V	I_S		20	34	mA

Schaltzeiten

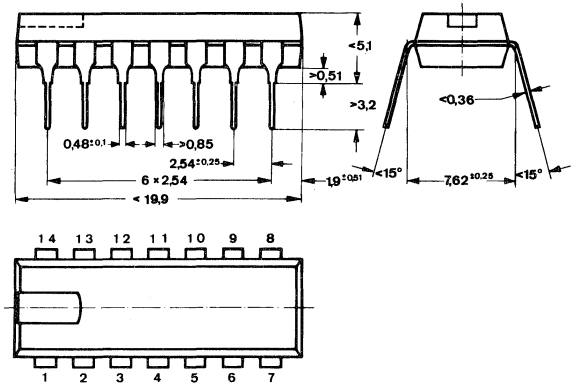
$U_S = 5{,}0$ V, $t_{amb} = 25°$ C, $F_Q = 10$

Taktimpulsdauer	t_{pT}	25			ns
Stellimpulsdauer	t_{pS}	25			ns
Rückstellimpulsdauer	t_{pR}	25			ns
Vorbereitungszeit	t_V	20			ns
Haltezeit	t_H	5			ns

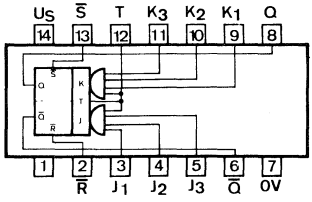
			Min.	Typ.	Max.	
Maximale Zählfrequenz		f_Z	20	25		ns
Signal-Laufzeiten:						
von $\overline{S}$ oder $\overline{R}$ nach Q	$C_L = 15$ pF	t_{PLH}		12	20	ns
	$R_L = 400\ \Omega$	t_{PHL}		18	25	ns
von T nach Q		t_{PLH}	10	20	30	ns
		t_{PHL}	6	13	20	ns

Absolute Grenzdaten

Speisespannung	U_S	7,0	V
Eingangsspannung	U_I	−1,5...5,5	V
Differenzspannung zwischen zwei Eingängen	U_I	5,5	V
Statische Störsicherheit	U_{SS}	0,4	V
Betriebstemperatur	t_{amb}	0...70	°C
Lagerungstemperatur	t_{stg}	−65...150	°C



DIP 14-polig



Anschlußanordnung
Ansicht von oben

Logische Daten

Ausgangslastfaktor	H-Signal	F_{QH}	20
	L-Signal	F_{QL}	10
Eingangslastfaktor			
JK-Eingänge		F_I	1
$\bar{R}$ und $\bar{S}$-Eingänge		F_I	2
T-Eingang		F_I	2

Logisches Verhalten

Eingänge bei t_n		Ausgänge bei t_{n+1}
J	K	Q
L	L	Q_n
L	H	L
H	L	H
H	H	$\bar{Q}_n$

t_n = Zeitpunkt vor dem Taktimpuls
t_{n+1} = Zeitpunkt nach dem Taktimpuls
$J = J_1 \cdot J_2 \cdot J_3$
$K = K_1 \cdot K_2 \cdot K_3$

L-Signal an $\bar{R}$ bringt Q auf L-Signal – L-Signal an $\bar{S}$ bringt Q auf H-Signal. $\bar{R}$ und $\bar{S}$ arbeiten unabhängig von T.

JK-Master-Slave-Flipflop mit Eingangssperre

Die Schaltungen TL 74111 N und TL 74115 N haben eine Haltezeit t_H von nur 5 ns. Dies bedeutet, daß die JK-Signale bereits während des Taktimpulses wechseln dürfen, ohne Fehlinformationen hervorzurufen.
Der TL 74115 N hat Rückstelleingänge. Er entspricht in der Funktion mit Ausnahme von t_H dem TL 7473 N.
Der TL 74111 N hat Stell- und Rückstelleingänge. Er entspricht in der Funktion mit Ausnahme von t_H dem TL 7476 N.

Statische Kenndaten

im Temperaturbereich 0...70° C

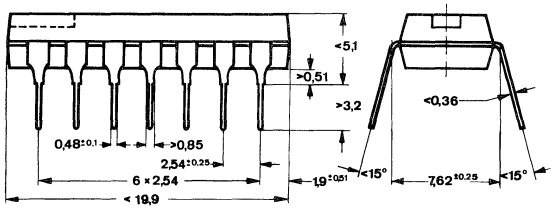
		Min.	Typ.	Max.	
Speisespannung	U_S	4,75		5,25	V
H-Eingangsspannung	U_{IH}	2			V
$U_S = 4{,}75$ V					
L-Eingangsspannung	U_{IL}			0,8	V
$U_S = 4{,}75$ V					
Eingangsklemmspannung	$-U_I$			1,5	V
$U_S = 4{,}75$ V, $-I_I = 12$ mA					
H-Ausgangsspannung	U_{QH}	2,4			V
$U_S = 4{,}75$ V, $U_{IH} = 2{,}0$ V, $-I_{QH} = 800$ µA					
L-Ausgangsspannung	U_{QL}			0,4	V
$U_S = 4{,}75$ V, $U_{IL} = 0{,}8$ V, $I_{QL} = 16$ mA					
Eingangsstrom pro Eingang	I_I			1	mA
$U_S = 5{,}25$ V, $U_I = 5{,}5$ V					
H-Eingangsstrom:					
$U_S = 5{,}25$ V, $U_{IH} = 2{,}4$ V					
an JK	I_{IH}			40	µA
an $\overline{R}$ oder $\overline{S}$	I_{IH}			80	µA
an T	I_{IH}			120	µA
L-Eingangsstrom:					
$U_S = 5{,}25$ V, $U_{IL} = 0{,}4$ V					
an JK	$-I_{IL}$			1,6	mA
an $\overline{R}$ oder $\overline{S}$	$-I_{IL}$			3,2	mA
an T	$-I_{IL}$			4,8	mA
Kurzschlußausgangsstrom	$-I_Q$	18		57	mA
$U_S = 5{,}25$ V					
Speisestrom	I_S		28	41	mA
$U_S = 5{,}25$ V					

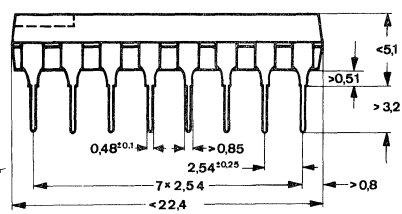
Schaltzeiten

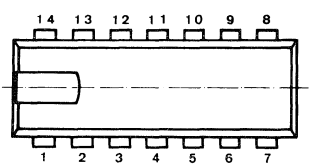
			Min.	Typ.	Max.	
Taktimpulsdauer		t_{pT}	25			ns
Stellimpulsdauer		t_{pS}	25			ns
Rückstellimpulsdauer		t_{pR}	25			ns
Vorbereitungszeit		t_V	0			ns
Haltezeit		t_H	30			ns
Maximale Zählfrequenz	$C_L = 15$ pF, $R_L = 400\ \Omega$	f_Z	20	25		ns
Signal-Laufzeiten: von $\overline{S}$ oder $\overline{R}$ nach Q	$C_L = 15$ pF, $R_L = 400\ \Omega$	t_{PLH}		12	18	ns
		t_{PHL}		21	30	ns
von T nach Q	$C_L = 15$ pF, $R_L = 400\ \Omega$	t_{PLH}	6	12	17	ns
		t_{PHL}	10	20	30	ns

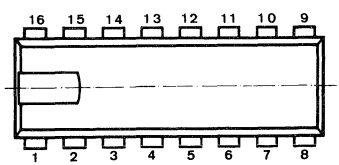
Absolute Grenzdaten

Speisespannung	U_S	7,0	V
Eingangsspannung	U_I	−1,5...5,5	V
Differenzspannung zwischen zwei Eingängen	U_I	5,5	V
Statische Störsicherheit	U_{SS}	0,4	V
Betriebstemperatur	t_{amb}	0...70	°C
Lagerungstemperatur	t_{stg}	−65...150	°C







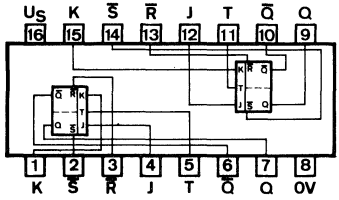


DIP 14-polig

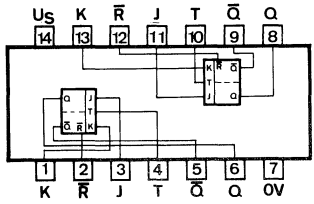
TL 74111 N

DIP 16-polig

TL 74115 N



TL 74111 N



TL 74115 N

Anschlußanordnungen, Ansicht von oben

Logische Daten

Ausgangslastfaktor	H-Signal	F_{QH}	20
	L-Signal	F_{QL}	10
Eingangslastfaktor			
JK-Eingänge		F_I	1
$\overline{R}$- und $\overline{S}$-Eingänge		F_I	2
T-Eingang		F_I	3

Logisches Verhalten

Eingänge bei t_n		Ausgänge bei t_{n+1}
J	K	Q
L	L	Q_n
L	H	L
H	L	H
H	H	$\overline{Q}_n$

t_n = Zeitpunkt vor dem Taktimpuls
t_{n+1} = Zeitpunkt nach dem Taktimpuls
$J = J_1 \cdot J_2 \cdot J_3$
$K = K_1 \cdot K_2 \cdot K_3$

L-Signal an $\overline{R}$ bringt Q auf L-Signal – bei TL 74111 N: L-Signal an $\overline{S}$ bringt Q auf H-Signal.
$\overline{R}$ und $\overline{S}$ arbeiten unabhängig von T.

Sechs RS-Flipflop

Die Schaltung TL 74118 N enthält sechs RS-Flipflop mit gemeinsamem Rückstelleingang.
Die Schaltung TL 74119 N enthält sechs RS-Flipflop mit getrenntem Rückstelleingang.
Die Schaltungen eignen sich besonders zum Speichern und Abfragen von Teilergebnissen in großen Systemen.

Statische Kenndaten

im Temperaturbereich 0...70° C

		Min.	Typ.	Max.	
Speisespannung	U_S	4,75	5,0	5,25	V
H-Eingangsspannung $U_S = 4{,}75$ V	U_{IH}	2,0			V
L-Eingangsspannung $U_S = 4{,}75$ V	U_{IL}			0,8	V
H-Ausgangsspannung $U_S = 4{,}75$ V, $U_{IL} = 0{,}8$ V, $-I_{QH} = 800$ µA	U_{QH}	2,4	3,3		V
L-Ausgangsspannung $U_S = 4{,}75$ V, $U_{IH} = 2{,}0$ V, $I_{QL} = 16$ mA	U_{QL}		0,22	0,4	V
Eingangsstrom pro Eingang $U_S = 5{,}25$ V, $U_I = 5{,}5$ V	I_I			1	mA
H-Eingangsstrom: $U_S = 5{,}25$ V, $U_{IH} = 2{,}4$ V					
an $\bar{S}_1$ bis $\bar{S}_6$ und $\bar{R}_1$ bis $\bar{R}_6$	I_{IH}			40	µA
an $\bar{R}$	I_{IH}			200	µA
L-Eingangsstrom: $U_S = 5{,}25$ V, $U_{IL} = 0{,}4$ V					
an $\bar{S}_1$ bis $\bar{S}_6$ und $\bar{R}_1$ bis $\bar{R}_6$	$-I_{IL}$			1,6	mA
an $\bar{R}$	$-I_{IL}$			9,6	mA
Kurzschlußausgangsstrom $U_S = 5{,}25$ V	$-I_Q$	18		57	mA
Speisestrom $U_S = 5{,}25$ V	I_S		30	60	mA

Schaltzeiten

$U_S = 5{,}0\,V$, $t_{amb} = 25°\,C$, $F_Q = 10$

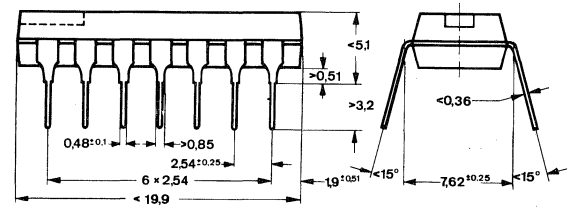
Signal-Laufzeiten:			Min.	Typ.	Max.	
von $\overline{R}$ nach Q	$C_L = 15\,pF$, $R_L = 400\,\Omega$	t_{PLH}		18	29	ns
von $\overline{S}$ nach Q		t_{PHL}			17	ns

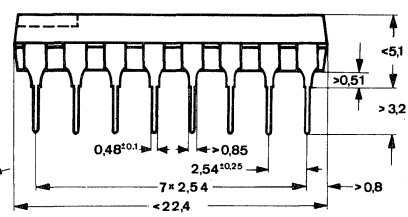
Logische Daten pro Flipflop

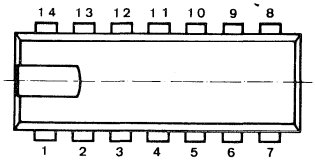
Ausgangslastfaktor:		
H-Signal	F_{QH}	20
L-Signal	F_{QL}	10
Eingangslastfaktor:		
$\overline{S}_1$ bis $\overline{S}_6$ und $\overline{R}_1$ bis $\overline{R}_6$	F_I	1
$\overline{R}$	F_I	5

Absolute Grenzdaten

Speisespannung	U_S	7,0	V
Eingangsspannung	U_I	−1,5...5,5	V
Statische Störsicherheit	U_{SS}	0,4	V
Betriebstemperatur	t_{amb}	0...70	°C
Lagerungstemperatur	t_{stg}	−65...150	°C

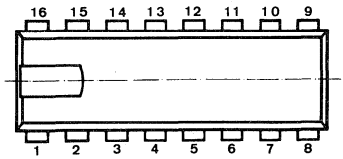






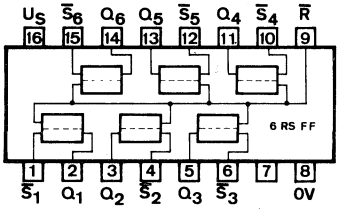
DIP 14-polig

TL 74118 N

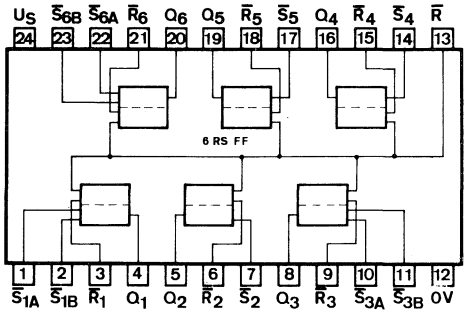


DIP 16-polig

TL 74119 N



TL 74118 N



TL 74119 N

Anschlußanordnungen, Ansicht von oben

Logisches Verhalten pro Flipflop

Stell-Eingänge		Rückstelleingänge		Ausgang
		getrennter	gemeinsamer	
$\overline{S}$ oder $\overline{S}_A$	$\overline{S}_B$	$\overline{R}$	$\overline{R}$	Q
L	X	X	X	H
X	L	X	X	H
H	H	L	X	L
H	H	X	L	L
H	H	H	H	Speichern

X ≙ H- oder L-Signal

Monostabile Kippstufe

TL 74121 N enthält eine monostabile TTL-Kippstufe mit folgenden Eingängen: Die A-Eingänge sind flankengesteuerte Logikeingänge und triggern die TTL-Kippstufe bei Übergang von H auf L, während Eingang I_B auf H-Signal liegt. I_B ist ein Schmitt-Trigger-Eingang für langsame Eingangsflanken bis 1 V/s und triggert die Kippstufe beim Übergang von L auf H, während I_{A1} oder I_{A2} auf L liegt.
Einmal angesteuert, ist der Ausgangsimpuls nur eine Funktion der Zeitkomponenten R_T und C_T. Die Kapazität C_T wird zwischen Anschluß 10 (positiv) und 11 gelegt, der externe Widerstand R_T zwischen Anschluß 11 und 14 (Anschluß 9 offen) oder 9 und 14. Ohne externe Zeitkomponenten (Anschluß 9 und 14 verbunden, 10 und 11 offen) wird nur der interne Widerstand von nominal 2 kΩ verwendet.
Dabei erreicht man eine Ausgangsimpulsdauer von typisch 30 ns. Die Impulsdauer t_Q ist weitgehend unabhängig von Versorgungsspannung und Temperatur, ihre Stabilität durch die Güte der externen Zeitkomponenten bestimmt: $t_Q = C_T \cdot R_T \cdot \ln 2 \approx C_T \cdot R_T \cdot 0{,}7$.

Betriebsdaten

		Min.	Max.	
Anstiegs-Abfallzeit				
am Eingang I_{A1}, I_{A2}	t_r, t_f		1	V/µs
am Eingang I_B	t_r, t_f		1	V/s
Eingangsimpulsdauer	t_I	50		ns
Widerstand:				
zwischen Anschluß 11 und 14	R_T	1,4		kΩ
zwischen Anschluß 9 und 14	R_Q	0	40	kΩ
Kapazität				
zwischen Anschluß 10 und 11	C_T	0	1000	µF
Ausgangsimpulsdauer	t_Q		40	s
Tastverhältnis:				
R_T = 2 kΩ			67	%
R_T = 40 kΩ			90	%

Statische Kenndaten

im Temperaturbereich 0...70° C

		Min.	Typ.	Max.	
Speisespannung	U_S	4,75	5,0	5,25	V
Obere Schwellenspannung:					
$U_S = 4{,}75$ V					
an I_{A1} oder I_{A2}	U_{So}		1,4	2,0	V
an I_B	U_{So}		1,55	2,0	V
Untere Schwellenspannung:					
$U_S = 4{,}75$ V					
an I_{A1} oder I_{A2}	U_{Su}	0,8	1,4		V
an I_B	U_{Su}	0,8	1,35		V
H-Ausgangsspannung	U_{QH}	2,4	3,3		V
$U_S = 4{,}75$ V, $-I_{QH} = 400\,\mu A$					
L-Ausgangsspannung	U_{QL}		0,22	0,4	V
$U_S = 4{,}75$ V, $I_{QL} = 16$ mA					
Eingangsstrom pro Eingang	I_I		0,05	1,0	mA
$U_I = 5{,}5$ V, $U_S = 5{,}25$ V					
H-Eingangsstrom:					
$U_S = 5{,}25$ V, $U_{IH} = 2{,}4$ V					
an I_{A1} oder I_{A2}	I_{IH}		2,0	40	µA
an I_B	I_{IH}		4,0	80	µA
L-Eingangsstrom:					
$U_S = 5{,}25$ V, $U_{IL} = 0{,}4$ V					
an I_{A1} und I_{A2}	$-I_{IL}$		1,0	1,6	mA
an I_B	$-I_{IL}$		2,0	3,2	mA
Kurzschlußausgangsstrom	$-I_Q$	18	25	55	mA
$U_S = 5{,}25$ V					
Speisestrom					
$U_S = 5{,}25$ V					
bei Q = L	I_{SL}		13	25	mA
bei Q = H	I_{SH}		23	40	mA

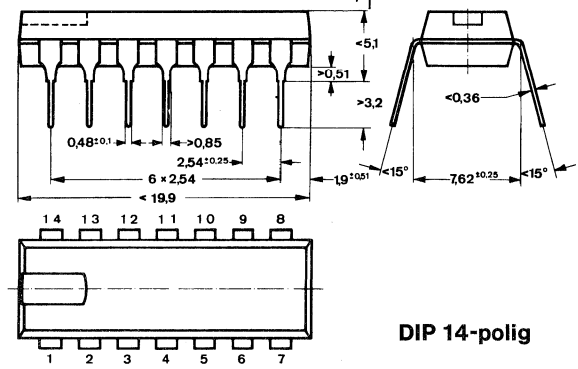
Schaltzeiten

bei $U_S = 5\,V$, $t_{amb} = 25°\,C$

			Min.	Typ.	Max.	
Signal-Laufzeit:						
von I_{A1} oder I_{A2} nach $\bar{Q}$	$C_L = 15\,pF$	t_{PHL}	30	50	80	ns
von I_B nach $\bar{Q}$	$C_T = 80\,pF$	t_{PHL}	20	40	65	ns
von I_{A1} oder I_{A2} nach Q		t_{PLH}	25	45	70	ns
von I_B nach Q		t_{PLH}	15	35	55	ns
mit internem Widerstand (Anschluß 9 und 14 verbunden) $C_L = 15\,pF$, $C_T = 80\,pF$, $R_T = \infty$		t_Q	70	110	150	ns
mit Kapazität $C_T = 0$ (Anschluß 10 und 11 offen, 9 und 14 verbunden) $C_L = 15\,pF$, $R_T = \infty$		t_Q	20	30	50	ns
mit externem Widerstand $C_T = 100\,pF$, $C_L = 15\,pF$, $R_T = 10\,K\Omega$		t_Q	600	700	800	ns
(Anschluß 9 offen) $C_T = 1\,\mu F$, $C_L = 15\,pF$, $R_T = 10\,K\Omega$		t_Q	6	7	8	ms
minimale Eingangsimpulsdauer $C_L = 15\,pF$, $C_T = 80\,pF$, $R_T = \infty$ (9 und 14 verbunden)		t_I		30	50	ns

Logische Daten

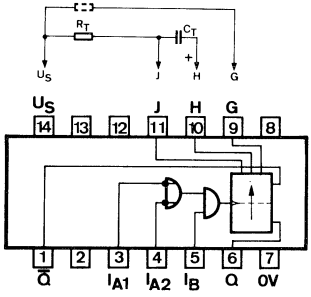
Ausgangslastfaktor pro Ausgang	F_Q	10
Eingangslastfaktor:		
an I_{A1} oder I_{A2}	F_I	1
an I_B	F_I	2



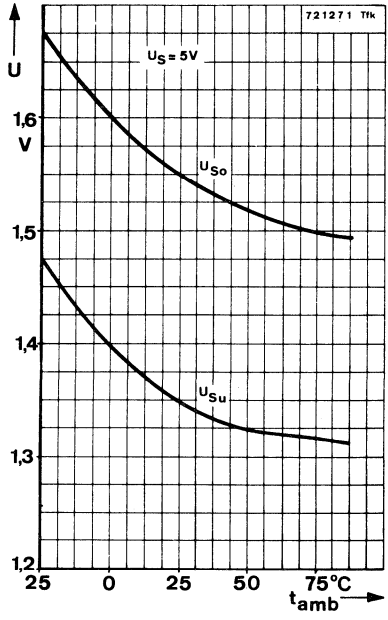
DIP 14-polig

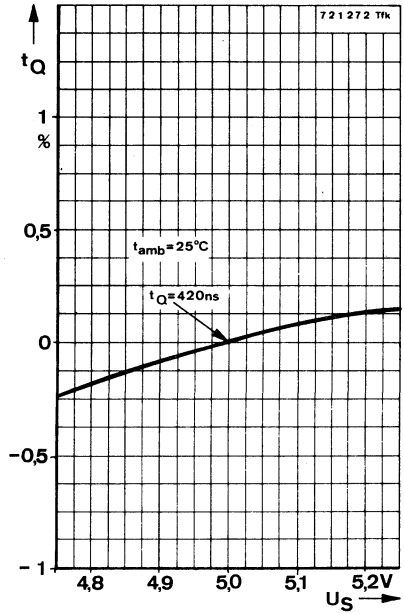
Absolute Grenzdaten

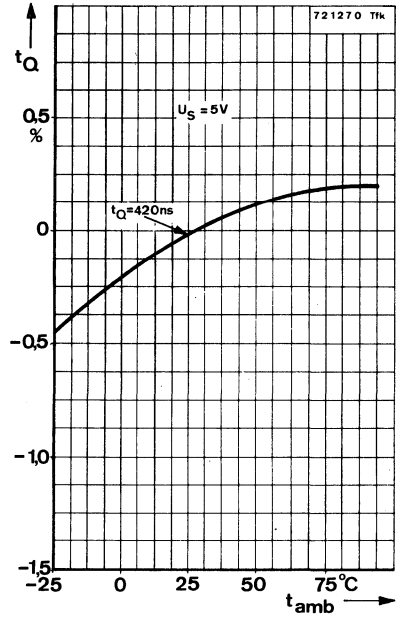
Speisespannung	U_S	7,0	V
Eingangsspannung	U_I	−1,5...5,5	V
Eingangsspannung an J, H, G	U_I	−5,5...7	V
Statische Störsicherheit	U_{SS}	0,4	V
Betriebstemperatur	t_{amb}	0...70	°C
Lagerungstemperatur	t_{stg}	−65...150	°C

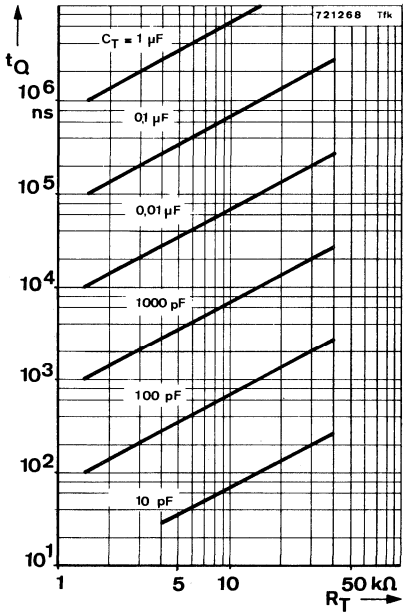


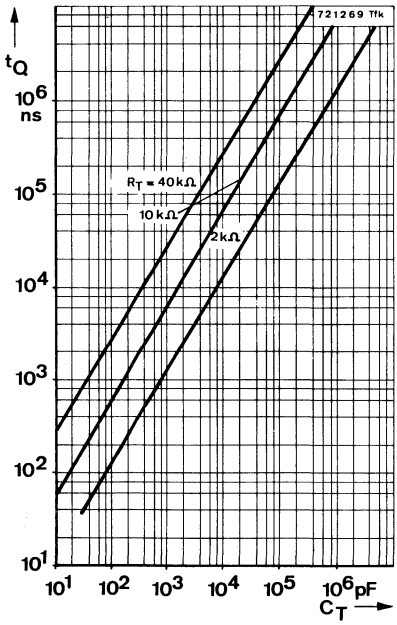
Anschlußanordnung
Ansicht von oben




721272 Tfk
tQ
1
%
0,5
0
−0,5
−1
4,8
4,9
5,0
5,1
5,2V
US
tamb=25°C
tQ=420ns


721270 Tfk
tQ
0,5
%
0
−0,5
−1,0
−1,5
−25
0
25
50
75°C
tamb
US=5V
tQ=420ns


721268 Tfk
tQ
10^6
ns
10^5
10^4
10^3
10^2
10^1
1
5
10
50 kΩ
RT
CT = 1 µF
0,1 µF
0,01 µF
1000 pF
100 pF
10 pF

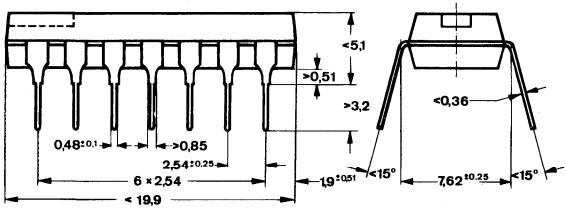

721269 Tfk
tQ
10^6
ns
10^5
10^4
10^3
10^2
10^1
10^1
10^2
10^3
10^4
10^5
10^6 pF
CT
RT = 40 kΩ
10 kΩ
2 kΩ

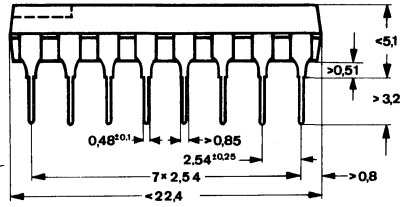
Nachtriggerbare monostabile Kippstufen

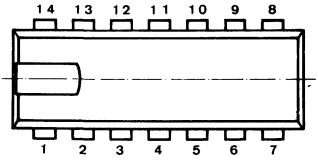
TL 74122 N: Nachtriggerbare monostabile Kippstufe mit Rückstelleingang
TL 74123 N, TL 84123 N: Zwei nachtriggerbare monostabile Kippstufen mit Rückstelleingang.

Die A-Eingänge triggern die Kippstufe bei Übergang von H auf L während die anderen Eingänge auf H liegen.
Die B-Eingänge triggern bei Übergang von L auf H, während I_A auf L und $\overline{R}$ auf H liegt.
Bei L am Rückstelleingang $\overline{R}$ sind die Eingänge gesperrt und die Ausgänge Q ($\overline{Q}$) gehen auf L (H) zurück.
Die Schaltungen können in getriggertem Zustand erneut getriggert werden, so daß die Dauer des Ausgangsimpulses vom letzten Triggerimpuls bestimmt wird (siehe Impulsdiagramm).
Die Ausgangsimpulsdauer t_Q ist im wesentlichen eine Funktion der Zeitkomponenten R_T und C_T.
Die Kapazität C_T wird zwischen Anschluß H und J (positiv) gelegt, der Widerstand R_T zwischen J und U_S.
Bei der Schaltung TL 74122 N ist zusätzlich ein interner Widerstand R_{int} von nominal 10 kΩ am Anschluß G verfügbar.
Die Ausgangsimpulsdauer t_Q für $C_T \leqq 1000$ pF ist aus dem Diagramm ersichtlich. Bei $C_T > 1000$ pF und bei Verwendung von Elektrolyt-Kondensatoren ist eine Schutzdiode 1 N 4151 am Anschluß J nötig. Der Widerstand R_T darf dabei max. 30 kΩ betragen. Die Ausgangsimpulsdauer ergibt sich dann zu:

$$t_Q = 0{,}28 \cdot R_T \cdot C_T \cdot \left(1 + \frac{0{,}7}{R_T}\right)$$

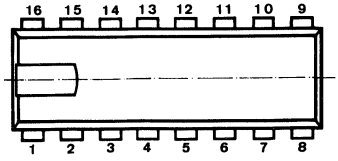






DIP 14-polig

TL 74122 N



DIP 16-polig

TL 74123 N / TL 84123 N

Statische Kenndaten

im Temperaturbereich 0...70° C
TL 74... 0...70° C
TL 84... −25...85° C

		Min.	Typ.	Max.	
Speisespannung	U_S	4,75	5,0	5,25	V
H-Eingangsspannung	U_{IH}	2			V
$U_S = 4{,}75$ V					
L-Eingangsspannung	U_{IL}			0,8	V
$U_S = 4{,}75$ V					
Eingangsklemmspannung	$-U_I$			1,5	V
$U_S = 4{,}75$ V, $-I_I = 12$ mA					
H-Ausgangsspannung	U_{QH}	2,4			V
$U_S = 4{,}75$ V, $-I_Q = 800$ µA					
L-Ausgangsspannung	U_{QL}		0,22	0,4	V
$U_S = 4{,}75$ V, $I_Q = 16$ mA					
H-Eingangsstrom:					
an I_A, I_B					
$U_S = 5{,}25$ V,					
$U_{IH} = 2{,}4$ V	I_{IH}			40	µA
$U_I = 5{,}5$ V	I_I			1	mA
an $\overline{R}$					
$U_S = 5{,}25$ V,					
$U_{IH} = 2{,}4$ V	I_{IH}			80	µA
$U_I = 5{,}5$ V	I_I			1	mA
L-Eingangsstrom					
$U_S = 5{,}25$ V, $U_{IL} = 0{,}4$ V					
an I_A, I_B	$-I_{IL}$			1,6	mA
an $\overline{R}$	$-I_{IL}$			3,2	mA
Kurzschlußausgangsstrom	$-I_Q$	10		40	mA
$U_S = 5{,}25$ V					
Speisestrom:					
$U_S = 5{,}25$ V					
TL 74122 N	I_S		23	28	mA
TL 74123 N, TL 84123 N	I_S		46	65	mA

Schaltzeiten

bei $U_S = 5{,}0\,V$, $t_{amb} = 25°\,C$

			Min.	Typ.	Max.	
Signal-Laufzeit:						
von I_A nach Q	$C_T = 0$, $R_T = 5\,k\Omega$, $C_L = 15\,pF$, $R_L = 400\,\Omega$	t_{PLH}		22	33	ns
von I_B nach Q		t_{PLH}		19	28	ns
von I_A nach $\bar{Q}$		t_{PHL}		30	40	ns
von I_B nach $\bar{Q}$		t_{PHL}		27	36	ns
von $\bar{R}$ nach Q		t_{PHL}		18	27	ns
von $\bar{R}$ nach $\bar{Q}$		t_{PLH}		30	40	ns
Minimale Ausgangsimpulsdauer		t_Q		45	65	ns
Ausgangsimpulsdauer $C_T = 1000\,pF$; $R_T = 10\,k\Omega$ $C_L = 15\,pF$; $R_L = 400\,\Omega$		t_Q	3,08	3,42	3,76	µs
Haltezeit		t_H	40			ns
Vorbereitungszeit		t_V	40			ns
Rückstellimpulsdauer		t_{pR}	40			ns

RC-Glied

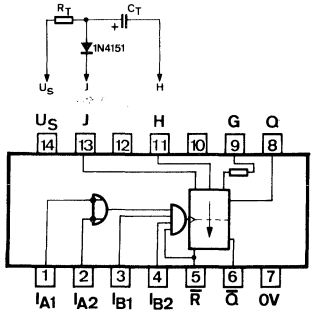
Widerstand	R_T	5		50	kΩ
Kapazität	C_T	keine Beschränkung			
Innere Kapazität am Anschluß J	C_{QJ}			50	pF

Absolute Grenzdaten

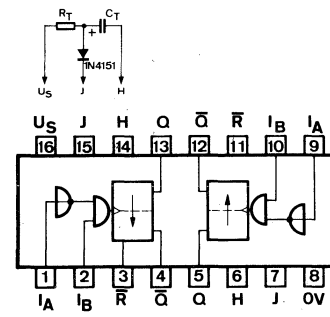
Speisespannung	U_S	7,0	V
Eingangsspannung	U_I	−1,5...5,5	V
Differenzspannung zwischen zwei Eingängen	U_I	5,5	V
Statische Störsicherheit	U_{SS}	0,4	V
Betriebstemperatur TL 74...	t_{amb}	0...70	°C
Betriebstemperatur TL 84...	t_{amb}	−25...85	°C
Lagerungstemperatur	t_{stg}	−65...150	°C

Logische Daten

Ausgangslastfaktor:		
H-Signal	F_{QH}	20
L-Signal	F_{QL}	10
Eingangslastfaktor:		
I_A, I_B	F_I	1
$\bar{R}$	F_I	2



TL 74122 N



TL 74123 N/TL 84123 N

Anschlußanordnungen, Ansicht von oben

Logisches Verhalten

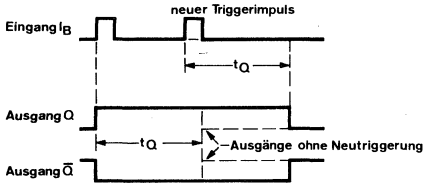
Eingänge				Ausgänge	
I_{A1}	I_{A2}	I_{B1}	I_{B2}	Q	$\bar{Q}$
H	H	X	X	L	H
X	X	L	X	L	H
X	X	X	L	L	H
L	X	H	H	L	H
L	X	⎍	H	⎍	⎍
L	X	H	⎍	⎍	⎍
X	L	H	H	L	H
X	L	⎍	H	⎍	⎍
X	L	H	⎍	⎍	⎍
H	⎍	H	H	⎍	⎍
⎍	⎍	H	H	⎍	⎍
⎍	H	H	H	⎍	⎍

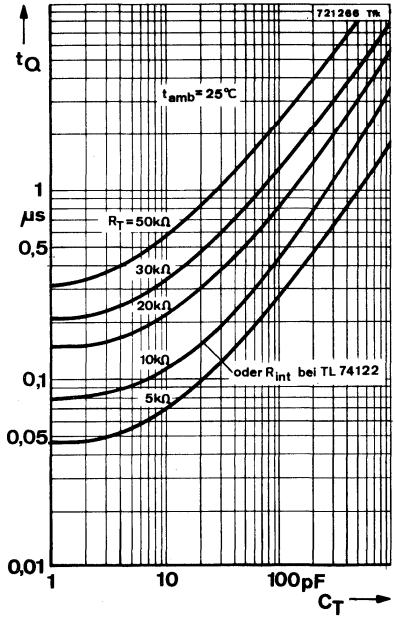
Eingänge		Ausgänge	
I_A	I_B	Q	$\bar{Q}$
H	X	L	H
X	L	L	H
L	⎍	⎍	⎍
⎍	H	⎍	⎍

Anmerkungen:

X ≙ H- oder L-Signal
⎍ = ein H-Impuls
⎍ = ein L-Impuls
⎍ = Impulswechsel von L- auf H-Signal
⎍ = Impulswechsel von H- auf L-Signal

Impulsdiagramm





BCD-Dezimal-Dekoder und Treiber für Ziffernanzeigeröhren

Die Schaltung TL 74141 N dekodiert binäre Dezimalzahlen.
Integrierte, hochsperrende Treibertransistoren in den Ausgängen ermöglichen das direkte Ansteuern von Ziffernanzeigeröhren. Die Eingänge des TL 74141 N sind direkt an die Ausgänge der Dezimalzähler TL 7490 N, TL 74190 N, TL 74192 N, TL 74196 N, TL 74160 N, TL 74162 N anschließbar, wobei I_A mit Q_1, I_B mit Q_2, I_C mit Q_3 und I_D mit Q_4 verbunden wird.
Binäre Eingangsinformationen zwischen 10 und 15 werden nicht angezeigt (Pseudotetraden-Ausblendung). Dadurch kann ohne großen Aufwand eine automatische Nullausblendung realisiert werden.
Zusätzlich zu den im Vorwort angegebenen Grenzdaten gilt:

Statische Kenndaten

im Temperaturbereich 0...70° C

		Min.	Typ.	Max.	
Speisespannung	U_S	4,75	5,0	5,25	V
H-Eingangsspannung $U_S = 4{,}75$ V	U_{IH}	2,0			V
L-Eingangsspannung $U_S = 4{,}75$ V	U_{IL}			0,8	V
Eingangsklemmspannung $U_S = 4{,}75$ V, $-I_I = 12$ mA	$-U_I$			1,5	V
L-Ausgangsspannung $U_S = 4{,}75$ V, $I_{QL} = 7$ mA	U_{QL}			2,5	V
Ausgangsspannung, T_Q gesperrt, Eingangsinformation 0 bis 9 $U_S = 5{,}25$ V, $I_Q = 0{,}5$ mA	U_{QH}	60			V
Ausgangsstrom: T_Q gesperrt $U_S = 5{,}25$ V, $U_Q = 55$ V	I_Q			50	µA
T_Q gesperrt, Eingangsinformation 10 bis 15 $U_S = 5{,}25$ V, $U_Q = 30$ V	I_Q			10	µA

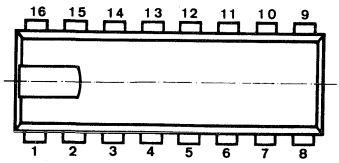
		Min.	Typ.	Max.	
H-Eingangsstrom:					
an I_A					
$U_S = 5{,}5$ V					
$U_{IH} = 2{,}4$ V	I_{IH}			40	µA
$U_I = 5{,}5$ V	I_I			1	mA
an I_B, I_C oder I_D					
$U_S = 5{,}5$ V					
$U_{IH} = 2{,}4$ V	I_{IH}			80	µA
$U_I = 5{,}5$ V	I_I			1	mA
L-Eingangsstrom:					
$U_S = 5{,}5$ V, $U_{IL} = 0{,}4$ V					
an I_A	$-I_{IL}$			1,6	mA
an I_B, I_C oder I_D	$-I_{IL}$			3,2	mA
Speisestrom	I_S		16	25	mA
$U_S = 5{,}25$ V					

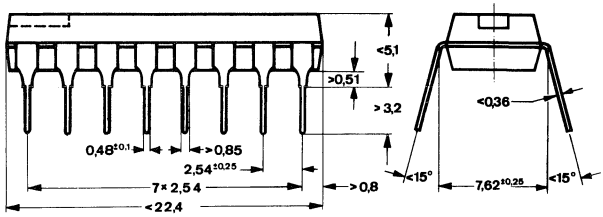
Logische Daten

Eingangslastfaktor:			
an I_A	F_I	1	
an I_B, I_C oder I_D	F_I	2	

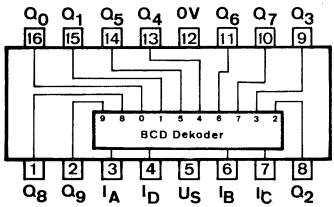
Absolute Grenzdaten

Speisespannung	U_S	7,0	V
Eingangsspannung	U_I	−1,5...5,5	V
Differenzspannung zwischen zwei Eingängen	U_I	5,5	V
Ausgangsspannung	U_Q	60	V
Ausgangsstrom für U_{QH}	I_{QH}	2	mA
Statische Störsicherheit	U_{SS}	0,4	V
Betriebstemperatur	t_{amb}	0...70	°C
Lagerungstemperatur	t_{stg}	−65...150	°C





DIP 16-polig

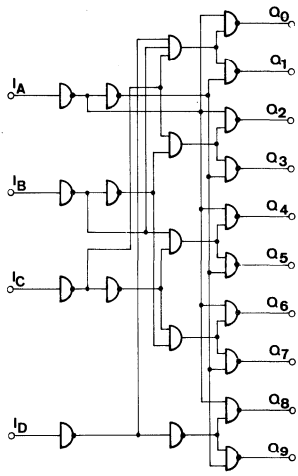


Anschlußanordnung
Ansicht von oben

Logisches Verhalten

BCD-Eingänge				durchgeschalteter Ausgang [1]
I_D	I_C	I_B	I_A	
L	L	L	L	0
L	L	L	H	1
L	L	H	L	2
L	L	H	H	3
L	H	L	L	4
L	H	L	H	5
L	H	H	L	6
L	H	H	H	7
H	L	L	L	8
H	L	L	H	9
H	L	H	L	–
H	L	H	H	–
H	H	L	L	–
H	H	L	H	–
H	H	H	L	–
H	H	H	H	–

Blockschaltbild



[1]) Beim jeweils aufgeführten Ausgang ist der Ausgangstransistor T_Q leitend. Bei allen anderen Ausgängen ist T_Q gesperrt.

Siehe TL 7445 N

16-Bit-Datenselektor/Multiplexer

Die Schaltung TL 74150 N / TL 84150 N besitzt 16 Eingänge I_{E0} bis I_{E15}; an diesen liegen gleichzeitig Informationen an (H- oder L-Signal), die über die Daten-Selektions-Eingänge I_A, I_B, I_C, I_D binär ausgewählt werden können und dann am Ausgang Q invertiert in serieller Reihenfolge erscheinen. Durch H-Signal am Strobe-Eingang I_G wird der Ausgang Q gesperrt (H-Signal), unabhängig von den Eingangs-Zuständen.
Die Schaltungen finden Verwendung bei der seriellen Datenübertragung über eine Leitung in Verbindung mit der Schaltung TL 74154 N, TL 84154 N.

Statische Kenndaten

im Temperaturbereich
TL 74... 0...70° C
TL 84... −25...85° C

		Min.	Typ.	Max.	
Speisespannung	U_S	4,75	5,0	5,25	V
H-Eingangsspannung $U_S = 4{,}75$ V	U_{IH}	2,0			V
L-Eingangsspannung $U_S = 4{,}75$ V	U_{IL}			0,8	V
Eingangsklemmspannung $U_S = 4{,}75$ V, $-I_I = 12$ mA	$-U_I$			1,5	V
H-Ausgangsspannung $U_S = 4{,}75$ V, $-I_{QH} = 800$ µA, $U_{IH} = 2$ V	U_{QH}	2,4			V
L-Ausgangsspannung $U_S = 4{,}75$ V, $I_{QL} = 16$ mA, $U_{IL} = 0{,}8$ V	U_{QL}			0,4	V
Eingangsstrom pro Eingang $U_S = 5{,}25$ V, $U_I = 5{,}5$ V	I_I			1	mA
H-Eingangsstrom pro Eingang $U_S = 5{,}25$ V, $U_{IH} = 2{,}4$ V	I_{IH}			40	µA
L-Eingangsstrom pro Eingang $U_S = 5{,}25$ V, $U_{IL} = 0{,}4$ V	$-I_{IL}$			1,6	mA
Kurzschlußausgangsstrom $U_S = 5{,}25$ V, $U_{QL} = 0$ V	$-I_Q$	18		55	mA
Speisestrom $U_S = 5{,}25$ V, $U_I = 4{,}5$ V	I_S		40	68	mA

Schaltzeiten

bei $U_S = 5{,}0$ V, $t_{amb} = 25°$ C, $F_Q = 10$

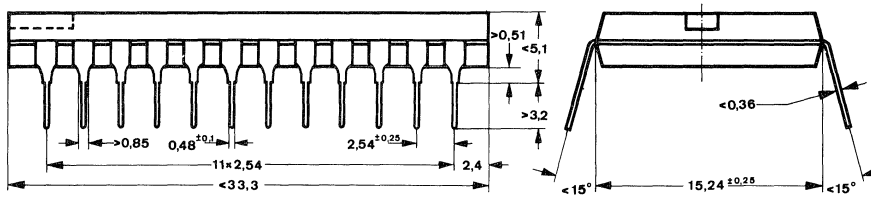
			Min.	Typ.	Max.	
Signal-Laufzeiten:						
von I_A, I_B, I_C, I_D nach Q	$R_L = 400\,\Omega$, $C_L = 15$ pF	t_{PHL}		22	33	ns
		t_{PLH}		23	35	ns
von I_G nach Q		t_{PHL}		21	30	ns
		t_{PLH}		15,5	24	ns
von I_0 bis I_{15} nach Q		t_{PHL}		8,5	14	ns
		t_{PLH}		13	20	ns

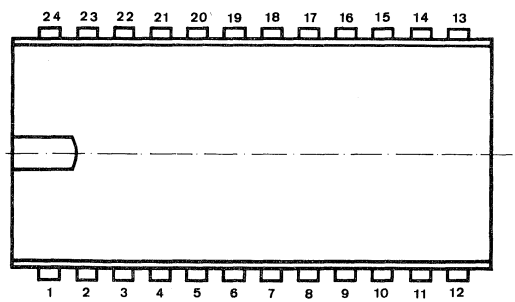
Logische Daten

Ausgangslastfaktor:			
H-Signal	F_{QH}	20	
L-Signal	F_{QL}	10	
Eingangslastfaktor pro Eingang	F_I	1	

Absolute Grenzdaten

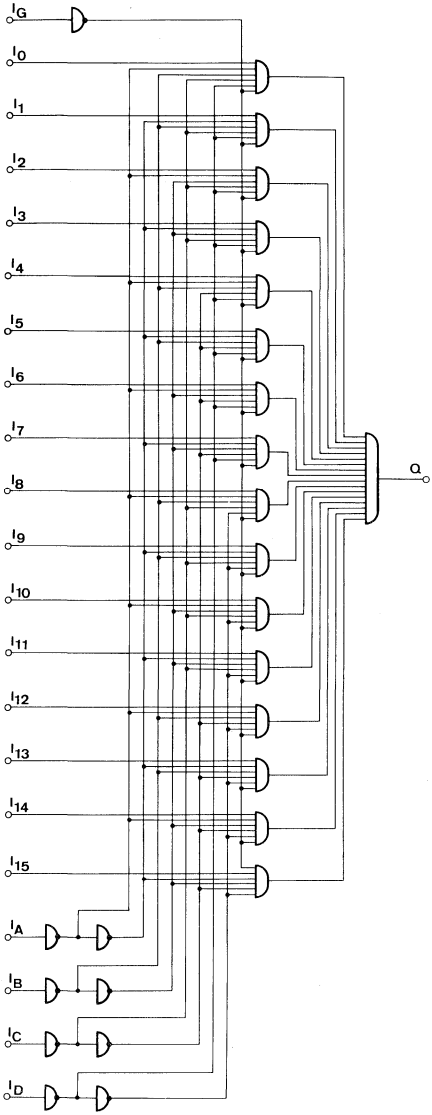
Speisespannung	U_S	7,0	V
Eingangsspannung	U_I	−1,5...5,5	V
Statische Störsicherheit	U_{SS}	0,4	V
Betriebstemperatur TL 74...	t_{amb}	0...70	°C
Betriebstemperatur TL 84...	t_{amb}	−25...85	°C
Lagerungstemperatur	t_{stg}	−65...150	°C

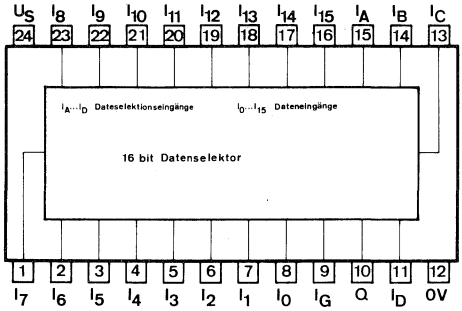




DIP 24-polig

Blockschaltbild





Anschlußanordnung
Ansicht von oben

Logisches Verhalten

I_D	I_C	I_B	I_A	I_G	I_0	I_1	I_2	I_3	I_4	I_5	I_6	I_7	I_8	I_9	I_{10}	I_{11}	I_{12}	I_{13}	I_{14}	I_{15}	Q
X	X	X	X	H	X	X	X	X	X	X	X	X	X	X	X	X	X	X	X	X	H
L	L	L	L	L	L	X	X	X	X	X	X	X	X	X	X	X	X	X	X	X	H
L	L	L	L	L	H	X	X	X	X	X	X	X	X	X	X	X	X	X	X	X	L
L	L	L	H	L	X	L	X	X	X	X	X	X	X	X	X	X	X	X	X	X	H
L	L	L	H	L	X	H	X	X	X	X	X	X	X	X	X	X	X	X	X	X	L
L	L	H	L	L	X	X	L	X	X	X	X	X	X	X	X	X	X	X	X	X	H
L	L	H	L	L	X	X	H	X	X	X	X	X	X	X	X	X	X	X	X	X	L
L	L	H	H	L	X	X	X	L	X	X	X	X	X	X	X	X	X	X	X	X	H
L	L	H	H	L	X	X	X	H	X	X	X	X	X	X	X	X	X	X	X	X	L
L	H	L	L	L	X	X	X	X	L	X	X	X	X	X	X	X	X	X	X	X	H
L	H	L	L	L	X	X	X	X	H	X	X	X	X	X	X	X	X	X	X	X	L
L	H	L	H	L	X	X	X	X	X	L	X	X	X	X	X	X	X	X	X	X	H
L	H	L	H	L	X	X	X	X	X	H	X	X	X	X	X	X	X	X	X	X	L
L	H	H	L	L	X	X	X	X	X	X	L	X	X	X	X	X	X	X	X	X	H
L	H	H	L	L	X	X	X	X	X	X	X	X	X	X	X	X	X	X	X	X	L
L	H	H	H	L	X	X	X	X	X	X	X	L	X	X	X	X	X	X	X	X	H
L	H	H	H	L	X	X	X	X	X	X	X	H	X	X	X	X	X	X	X	X	L
H	L	L	L	L	X	X	X	X	X	X	X	X	L	X	X	X	X	X	X	X	H
H	L	L	L	L	X	X	X	X	X	X	X	X	H	X	X	X	X	X	X	X	L
H	L	L	H	L	X	X	X	X	X	X	X	X	X	L	X	X	X	X	X	X	H
H	L	L	H	L	X	X	X	X	X	X	X	X	X	H	X	X	X	X	X	X	L
H	L	H	L	L	X	X	X	X	X	X	X	X	X	X	L	X	X	X	X	X	H
H	L	H	L	L	X	X	X	X	X	X	X	X	X	X	H	X	X	X	X	X	L
H	L	H	H	L	X	X	X	X	X	X	X	X	X	X	X	L	X	X	X	X	H
H	L	H	H	L	X	X	X	X	X	X	X	X	X	X	X	H	X	X	X	X	L
H	H	L	L	L	X	X	X	X	X	X	X	X	X	X	X	X	L	X	X	X	H
H	H	L	L	L	X	X	X	X	X	X	X	X	X	X	X	X	H	X	X	X	L
H	H	L	H	L	X	X	X	X	X	X	X	X	X	X	X	X	X	L	X	X	H
H	H	L	H	L	X	X	X	X	X	X	X	X	X	X	X	X	X	H	X	X	L
H	H	H	L	L	X	X	X	X	X	X	X	X	X	X	X	X	X	X	L	X	H
H	H	H	L	L	X	X	X	X	X	X	X	X	X	X	X	X	X	X	H	X	L
H	H	H	H	L	X	X	X	X	X	X	X	X	X	X	X	X	X	X	X	L	H
H	H	H	H	L	X	X	X	X	X	X	X	X	X	X	X	X	X	X	X	H	L

X ≙ H- oder L-Signal

Acht-Bit-Datenselektor/Multiplexer

Die Schaltung TL 74151 N/TL 84151 N besitzt 8 Eingänge I_0 bis I_7; an diesen liegen gleichzeitig Informationen an (H- oder L-Signal), die über die Daten-Selektions-Eingänge I_A, I_B, I_C, binär ausgewählt werden können und dann am Ausgang Q invertiert in serieller Reihenfolge erscheinen. Durch H-Signal am Strobe-Eingang wird der Ausgang Q gesperrt, unabhängig von den Eingangs-Zuständen.
Die Schaltungen finden Verwendung bei der seriellen Datenübertragung über eine Leitung in Verbindung mit der Schaltung TL 74154 N/TL 84154 N.

Statische Kenndaten

im Temperaturbereich
TL 74... 0...70° C
TL 84... −25...85° C

		Min.	Typ.	Max.	
Speisespannung	U_S	4,75	5,0	5,25	V
H-Eingangsspannung $U_S = 4{,}75$ V	U_{IH}	2,0			V
L-Eingangsspannung $U_S = 4{,}75$ V	U_{IL}			0,8	V
Eingangsklemmspannung $U_S = 4{,}75$ V, $-I_I = 12$ mA	$-U_I$			1,5	V
H-Ausgangsspannung $U_S = 4{,}75$ V, $-I_{QH} = 800$ µA, $U_{IH} = 2$ V	U_{QH}	2,4			V
L-Ausgangsspannung $U_S = 4{,}75$ V, $I_{QL} = 16$ mA, $U_{IL} = 0{,}8$ V	U_{QL}			0,4	V
Eingangsstrom pro Eingang $U_S = 5{,}25$ V, $U_I = 5{,}5$ V	I_I			1	mA
H-Eingangsstrom pro Eingang $U_S = 5{,}25$ V, $U_{IH} = 2{,}4$ V	I_{IH}			40	µA
L-Eingangsstrom pro Eingang $U_S = 5{,}25$ V, $U_{IL} = 0{,}4$ V	$-I_{IL}$			1,6	mA
Kurzschlußausgangsstrom pro Ausgang $U_S = 5{,}25$ V, $U_{QL} = 0$ V	$-I_Q$	18		55	mA
Speisestrom $U_S = 5{,}25$ V, $U_I = 4{,}5$ V	I_S		29	48	mA

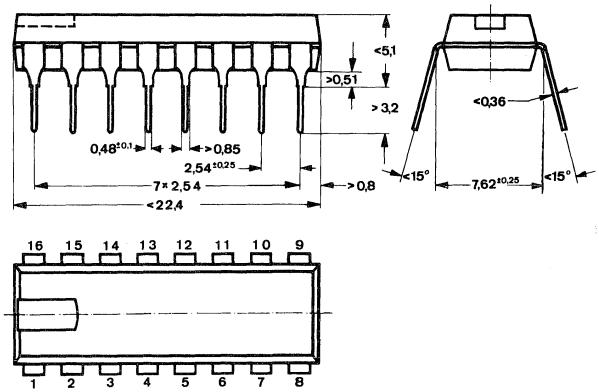
Schaltzeiten

bei $U_S = 5{,}0\,V$, $t_{amb} = 25°\,C$, $F_Q = 10$

			Min.	Typ.	Max.	
Signal-Laufzeiten:						
von I_A, I_B, I_C nach $\bar{Q}$	$R_L = 400\,\Omega$, $C_L = 15\,pF$	t_{PHL}		20	30	ns
		t_{PLH}		35	52	ns
von I_A, I_B, I_C nach Q		t_{PHL}		22	33	ns
		t_{PLH}		23	35	ns
von Strobe nach $\bar{Q}$		t_{PHL}		19	30	ns
		t_{PLH}		35	52	ns
von Strobe nach Q		t_{PHL}		21	30	ns
		t_{PLH}		15,5	24	ns
von I_0 bis I_7 nach $\bar{Q}$		t_{PHL}		16	24	ns
		t_{PLH}		19	29	ns
von I_0 bis I_7 nach Q		t_{PHL}		8,5	14	ns
		t_{PLH}		13	20	ns

Logische Daten

Ausgangslastfaktor:		
H-Signal	F_{QH}	20
L-Signal	F_{QL}	10
Eingangslastfaktor pro Eingang	F_I	1

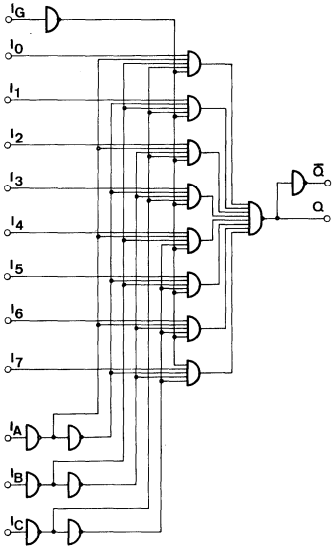


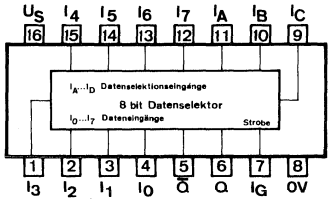
DIP 16-polig

Absolute Grenzdaten

Speisespannung	U_S	7,0	V
Eingangsspannung	U_I	−1,5...5,5	V
Statische Störsicherheit	U_{SS}	0,4	V
Betriebstemperatur TL 74...	t_{amb}	0...70	°C
Betriebstemperatur TL 84...	t_{amb}	−25...85	°C
Lagerungstemperatur	t_{stg}	−65...150	°C

Blockschaltbild





Anschlußanordnung
Ansicht von oben

Logisches Verhalten

I_C	I_B	I_A	I_G	I_0	I_1	I_2	I_3	I_4	I_5	I_6	I_7	Q	$\bar{Q}$
X	X	X	H	X	X	X	X	X	X	X	X	H	L
L	L	L	L	L	X	X	X	X	X	X	X	H	L
L	L	L	L	H	X	X	X	X	X	X	X	L	H
L	L	H	L	X	L	X	X	X	X	X	X	H	L
L	L	H	L	X	H	X	X	X	X	X	X	L	H
L	H	L	L	X	X	L	X	X	X	X	X	H	L
L	H	L	L	X	X	H	X	X	X	X	X	L	H
L	H	H	L	X	X	X	L	X	X	X	X	H	L
L	H	H	L	X	X	X	H	X	X	X	X	L	H
H	L	L	L	X	X	X	X	L	X	X	X	H	L
H	L	L	L	X	X	X	X	H	X	X	X	L	H
H	L	H	L	X	X	X	X	X	L	X	X	H	L
H	L	H	L	X	X	X	X	X	H	X	X	L	H
H	H	L	L	X	X	X	X	X	X	L	X	H	L
H	H	L	L	X	X	X	X	X	X	H	X	L	H
H	H	H	L	X	X	X	X	X	X	X	L	H	L
H	H	H	L	X	X	X	X	X	X	X	H	L	H

X ≙ H- oder L-Signal

Zweifach-Vier-Bit-Datenselektor/Multiplexer

Die Schaltung TL 74153 N nimmt über die Daten-Eingänge 1 I_{C0} bis 1 I_{C3} und 2 I_{C0} bis 2 I_{C3} jeweils binär-codierte Vier-Bit-Worte parallel auf und gibt sie abhängig von den gemeinsamen Daten-Selektions-Eingängen I_A und I_B in serieller Reihenfolge an den Ausgängen 1Q und 2Q ab. H-Signal an den Strobe-Eingängen 1 I_G und 2 I_G sperrt die Ausgänge. Die Schaltung eignet sich zur seriellen Datenübertragung in Verbindung mit der Schaltung TL 74155 N.

Statische Kenndaten

im Temperaturbereich 0...70° C

		Min.	Typ.	Max.	
Speisespannung	U_S	4,75	5,0	5,25	V
H-Eingangsspannung $U_S = 4{,}75$ V	U_{IH}	2,0			V
L-Eingangsspannung $U_S = 4{,}75$ V	U_{IL}			0,8	V
Eingangsklemmspannung $U_S = 4{,}75$ V, $-I_I = 12$ mA	$-U_I$			1,5	V
H-Ausgangsspannung $U_S = 4{,}75$ V, $-I_{QH} = 800$ µA, $U_{IH} = 2$ V	U_{QH}	2,4	3,1		V
L-Ausgangsspannung $U_S = 4{,}75$ V, $I_{QL} = 16$ mA, $U_{IL} = 0{,}8$ V	U_{QL}		0,2	0,4	V
Eingangsstrom pro Eingang $U_S = 5{,}25$ V, $U_I = 5{,}5$ V	I_I			1	mA
H-Eingangsstrom pro Eingang $U_S = 5{,}25$ V, $U_{IH} = 2{,}4$ V	I_{IH}			40	µA
L-Eingangsstrom pro Eingang $U_S = 5{,}25$ V, $U_{IL} = 0{,}4$ V	$-I_{IL}$			1,6	mA
Kurzschlußausgangsstrom pro Ausgang $U_S = 5{,}25$ V	$-I_Q$	18		57	mA
L-Speisestrom $U_S = 5{,}25$ V, $U_Q = U_{QL}$	I_{SL}		36	60	mA

Schaltzeiten

bei $U_S = 5{,}0\,V$, $t_{amb} = 25°\,C$, $F_Q = 10$

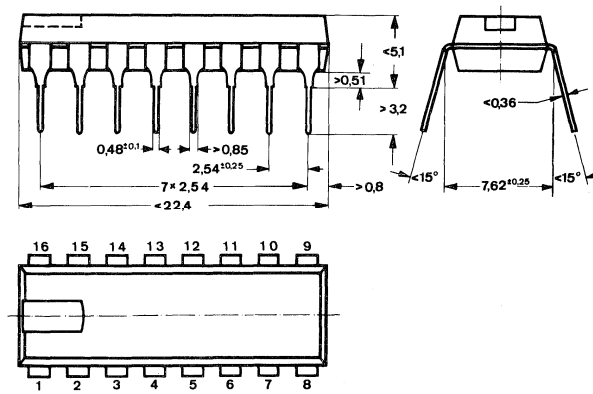
			Min.	Typ.	Max.	
Signal-Laufzeiten:						
von $I_{C0}, I_{C1}, I_{C2}, I_{C3}$ nach Q	$R_L = 400\,\Omega$, $C_L = 30\,pF$	t_{PLH}		12	18	ns
		t_{PHL}		15	23	ns
von I_A und I_B nach Q		t_{PLH}		22	34	ns
		t_{PHL}		22	34	ns
von I_G nach Q		t_{PLH}		19	30	ns
		t_{PHL}		15	23	ns

Logische Daten

Ausgangslastfaktor:			
H-Signal	F_{QH}	20	
L-Signal	F_{QL}	10	
Eingangslastfaktor	F_I	1	

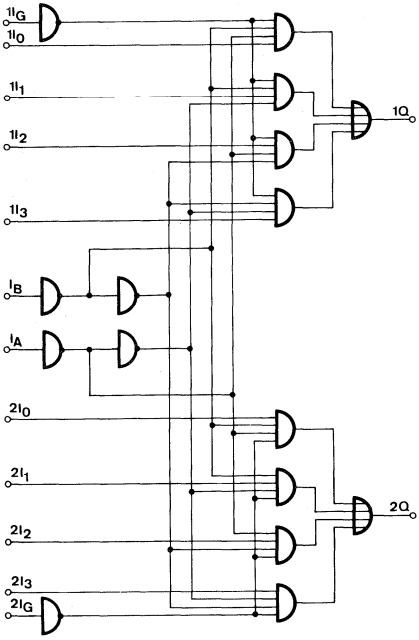
Absolute Grenzdaten

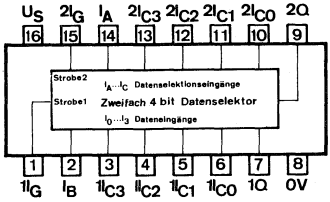
Speisespannung	U_S	7,0	V
Eingangsspannung	U_I	−1,5...5,5	V
Statische Störsicherheit	U_{SS}	0,4	V
Betriebstemperatur	t_{amb}	0...70	°C
Lagerungstemperatur	t_{stg}	−65...150	°C



DIP 16-polig

Blockschaltbild





Anschlußanordnung
Ansicht von oben

Logisches Verhalten

Daten-Selektions-Eingang		Daten-Eingänge				Strobe	Ausgang
I_B	I_A	I_{C0}	I_{C1}	I_{C2}	I_{C3}	I_G	Q
X	X	X	X	X	X	H	L
L	L	L	X	X	X	L	L
L	L	H	X	X	X	L	H
L	H	X	L	X	X	L	L
L	H	X	H	X	X	L	H
H	L	X	X	L	X	L	L
H	L	X	X	H	X	L	H
H	H	X	X	X	L	L	L
H	H	X	X	X	H	L	H

X ≙ H- oder L-Signal
Die Eingänge I_A und I_B gelten für beide Multiplexer gleichzeitig.

Vier-Bit-Binärdekoder/Demultiplexer

Die Schaltung TL 74154 N/TL 84154 N nimmt binär-codierte Vier-Bit-Wörter an den Eingängen I_A, I_B, I_C, I_D auf und steuert damit einen der 16 Ausgänge (Q_0 bis Q_{15}) auf L-Signal, wenn die Strobe-Eingänge I_{G1} und I_{G2} auf L-Signal liegen. Erhält einer oder beide Strobe-Eingänge H-Signal, schalten alle Ausgänge auf H-Potential.

Statische Kenndaten

im Temperaturbereich
TL 74... 0...70° C
TL 84... −25...85° C

		Min.	Typ.	Max.	
Speisespannung	U_S	4,75		5,25	V
H-Eingangsspannung $U_S = 4{,}75$ V	U_{IH}	2			V
L-Eingangsspannung $U_S = 4{,}75$ V	U_{IL}			0,8	V
Eingangsklemmspannung $U_S = 4{,}75$ V, $-I_I = 12$ mA	$-U_I$			1,5	V
H-Ausgangsspannung $U_S = 4{,}75$ V, $U_{IH} = 2$ V $U_{IL} = 0{,}8$ V, $-I_{QH} = 800$ µA	U_{QH}	2,4			V
L-Ausgangsspannung $U_S = 4{,}75$ V, $U_{IH} = 2$ V $U_{IL} = 0{,}8$ V, $I_{QL} = 16$ mA	U_{QL}			0,4	V
Eingangsstrom pro Eingang $U_S = 5{,}25$ V, $U_I = 5{,}5$ V	I_I			1	mA
H-Eingangsstrom pro Eingang $U_S = 5{,}25$ V, $U_I = 2{,}4$ V	I_{IH}			40	µA
L-Eingangsstrom pro Eingang $U_S = 5{,}25$ V, $U_I = 0{,}4$ V	$-I_{IL}$			1,6	mA
Kurzschlußausgangsstrom pro Ausgang $U_S = 5{,}25$ V	$-I_Q$	18		57	mA
Speisestrom $U_S = 5{,}25$ V	I_S		34	56	mA

Schaltzeiten

bei $U_S = 5\,V$, $t_{amb} = 25°\,C$, $F_Q = 10$

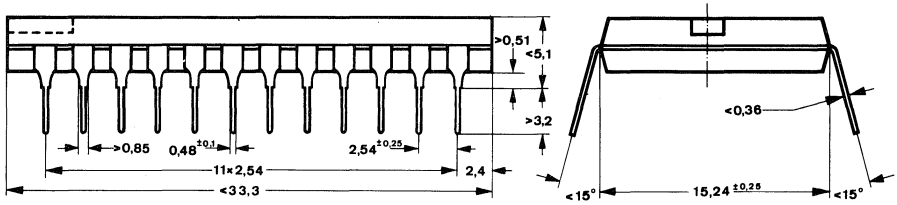
			Min.	Typ.	Max.	
Signal-Laufzeit:						
von I_A, I_B, I_C oder I_D zu den Ausgängen	$R_L = 400\,\Omega$, $C_L = 15\,pF$	t_{PLH}		24	36	ns
		t_{PHL}		22	33	ns
von I_{G1} oder I_{G2} zu den Ausgängen		t_{PLH}		20	30	ns
		t_{PHL}		18	27	ns

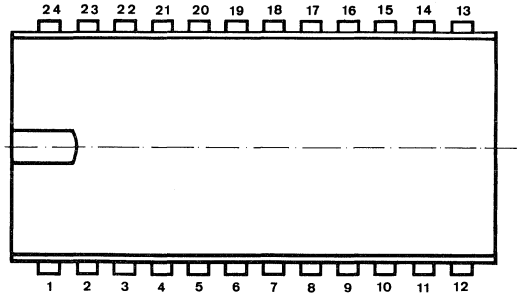
Logische Daten

Ausgangslastfaktor:			
H-Signal	F_{QH}	20	
L-Signal	F_{QL}	10	
Eingangslastfaktor pro Eingang	F_I	1	

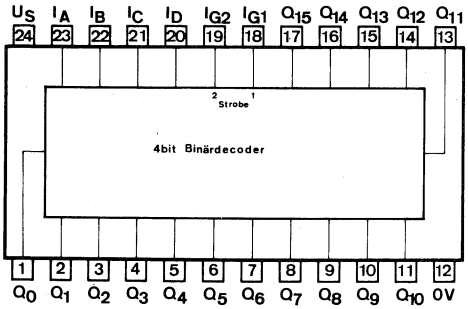
Absolute Grenzdaten

Speisespannung	U_S	7,0	V
Eingangsspannung	U_I	−1,5...5,5	V
Statische Störsicherheit	U_{SS}	0,4	V
Betriebstemperatur TL 74...	t_{amb}	0...70	°C
Betriebstemperatur TL 84...	t_{amb}	−25...85	°C
Lagerungstemperatur	t_{stg}	−65...150	°C



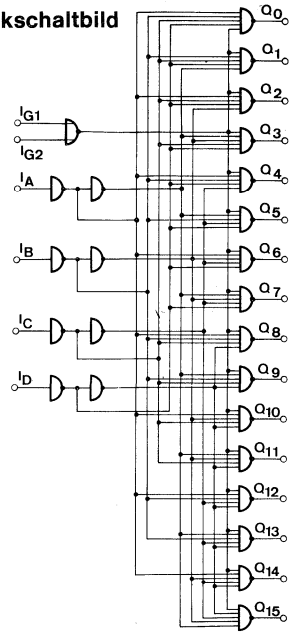


DIP 24-polig



Anschlußanordnung
Ansicht von oben

Blockschaltbild



Logisches Verhalten

Strobe																					
I_{G1}	I_{G2}	I_D	I_C	I_B	I_A	Q_0	Q_1	Q_2	Q_3	Q_4	Q_5	Q_6	Q_7	Q_8	Q_9	Q_{10}	Q_{11}	Q_{12}	Q_{13}	Q_{14}	Q_{15}
L	L	L	L	L	L	L	H	H	H	H	H	H	H	H	H	H	H	H	H	H	H
L	L	L	L	L	H	H	L	H	H	H	H	H	H	H	H	H	H	H	H	H	H
L	L	L	L	H	L	H	H	L	H	H	H	H	H	H	H	H	H	H	H	H	H
L	L	L	L	H	H	H	H	H	L	H	H	H	H	H	H	H	H	H	H	H	H
L	L	L	H	L	L	H	H	H	H	L	H	H	H	H	H	H	H	H	H	H	H
L	L	L	H	L	H	H	H	H	H	H	L	H	H	H	H	H	H	H	H	H	H
L	L	L	H	H	L	H	H	H	H	H	H	L	H	H	H	H	H	H	H	H	H
L	L	L	H	H	H	H	H	H	H	H	H	H	L	H	H	H	H	H	H	H	H
L	L	H	L	L	L	H	H	H	H	H	H	H	H	L	H	H	H	H	H	H	H
L	L	H	L	L	H	H	H	H	H	H	H	H	H	H	L	H	H	H	H	H	H
L	L	H	L	H	L	H	H	H	H	H	H	H	H	H	H	L	H	H	H	H	H
L	L	H	L	H	H	H	H	H	H	H	H	H	H	H	H	H	L	H	H	H	H
L	L	H	H	L	L	H	H	H	H	H	H	H	H	H	H	H	H	L	H	H	H
L	L	H	H	L	H	H	H	H	H	H	H	H	H	H	H	H	H	H	L	H	H
L	L	H	H	H	L	H	H	H	H	H	H	H	H	H	H	H	H	H	H	L	H
L	L	H	H	H	H	H	H	H	H	H	H	H	H	H	H	H	H	H	H	H	L
L	H	X	X	X	X	H	H	H	H	H	H	H	H	H	H	H	H	H	H	H	H
H	L	X	X	X	X	H	H	H	H	H	H	H	H	H	H	H	H	H	H	H	H
H	H	X	X	X	X	H	H	H	H	H	H	H	H	H	H	H	H	H	H	H	H

X ≙ H- oder L-Signal

Zwei 2-Bit-Binärdecoder/Demultiplexer

Die Schaltung TL 74155 N ist am Ausgang mit einer Gegentakt-Endstufe, die Schaltung TL 74156 N mit einem offenen Kollektorausgang ($I_{QL} \leqq 16$ mA) ausgeführt.

Verwendungsmöglichkeiten:

a) Zwei Zwei-Bit-Binärdecoder
Die Schaltung nimmt binär-codierte Zwei-Bit-Worte an den Eingängen I_A und I_B auf und steuert damit jeweils ein Ausgangspaar der Ausgänge $1Q_0$ bis $1Q_3$ und $2Q_0$ bis $2Q_3$ an. Die Information liegt an den Ausgängen als L-Signal an, vorausgesetzt die entsprechenden Strobe-Eingänge $1I_G$ und $2I_G$ liegen auf H-Signal, sowie Eingang $1I_C$ auf H-Signal und Eingang $2I_C$ auf L-Signal.

b) Drei-Bit-Binärdecoder
Zunächst müssen die Strobe-Eingänge $1I_G$ und $2I_G$ zu G, sowie die Eingänge $1I_C$ und $2I_C$ zu C extern verbunden werden. Der Baustein nimmt binär-codierte Drei-Bit-Worte an den Eingängen I_A, I_B, I_C auf und steuert damit einen der Ausgänge $2Q_0$ bis $1Q_3$ an, vorausgesetzt Strobe I_G liegt auf L-Signal.

c) Zweifach Demultiplexer
Über die Daten-Eingänge $1I_C$ und $2I_C$ werden Informationen (H- oder L-Signal) angeboten und an den Ausgängen $1Q_0$ bis $1Q_3$ und $2Q_0$ bis $2Q_3$ angezeigt, welche über die gemeinsamen Daten-Selektions-Eingänge I_A und I_B binär ausgewählt werden. Durch H-Signal an den Strobe-Eingängen $1I_G$ und $2I_G$ können die entsprechenden Ausgänge gesperrt werden (H-Signal). Dadurch wird eine Serien-Parallel-Umsetzung von 2×1 Leitung auf 2×4 Leitungen verwirklicht. (Verbindung mit der Schaltung TL 74153 N am Leitungsanfang).

d) Einfacher Demultiplexer
Zunächst werden die Strobe-Eingänge $1I_G$ und $2I_G$ zu G extern verknüpft und als Daten-Eingang verwendet. Die Eingänge $1I_C$ und $2I_C$ werden zu I_C extern verknüpft und als Daten-Selektions-Eingang verwendet.
Über den Daten-Eingang I_G werden Informationen angeboten und an den Ausgängen $2Q_0$ bis $1Q_3$ angezeigt, welche über die Daten-Selektions-Eingänge I_A, I_B, I_C binär ausgewählt werden. Dadurch wird eine Serien-Parallel-Umsetzung von 1 Leitung auf 8 Leitungen verwirklicht.

Statische Kenndaten

im Temperaturbereich 0...70° C

		Min.	Typ.	Max.	
Speisespannung	U_S	4,75	5,0	5,25	V
H-Eingangsspannung $U_S = 4{,}75$ V	U_{IH}	2,0			V
L-Eingangsspannung $U_S = 4{,}75$ V	U_{IL}			0,8	V
Eingangsklemmspannung $U_S = 4{,}75$ V, $-I_I = 12$ mA	$-U_I$			1,5	V
H-Ausgangsspannung bei TL 74155 N $U_S = 4{,}75$ V, $U_{IH} = 2{,}0$ V, $-I_{QH} = 800$ µA	U_{QH}	2,4			V
H-Ausgangsstrom bei TL 74156 N pro Ausgang $U_S = 4{,}75$ V, $U_{IH} = 2{,}0$ V, $U_{QH} = 5{,}5$ V	I_{QH}			250	µA
L-Ausgangsspannung $U_S = 4{,}75$ V, $U_{IL} = 0{,}8$ V, $I_{QL} = 16$ mA	U_{QL}			0,4	V
Eingangsstrom pro Eingang $U_S = 5{,}25$ V, $U_I = 5{,}5$ V	I_I			1	mA
H-Eingangsstrom pro Eingang $U_S = 5{,}25$ V, $U_{IH} = 2{,}4$ V	I_{IH}			40	µA
L-Eingangsstrom pro Eingang $U_S = 5{,}25$ V, $U_{IL} = 0{,}4$ V	$-I_{IL}$			1,6	mA
Kurzschlußausgangsstrom pro Ausgang bei TL 74155 N $U_S = 5{,}25$ V	$-I_Q$	18		57	mA
Speisestrom $U_S = 5{,}25$ V	I_S		25	40	mA

Schaltzeiten

bei $U_S = 5{,}0\,V$, $t_{amb} = 25°\,C$, $F_Q = 10$

			Min.	Typ.	Max.	
Signal-Laufzeiten:						
TL 74155 N						
von $I_A, I_B, 2I_C, 1I_G, 2I_G$ nach Q	$R_L = 400\,\Omega$, $C_L = 15\,pF$	t_{PLH}		13	20	ns
		t_{PHL}		18	27	ns
von I_A oder I_B bei 3 Zustandsänderungen nach Q		t_{PLH}		21	32	ns
		t_{PHL}		21	32	ns
von $1I_C$ nach Q		t_{PLH}		16	24	ns
		t_{PHL}		20	30	ns
TL 74156 N						
von $I_A, I_B, 2I_C, 1I_G, 2I_G$ nach Q		t_{PLH}		15	23	ns
		t_{PHL}		20	30	ns
von I_A oder I_B bei 3 Zustandsänderungen nach Q		t_{PLH}		23	34	ns
		t_{PHL}		23	34	ns
von $1I_C$ nach Q		t_{PLH}		18	27	ns
		t_{PHL}		22	33	ns

Logische Daten

Ausgangslastfaktor bei TL 74155 N		
H-Signal	F_{QH}	20
L-Signal	F_{QL}	10
Eingangslastfaktor	F_I	1

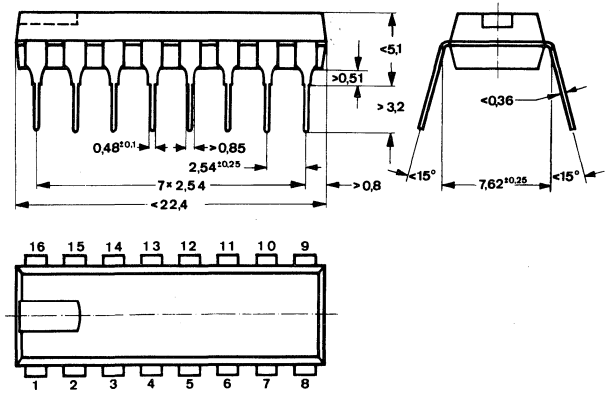
Logisches Verhalten als Zwei 2-Bit-Binärdecoder und Zweifach Demultiplexer

Daten-Selektions-Eingang		Strobe	Daten-Eingang	Ausgänge				Strobe	Daten-Eingang	Ausgänge			
I_B	I_A	$1I_G$	$1I_C$	$1Q_0$	$1Q_1$	$1Q_2$	$1Q_3$	$2I_C$	$2I_G$	$2Q_0$	$2Q_1$	$2Q_2$	$2Q_3$
X	X	H	X	H	H	H	H	H	X	H	H	H	H
L	L	L	H	L	H	H	H	L	L	L	H	H	H
L	H	L	H	H	L	H	H	L	L	H	L	H	H
H	L	L	H	H	H	L	H	L	L	H	H	L	H
H	H	L	H	H	H	H	L	L	L	H	H	H	L
X	X	X	L	H	H	H	H	X	H	H	H	H	H

X ≙ H- oder L-Signal

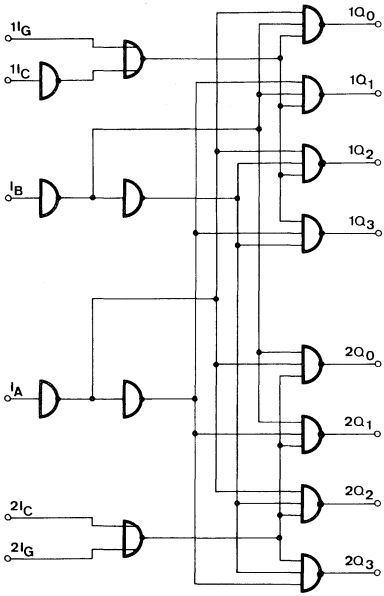
Absolute Grenzdaten

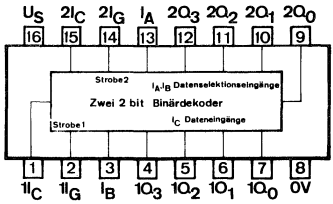
Speisespannung	U_S	7,0	V
Eingangsspannung	U_I	−1,5...5,5	V
Statische Störsicherheit	U_{SS}	0,4	V
Betriebstemperatur	t_{amb}	0...70	°C
Lagerungstemperatur	t_{stg}	−65...150	°C



DIP 16-polig

Blockschaltbild





Anschlußanordnung
Ansicht von oben

Logisches Verhalten als 3-Bit-Binärdecoder und Einfacher Demultiplexer

Daten-Selektions-Eingang			Strobe oder Daten-Eing.	Ausgänge							
I_C [1]	I_B	I_A	I_G [2]	$2Q_0$	$2Q_1$	$2Q_2$	$2Q_3$	$1Q_0$	$1Q_1$	$1Q_2$	$1Q_3$
X	X	X	H	H	H	H	H	H	H	H	H
L	L	L	L	L	H	H	H	H	H	H	H
L	L	H	L	H	L	H	H	H	H	H	H
L	H	L	L	H	H	L	H	H	H	H	H
L	H	H	L	H	H	H	L	H	H	H	H
H	L	L	L	H	H	H	H	L	H	H	H
H	L	H	L	H	H	H	H	H	L	H	H
H	H	L	L	H	H	H	H	H	H	L	H
H	H	H	L	H	H	H	H	H	H	H	L

X ≙ H- oder L-Signal

[1] $I_C = 1I_G$ und $2I_G$ extern verknüpft
[2] $I_G = 1I_G$ und $2I_G$ extern verknüpft

TL 74160 N: Synchroner Dezimalzähler mit Stelleingängen und taktunabhängigem Rückstelleingang.

TL 74161 N: Synchroner Dezimalzähler mit Stelleingängen und taktabhängigem Rückstelleingang.

TL 74162 N: Synchroner Vier-Bit-Binärzähler mit Stelleingängen und taktunabhängigem Rückstelleingang.

TL 74163 N: Synchroner Vier-Bit-Binärzähler mit Stelleingängen und taktabhängigem Rückstelleingang.

Die Schaltungen eignen sich für schnelle synchrone Zählketten. Die Steuerung der nachfolgenden Stufen erfolgt dabei jeweils über die Verbindung Übertrag zu Freigabe.
Die Taktfrequenz liegt bei typisch 32 MHz.
Die Funktion der Zähler ist im Impulsdiagramm aufgezeigt.

Statische Kenndaten

im Temperaturbereich 0...70° C

		Min.	Typ.	Max.	
Speisespannung	U_S	4,75	5,0	5,25	V
H-Eingangsspannung $U_S = 4{,}75$ V	U_{IH}	2,0			V
L-Eingangsspannung $U_S = 4{,}75$ V	U_{IL}			0,8	V
Eingangsklemmspannung $U_S = 4{,}75$ V, $-I_I = 12$ mA	$-U_I$			1,5	V
H-Ausgangsspannung $U_S = 4{,}75$ V, $-I_{QH} = 800$ µA $U_{IH} = 2$ V, $U_{IL} = 0{,}8$ V	U_{QH}	2,4			V
L-Ausgangsspannung $U_S = 4{,}75$ V, $I_{QL} = 16$ mA, $U_{IL} = 0{,}8$ V	U_{QL}			0,4	V
Eingangsstrom pro Eingang $U_S = 5{,}25$ V, $U_I = 5{,}5$ V	I_I			1	mA
H-Eingangsstrom: $U_S = 5{,}25$ V, $U_{IH} = 2{,}4$ V					
an T und FE_2	I_{IH}			80	µA
übrige Eingänge	I_{IH}			40	µA
L-Eingangsstrom: $U_S = 5{,}25$ V, $U_{IL} = 0{,}4$ V					
an T und FE_2	$-I_{IL}$			3,2	mA
übrige Eingänge	$-I_{IL}$			1,6	mA

		Min.	Typ.	Max.	
Kurzschlußausgangsstrom $U_S = 5{,}25\,V$	$-I_Q$	18		57	mA
H-Speisestrom $U_S = 5{,}25\,V$	I_{SH}		59	94	mA
L-Speisestrom $U_S = 5{,}25\,V$	I_{SL}		63	101	mA

Schaltzeiten

bei $U_S = 5{,}0\,V$, $t_{amb} = 25°\,C$, $F_Q = 10$

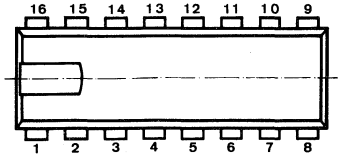
Taktimpulsdauer		t_{pT}	25			ns
Rückstellimpulsdauer		t_{pR}	20			ns
Vorbereitungszeit		t_V	20			ns
Haltezeit	$R_L = 400\,\Omega$ $C_L = 15\,pF$	t_H	0			ns
Maximale Zählfrequenz		f_Z	25	32		MHz
Signal-Laufzeiten:						
von T nach Ü:		t_{PLH}		23	35	ns
		t_{PHL}		23	35	ns
von T nach Q		t_{PLH}		13	20	ns
		t_{PHL}		15	23	ns
von FE_2 nach Ü		t_{PLH}		8	13	ns
		t_{PHL}		10	15	ns
von $\overline{R}$ nach Q		t_{PHL}		20	30	ns

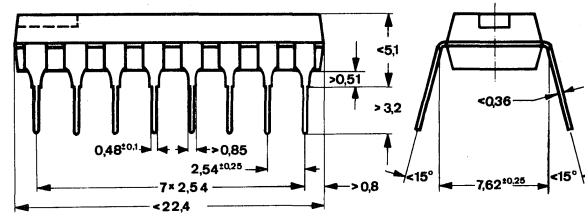
Logische Daten

Ausgangslastfaktor:				
H-Signal	F_{QH}		20	
L-Signal	F_{QL}		10	
Eingangslastfaktor:				
T oder FE_2	F_I		2	
übrige Eingänge	F_I		1	

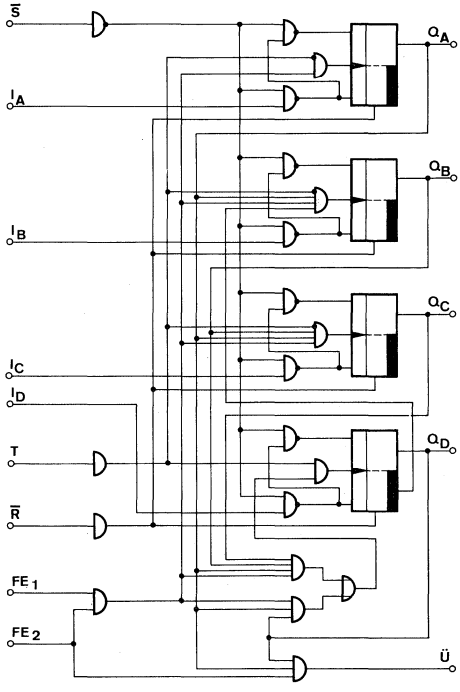
Absolute Grenzdaten

Speisespannung	U_S	7,0	V
Eingangsspannung	U_I	−1,5...5,5	V
Differenzspannung zwischen zwei Eingängen	U_I	5,5	V
Statische Störsicherheit	U_{SS}	0,4	V
Betriebstemperatur	t_{amb}	0...70	°C
Lagerungstemperatur	t_{stg}	−65...150	°C

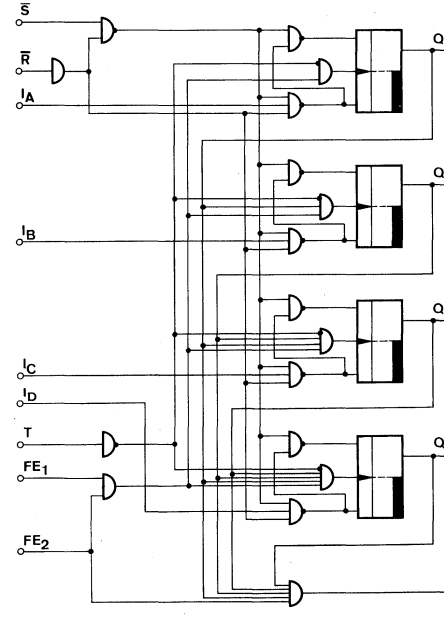




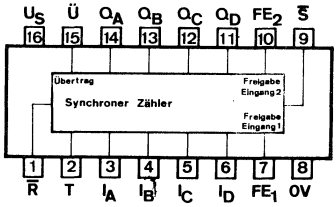
DIP 16-polig



TL 74160
TL 74162

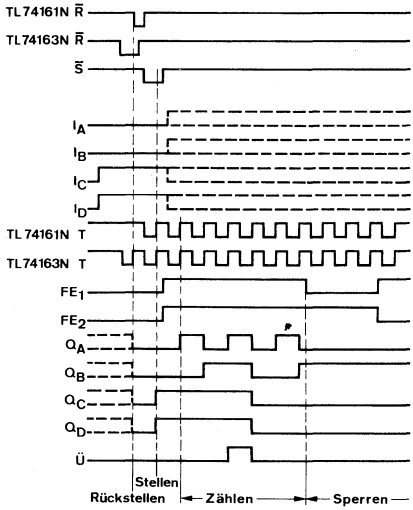


TL 74161
TL 74163



Anschlußanordnung
Ansicht von oben

Impulsdiagramm



Rückstell-, Stell-, Zähl- und Sperr-Bedingungen

Folgendes Beispiel wird nachstehend aufgezeigt: Rückstellen der Ausgänge auf Null; Stellen der Ausgänge nach den Eingangs-Zuständen, hier binär Zwölf; Zählen von Dreizehn bis Zwei (mit Übertrags-Impuls); Sperren.

Acht-Bit-Schieberegister mit Parallelausgabe

Die Schaltung TL 74164 N bzw. TL 84164 N nimmt über die Serien-Eingänge I_A und I_B Daten auf und schiebt sie während der positiven Taktflanke durch das Register. Die Information liegt parallel an den Ausgängen Q_A bis Q_H an. Das Schieberegister eignet sich zum Speichern und Registrieren von Daten, Parallel-Serien-Umsetzung bis zu einer Taktfrequenz von 36 MHz.

Statische Kenndaten

im Temperaturbereich
TL 74... 0...70° C
TL 84... −25...85° C

		Min.	Typ.	Max.	
Speisespannung	U_S	4,75	5,0	5,25	V
H-Eingangsspannung $U_S = 4{,}75$ V	U_{IH}	2,0			V
L-Eingangsspannung $U_S = 4{,}75$ V	U_{IL}			0,8	V
Eingangsklemmspannung $U_S = 4{,}75$ V, $-I_I = 12$ mA	$-U_I$			1,5	V
H-Ausgangsspannung $U_S = 4{,}75$ V, $-I_{QH} = 400$ µA, $U_{IH} = 2$ V, $U_{IL} = 0{,}8$ V	U_{QH}	2,4			V
L-Ausgangsspannung $U_S = 4{,}75$ V, $I_{QL} = 8$ mA, $U_{IH} = 2$ V, $U_{IL} = 0{,}8$ V	U_{QL}			0,4	V
Eingangsstrom pro Eingang $U_S = 5{,}25$ V, $U_I = 5{,}5$ V	I_I			1	mA
H-Eingangsstrom pro Eingang $U_S = 5{,}25$ V, $U_{IH} = 2{,}4$ V	I_{IH}			40	µA
L-Eingangsstrom pro Eingang $U_S = 5{,}25$ V, $U_{IL} = 0{,}4$ V	$-I_{IL}$			1,6	mA
Kurzschlußausgangsstrom $U_S = 5{,}25$ V	$-I_Q$	9		27,5	mA
Speisestrom $U_S = 5{,}25$ V					
T = L	I_{SL}		30		mA
T = H	I_{SH}		37	54	mA

Schaltzeiten

bei $U_S = 5{,}0\,V$, $t_{amb} = 25°\,C$, $F_Q = 5$

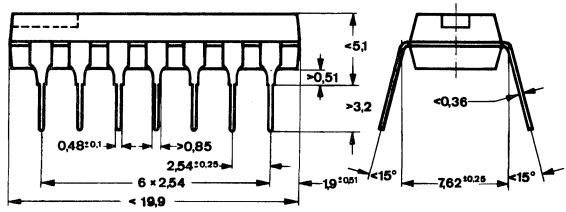
			Min.	Typ.	Max.	
Taktimpulsdauer		t_{pT}	20			ns
Vorbereitungszeit		t_V	15			ns
Maximale Taktfrequenz	$R_L = 800\,\Omega$	f_Z	25	36		MHz
Haltezeit	$R_L = 800\,\Omega$	t_H	0			ns
$C_L = 15\,pF$						
Signal-Laufzeiten:						
von R nach Q						
$C_L = 15\,pF$	$R_L = 800\,\Omega$	t_{PHL}		24	36	ns
$C_L = 50\,pF$	$R_L = 800\,\Omega$	t_{PHL}		28	42	ns
von T nach Q						
$C_L = 15\,pF$	$R_L = 800\,\Omega$	t_{PLH}	8	17	27	ns
$C_L = 50\,pF$	$R_L = 800\,\Omega$	t_{PLH}	10	20	30	ns
von T nach Q						
$C_L = 15\,pF$	$R_L = 800\,\Omega$	t_{PHL}	10	21	32	ns
$C_L = 50\,pF$	$R_L = 800\,\Omega$	t_{PHL}	10	25	37	ns

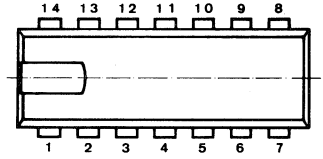
Logische Daten

Ausgangslastfaktor:		
H-Signal	F_{QH}	10
L-Signal	F_{QL}	5
Eingangslastfaktor pro Eingang	F_I	5

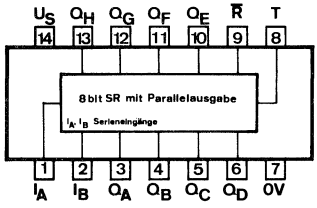
Absolute Grenzdaten

Speisespannung	U_S	7,0	V
Eingangsspannung	U_I	−1,5...5,5	V
Statische Störsicherheit	U_{SS}	0,4	V
Betriebstemperatur TL 74...	t_{amb}	0...70	°C
Betriebstemperatur TL 84...	t_{amb}	−25...85	°C
Lagerungstemperatur	t_{stg}	−65...150	°C



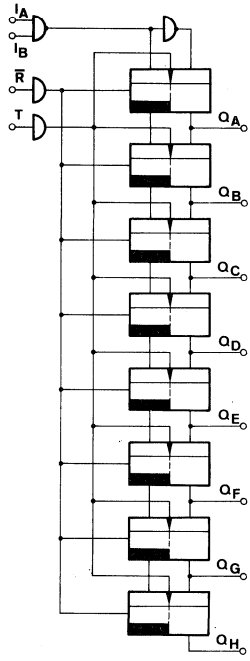


DIP 14-polig



Anschlußanordnung
Ansicht von oben

Blockschaltbild

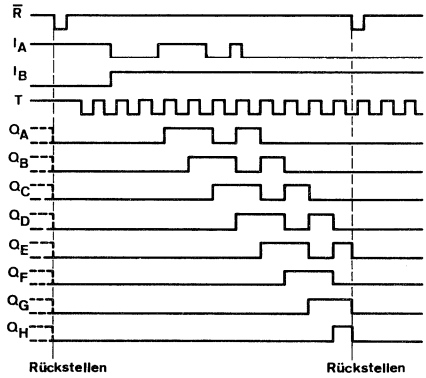


Logisches Verhalten

Serien-Eingänge bei t_n		Ausgang bei t_{n+1}
I_A	I_B	Q_A
H	H	H
L	H	L
H	L	L
L	L	L

t_n = Zeitpunkt vor dem Taktimpuls
t_{n+1} = Zeitpunkt nach dem Taktimpuls

Impulsdiagramm Rückstell-, Sperr- und Schiebe-Bedingungen



Acht-Bit-Schieberegister mit Paralleleingabe

Die Schaltung TL 74165 N ist ein Acht-Bit-Schieberegister, das abhängig vom Stell-Eingang $\overline{S}$-Daten parallel (bei L-Signal, taktunabhängig) über die Daten-Eingänge I_A bis I_H oder seriell (bei H-Signal, taktabhängig) über den Serien-Eingang J aufnimmt und am Ausgang Q_H seriell abgibt. H-Signal am Freigabe-Eingang FE sperrt den Takt T.
Die Funktion des Schieberegisters wird im Impulsdiagramm aufgezeigt.

Statische Kenndaten

im Temperaturbereich 0...70° C

		Min.	Typ.	Max.	
Speisespannung	U_S	4,75	5,0	5,25	V
H-Eingangsspannung $U_S = 4{,}75$ V	U_{IH}	2,0			V
L-Eingangsspannung $U_S = 4{,}75$ V	U_{IL}			0,8	V
Eingangsklemmspannung $U_S = 4{,}75$ V, $-I_I = 12$ mA	$-U_I$			1,5	V
H-Ausgangsspannung $U_S = 4{,}75$ V, $-I_{QH} = 800\ \mu A$ $U_{IH} = 2$ V, $U_{IL} = 0{,}8$ V	U_{QH}	2,4			V
L-Ausgangsspannung $U_S = 4{,}75$ V, $I_{QL} = 16$ mA $U_{IH} = 2$ V, $U_{IL} = 0{,}8$ V	U_{QL}			0,4	V
Eingangsstrom pro Eingang $U_S = 5{,}25$ V, $U_I = 5{,}5$ V	I_I			1	mA
H-Eingangsstrom: $U_S = 5{,}25$ V, $U_{IH} = 2{,}4$ V					
an $\overline{S}$	I_{IH}			80	µA
übrige Eingänge	I_{IH}			40	µA
L-Eingangsstrom: $U_S = 5{,}25$ V, $U_{IL} = 0{,}4$ V					
an $\overline{S}$	$-I_{IL}$			3,2	mA
übrige Eingänge	$-I_{IL}$			1,6	mA
Kurzschlußausgangsstrom $U_S = 5{,}25$ V	$-I_Q$	18		55	mA
Speisestrom $U_S = 5{,}25$ V	I_S		42	63	mA

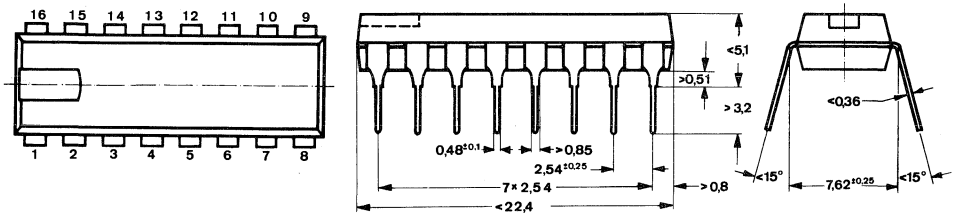
Schaltzeiten

bei $U_S = 5{,}0\,V$, $t_{amb} = 25°\,C$, $F_Q = 10$

			Min.	Typ.	Max.	
Taktimpulsdauer		t_{pT}	25			ns
Stellimpulsdauer		t_{pS}	15			ns
Vorbereitungszeit						
Freigabe		t_V	30			ns
Parallel-Eingänge		t_V	10			ns
Serien-Eingang		t_V	20			ns
Stell-Eingang		t_V	45			ns
Haltezeit		t_H	0			ns
Maximale Zählfrequenz		f_Z	20	26		MHz
Signal-Laufzeiten:						
von $\overline{S}$ nach allen Ausgängen	$R_L = 400$, $C_L = 15\,pF$	t_{PLH}		21	31	ns
		t_{PHL}		27	40	ns
von T nach allen Ausgängen		t_{PLH}		16	24	ns
		t_{PHL}		21	31	ns
von I_H nach Ausgang Q_H		t_{PLH}		11	17	ns
		t_{PHL}		24	36	ns
von I_H nach Ausgang $\overline{Q}_H$		t_{PLH}		18	27	ns
		t_{PHL}		18	27	ns

Logische Daten

Ausgangslastfaktor:		
H-Signal	F_{QH}	20
L-Signal	F_{QL}	10
Eingangslastfaktor:		
am $\overline{S}$-Eingang	F_I	2
übrige Eingänge	F_I	1

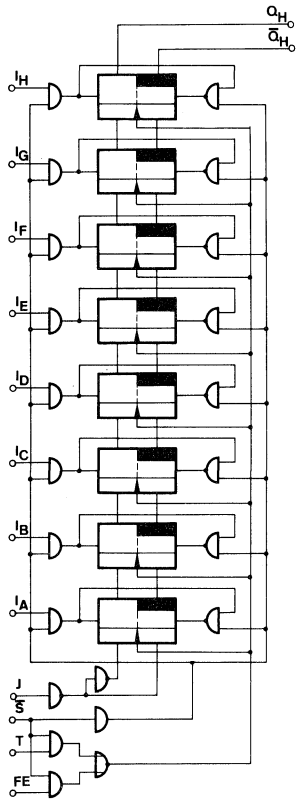


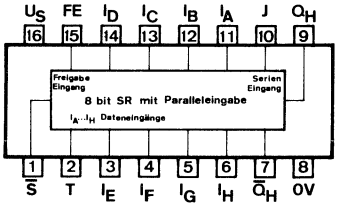
DIP 16-polig

Absolute Grenzdaten

Speisespannung	U_S	7,0	V
Eingangsspannung	U_I	−1,5...5,5	V
Differenzspannung zwischen zwei Eingängen	U_I	5,5	V
Statische Störsicherheit	U_{SS}	0,4	V
Betriebstemperatur	t_{amb}	0...70	°C
Lagerungstemperatur	t_{stg}	−65...150	°C

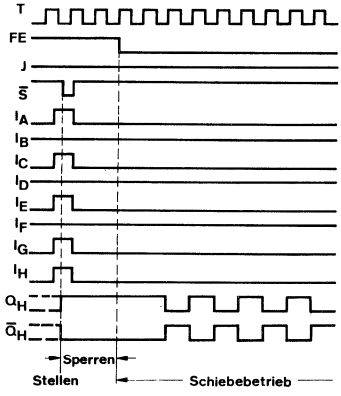
Blockschaltbild





Anschlußanordnung
Ansicht von oben

Impulsdiagramm



Siehe TL 74198 N

Programmierbarer Dezimalfrequenzteiler

Die Schaltung TL 74167 N ist ein Zähler, dessen Teilungsverhältnis $f_Q : f_I$ dezimal über die Eingänge I_A, I_B, I_C, I_D wie folgt vorgewählt werden kann:

$$f_Q = f_I \cdot \frac{M}{10}, \text{ wobei } M = I_D \cdot 2^3 + I_C \cdot 2^2 + I_B \cdot 2^1 + I_A \cdot 2^0 \text{ von dezimal 0 bis 9}$$

Bei Serienschaltungen wird der Freigabe-Ausgang FA der 1. Stufe mit dem Freigabe-Eingang FE und Strobe G der 2. Stufe sowie $\overline{Q}$ der 1. Stufe mit dem Erweiterungs-Eingang der 2. Stufe verbunden; das Resultat liegt an Q der 2. Stufe an.
H-Signal am Eingang S_9 setzt den Teiler in den Zustand dezimal 9.
Die Schaltung ist anwendbar für Rechenoperationen.

Statische Kenndaten

im Temperaturbereich 0...70° C

		Min.	Typ.	Max.	
Speisespannung	U_S	4,75	5,0	5,25	V
H-Eingangsspannung $U_S = 4{,}75$ V	U_{IH}	2,0			V
L-Eingangsspannung $U_S = 4{,}75$ V	U_{IL}			0,8	V
Eingangsklemmspannung $U_S = 4{,}75$ V, $-I_I = 12$ mA	$-U_I$			1,5	V
H-Ausgangsspannung $U_S = 4{,}75$ V, $-I_{QH} = 400$ µA $U_{IH} = 2$ V, $U_{IL} = 0{,}8$ V	U_{QH}	2,4			V
L-Ausgangsspannung $U_S = 4{,}75$ V, $I_{QL} = 16$ mA, $U_{IH} = 2$ V, $U_{IL} = 0{,}8$ V	U_{QL}			0,4	V
Eingangsstrom pro Eingang $U_S = 5{,}25$ V, $U_I = 5{,}5$ V	I_I			1	mA
H-Eingangsstrom: $U_S = 5{,}25$ V, $U_{IH} = 2{,}4$ V					
an T	I_{IH}			80	µA
übrige Eingänge	I_{IH}			40	µA
L-Eingangsstrom: $U_S = 5{,}25$ V, $U_{IL} = 0{,}4$ V					
an T	$-I_{IL}$			3,2	mA
übrige Eingänge	$-I_{IL}$			1,6	mA

		Min.	Typ.	Max.	
Kurzschlußausgangsstrom $U_S = 5{,}25\,V$	$-I_Q$	18		55	mA
H-Speisestrom $U_S = 5{,}25\,V$	I_{SH}		43		mA
L-Speisestrom $U_S = 5{,}25\,V$	I_{SL}		65	99	mA

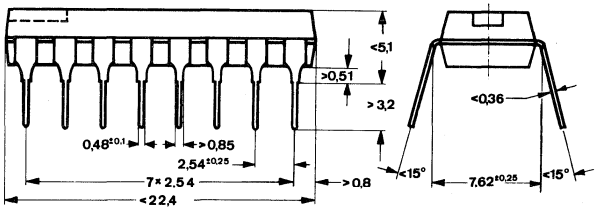
Schaltzeiten

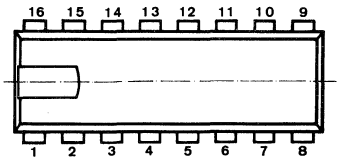
bei $U_S = 5{,}0\,V$, $t_{amb} = 25°\,C$, $F_Q = 10$

Taktimpulsdauer		t_{pT}	20			ns
Vorbereitungszeit		t_V	25			ns
Maximale Zählfrequenz		f_Z	25	32		MHz
Haltezeit		t_H	0		t_{pT} −10	ns
					t_{pT}*−10	ns
Signal-Laufzeiten:	$R_L = 400\,\Omega$					
von T nach Q	$C_L = 15\,pF$	t_{PLH}		26	39	ns
		t_{PHL}		20	30	ns
von G nach Q		t_{PLH}		19	30	ns
		t_{PHL}		22	33	ns

Logische Daten

Ausgangslastfaktor	F_Q	10
Eingangslastfaktor:		
an T	F_I	2
übrige Eingänge	F_I	1



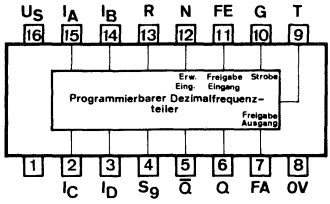


DIP 16-polig

*) t_{PT} = Takt-Periodendauer (clock pulse)

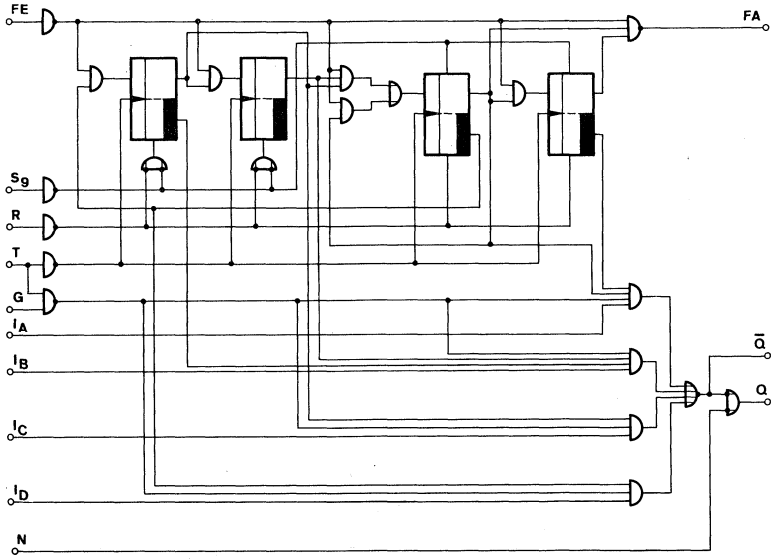
Absolute Grenzdaten

Speisespannung	U_S	7,0	V
Eingangsspannung	U_I	−1,5...5,5	V
Statische Störsicherheit	U_{SS}	0,4	V
Betriebstemperatur	t_{amb}	0...70	°C
Lagerungstemperatur	t_{stg}	−65...150	°C



Anschlußanordnung
Ansicht von oben

Blockschaltbild



Logisches Verhalten

Eingänge									Ausgänge		
									Log. Zustand bzw. Impuls-Zahl		
Rückstell-Eingang R	Freigabe FE	Strobe G	I_D	I_C	I_B	I_A	Anzahl der Takt-Impulse	Erweiterungs-Eingang	Q	$\bar{Q}$	FA
H	X	H	X	X	X	X	X	H	L	H	H
L	L	L	L	L	L	L	10	H	L	H	1
L	L	L	L	L	L	H	10	H	1	1	1
L	L	L	L	L	H	L	10	H	2	2	1
L	L	L	L	L	H	H	10	H	3	3	1
L	L	L	L	H	L	L	10	H	4	4	1
L	L	L	L	H	L	H	10	H	5	5	1
L	L	L	L	H	H	L	10	H	6	6	1
L	L	L	L	H	H	H	10	H	7	7	1
L	L	L	H	L	L	L	10	H	8	8	1
L	L	L	H	L	L	H	10	H	9	9	1
L	L	L	H	L	H	L	10	H	8	8	1
L	L	L	H	L	H	H	10	H	9	9	1
L	L	L	H	H	L	L	10	H	8	8	1
L	L	L	H	H	L	H	10	H	9	9	1
L	L	L	H	H	H	L	10	H	8	8	1
L	L	L	H	H	H	H	10	H	9	9	1
L	L	L	H	L	L	H	10	L	H	9	1

X ≙ H- oder L-Signal

16-Bit-Schreib-Lese-Speicher mit Wörtern zu je vier Bit

Die Schaltung TL 74170 N ist ein schneller Zwischenspeicher, der gleichzeitiges Lesen und Schreiben verschiedener vier-Bit-Wörter ermöglicht. Dabei fällt die Erholzeit weg.
Durch die Dateneingänge D_1, D_2, D_3 und D_4 wird die Information in die Speicher-Flipflops eingeschrieben, die durch die Schreibeingänge W_A und W_B angesteuert werden, vorausgesetzt die Schreib-Freigabe F_W liegt auf L-Signal. Die Zeit zum Einschreiben beträgt 45 ns.
Über die Ausgänge Q_1, Q_2, Q_3 und Q_4 wird die Information aus den Speicher-Flipflops ausgelesen, die durch die Leseeingänge R_A und R_B angesteuert werden, vorausgesetzt die Lese-Freigabe F_R liegt auf L-Signal. Die Information wird beim Auslesen nicht gelöscht. Die Zeit zum Auslesen beträgt 35 ns. Durch die offenen Kollektor-Ausgänge sind wired-AND-Verknüpfungen zum Erweitern möglich.

Statische Kenndaten

im Temperaturbereich 0...70° C

		Min.	Typ.	Max.	
Speisespannung	U_S	4,75		5,25	V
H-Eingangsspannung $U_S = 4{,}75$ V	U_{IH}	2,0			V
L-Eingangsspannung $U_S = 4{,}75$ V	U_{IL}			0,8	V
Eingangsklemmspannung $U_S = 4{,}75$ V, $-I_I = 12$ mA	$-U_I$			1,5	V
L-Ausgangsspannung $U_S = 4{,}75$ V, $I_{QL} = 16$ mA, $U_{IL} = 0{,}8$ V	U_{QL}			0,4	V
H-Ausgangsstrom pro Ausgang $U_S = 4{,}75$ V, $U_{QH} = 5{,}5$ V	I_{QH}			30	µA
Eingangsstrom pro Eingang $U_S = 5{,}25$ V, $U_I = 5{,}5$ V	I_I			1	mA
H-Eingangsstrom pro Eingang $U_S = 5{,}25$ V, $U_{IH} = 2{,}4$ V	I_{IH}			40	µA
L-Eingangsstrom pro Eingang $U_S = 5{,}25$ V, $U_{IL} = 0{,}4$ V	$-I_{IL}$			1,6	mA
Speisestrom $U_S = 5{,}25$ V Tastverhältnis 1:1	I_S		127	140	mA

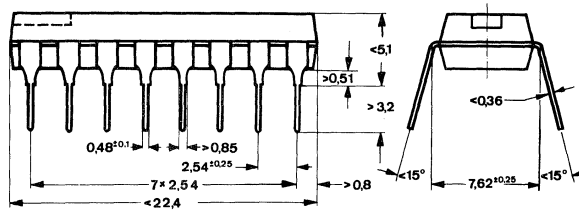
Schaltzeiten

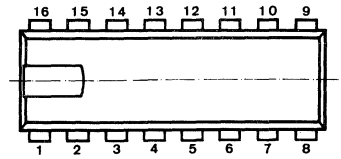
bei U_S = 5,0 V, t_{amb} = 25° C

		Min.	Typ.	Max.	
Schreib- und Lesefreigabeimpulsdauer	t_W	25			ns
Vorbereitungszeit					
an D_1, D_2, D_3, D_4	t_V	10			ns
an W_A, W_B	t_V	15			ns
an R_A, R_B	t_V	5			ns
Haltezeit:					
an D_1, D_2, D_3, D_4	t_H	0			ns
an W_A, W_B	t_H	5			ns
an R_A, R_B	t_H	5			ns
Schreiberholzeit	t_S	25			ns
Signal-Laufzeiten					
von F_R nach Q	t_{PLH}		10	15	ns
R_L = 400 Ω, C_L = 15 pF	t_{PHL}		20	30	ns

Absolute Grenzdaten

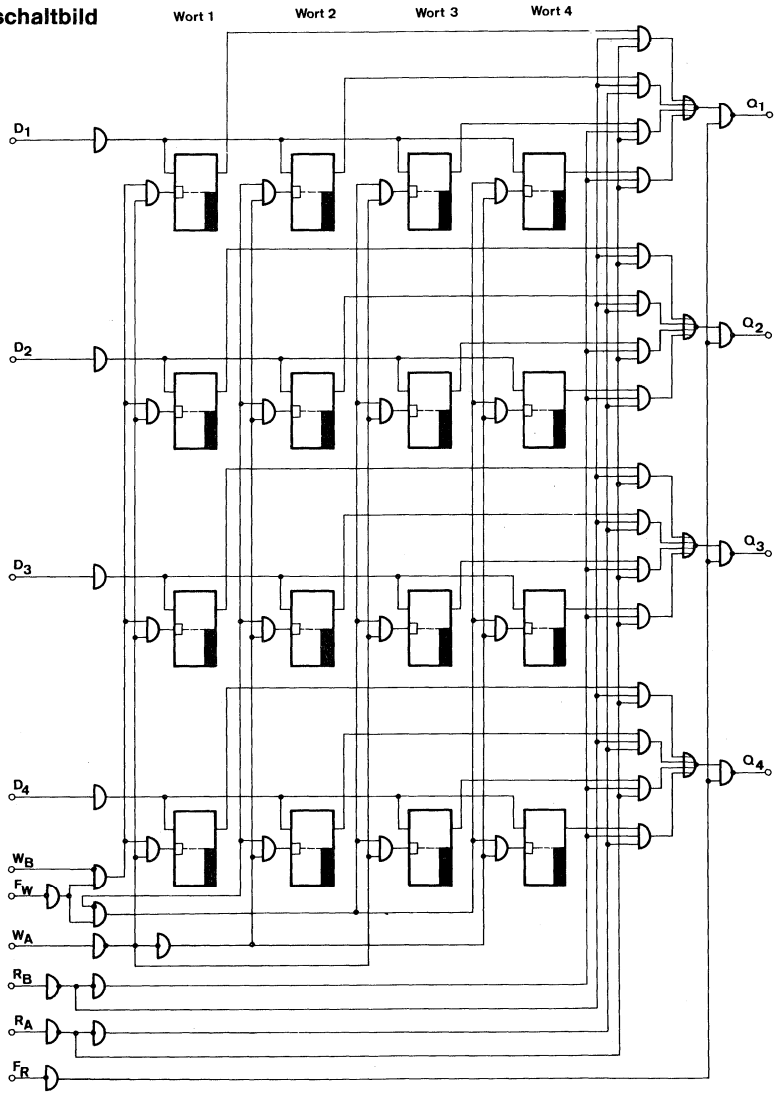
Speisespannung	U_S	7,0	V
Eingangsspannung	U_I	−1,5...5,5	V
Ausgangsspannung	U_Q	5,5	V
Statische Störsicherheit	U_{SS}	0,4	V
Betriebstemperatur	t_{amb}	0...70	°C
Lagerungstemperatur	t_{stg}	−65...150	°C

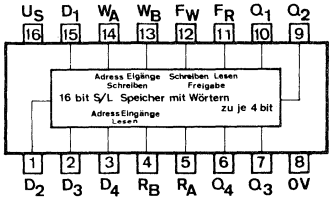




DIP 16-polig

Blockschaltbild





Anschlußanordnung
Ansicht von oben

Logisches Verhalten

Schreib-Funktionen

Adresse		Freigabe	Wort			
W_B	W_A	F_W	1	2	3	4
L	L	L	Q = D	Q_n	Q_n	Q_n
L	H	L	Q_n	Q = D	Q_n	Q_n
H	L	L	Q_n	Q_n	Q = D	Q_n
H	H	L	Q_n	Q_n	Q_n	Q = D
X	X	H	Q_n	Q_n	Q_n	Q_n

Lese-Funktionen

Adresse		Freigabe	Daten-Ausgänge			
R_B	R_A	F_R	Q_1	Q_2	Q_3	Q_4
L	L	L	W1B1	W1B2	W1B3	W1B4
L	H	L	W2B1	W2B2	W2B3	W2B4
H	L	L	W3B1	W3B2	W3B3	W3B4
H	H	L	W4B1	W4B2	W4B3	W4B4
X	X	H	H	H	H	H

X ≙ H- oder L-Signal

Q = D = Übernahme der Dateneingangs-Zustände in die Speicher-Flipflops.
Q_n = Speicher-Zustände werden nicht verändert.
W1B1 = Bit 1 des Wortes 1 liegt am Ausgang.

Acht-Bit-Paritätsprüfer

Die Schaltung TL 74180 N die zu Datenvergleichsprüfungen dient, nimmt über die Eingänge 0 bis 7 Acht-Bit-Wörter auf und zeigt über die Ausgänge an, ob die Information geradezahlig oder ungeradezahlig ist.
Durch 2 zusätzliche Eingänge kann der Baustein seriell auf beliebige Bit-Zahlen erweitert werden.

Statische Kenndaten

im Temperaturbereich 0...70° C

		Min.	Typ.	Max.	
Speisespannung	U_S	4,75	5,0	5,25	V
H-Eingangsspannung $U_S = 4{,}75$ V	U_{IH}	2,0			V
L-Eingangsspannung $U_S = 4{,}75$ V	U_{IL}			0,8	V
Eingangsklemmspannung $U_S = 4{,}75$ V, $-I_I = 12$ mA	$-U_I$			1,5	V
H-Ausgangsspannung $U_S = 4{,}75$ V, $U_{IH} = 2{,}0$ V, $U_{IL} = 0{,}8$ V, $-I_{QH} = 800$ µA	U_{QH}	2,4			V
L-Ausgangsspannung $U_S = 4{,}75$ V, $U_{IH} = 2{,}0$ V $U_{IL} = 0{,}8$ V, $I_{QL} = 16$ mA	U_{QL}			0,4	V
H-Eingangsstrom pro Daten-Eingang $U_S = 5{,}25$ V					
$U_{IH} = 2{,}4$ V	I_{IH}			40	µA
$U_I = 5{,}5$ V	I_I			1	mA
L-Eingangsstrom pro Daten-Eingang $U_S = 5{,}25$ V, $U_{IL} = 0{,}4$ V	$-I_{IL}$			1,6	mA
H-Eingangsstrom an I gerade und I ungerade $U_S = 5{,}25$ V					
$U_{IH} = 2{,}4$ V	I_{IH}			80	µA
$U_I = 5{,}5$ V	I_I			1	mA
L-Eingangsstrom an I gerade und I ungerade $U_S = 5{,}25$ V, $U_{IL} = 0{,}4$ V	$-I_{IL}$			3,2	mA
Kurzschlußausgangsstrom $U_S = 5{,}25$ V	$-I_Q$	18		55	mA
Speisestrom $U_S = 5{,}25$ V	I_S		34	56	mA

Schaltzeiten

bei $U_S = 5{,}0\,V$, $t_{amb} = 25°\,C$

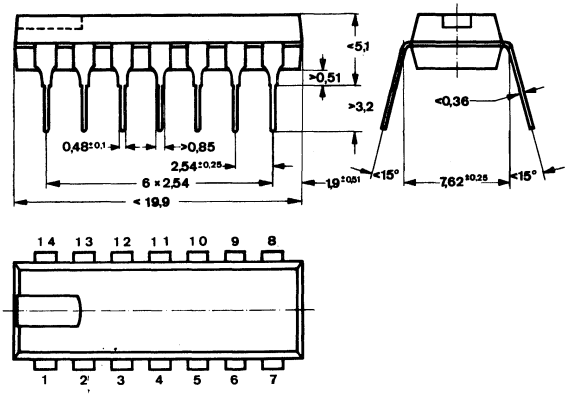
			Min.	Typ.	Max.	
Signal-Laufzeiten:						
von Daten-Eingängen nach Q gerade	$R_L = 400\,\Omega$, $C_L = 15\,pF$	t_{PLH}		40	60	ns
		t_{PHL}		45	68	ns
von Daten-Eingängen nach Q ungerade I ungerade auf Masse		t_{PLH}		32	48	ns
		t_{PHL}		25	38	ns
von Daten-Eingängen nach Q gerade		t_{PLH}		32	48	ns
		t_{PHL}		25	38	ns
von Daten-Eingängen nach Q ungerade I gerade auf Masse		t_{PLH}		40	60	ns
		t_{PHL}		45	68	ns
von E gerade oder E ungerade		t_{PLH}		13	20	ns
nach Q gerade oder Q ungerade		t_{PHL}		7	10	ns

Logische Daten

Ausgangslastfaktor pro Ausgang	H-Signal	F_{QH}	20
	L-Signal	F_{QL}	10
Eingangslastfaktor			
an I gerade und I ungerade		F_I	2
übrige Eingänge		F_I	1

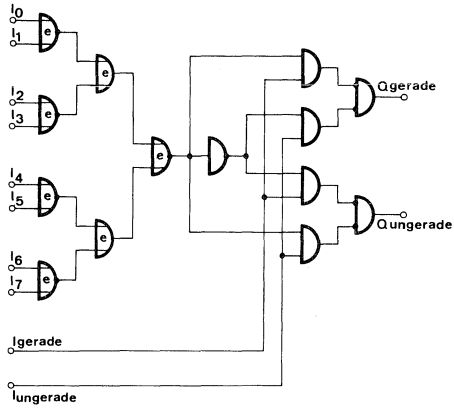
Absolute Grenzdaten

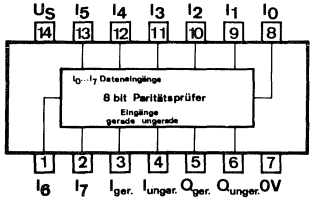
Speisespannung	U_S	7,0	V
Eingangsspannung	U_I	−1,5...5,5	V
Statische Störsicherheit	U_{SS}	0,4	V
Betriebstemperatur	t_{amb}	0...70	°C
Lagerungstemperatur	t_{stg}	−65...150	°C



DIP 14-polig

Blockschaltbild





Anschlußanordnung
Ansicht von oben

Logisches Verhalten

Eingänge			Ausgänge	
Σ der H-Signale an 0 bis 7	I gerade	I ungerade	Q gerade	Q ungerade
Gerade	H	L	H	L
Ungerade	H	L	L	H
Gerade	L	H	L	H
Ungerade	L	H	H	L
X	H	H	L	L
X	L	L	H	H

X ≙ L- oder H-Signal

Vier-Bit-Arithmetische Logikeinheit (Rechenelement)

Die Schaltung TL 74181 N ist eine sehr schnelle arithmetische Logikeinheit, die 16 binäre arithmetische Operationen an zwei Vier-Bit-Wörtern durchführt oder aber 16 logische Funktionen zweier Boolscher Variablen bildet. Die möglichen Operationen sind in der Funktionstabelle aufgezeigt und werden durch die Funktionswahl-Eingänge (S_0, S_1, S_2, S_3) bestimmt.
Der Baustein kann mit positiver oder negativer Logik arbeiten, sofern die Anschlußbelegung und der Ein- und Ausgangsübertrag richtig gedeutet werden (siehe Tabelle).

Logische Betriebsart, Betriebszustand I_M = H-Signal:
Dabei können AND, NAND, OR, NOR, Exklusiv-ODER sowie 10 andere logische Funktionen gebildet werden.

Arithmetische Betriebsart, Betriebszustand I_M = L-Signal:
Es sind Rechenoperationen wie Addition und Subtraktion möglich, die durch Parallelübertrag mittels der Übertragseinheit TL 74182 N sehr schnell ausgeführt werden können. So ist z. B., die typische Additionszeit der Schaltung TL 74181 N 24 ns für Vier Bit. Bei Erweiterung auf 16 Bit mittels TL 74182 N (pro 16 Bit ein Baustein) erreicht man eine Gesamtadditionszeit von 37 ns, d. h. 2,2 ns pro Bit. Sind schnelle Schaltzeiten nicht erforderlich, so können die Übertragseingänge C_n und die Übertragsausgänge C_{n+4} seriell geschaltet werden. Die typische Additionszeit bei Serienübertrag ist 12 ns für 4 Bit. Damit ergibt sich die Additionszeit von zwei Acht-Bit-Wörtern zu 36 ns. Die Subtraktion wird verwirklicht durch die Addition des Neunerkomplementes, wobei das Neunerkomplement des Subtrahenden intern erzeugt wird. Das Ergebnis ist $I_A - I_B - 1$ und erfordert einen positiven Eingangsübertrag oder eine End-Aufrundung.
Der Baustein kann auch als Komparator verwendet werden. Bei gleichen Worteingaben an den Eingängen I_A und I_B schaltet der Q_A = B-Ausgang auf H-Signal. Der Q_A = B-Ausgang hat einen offenen Kollektor, so daß durch wired-AND-Verknüpfung (Widerstandstabelle siehe TL 7401) ein Größenvergleich mit mehr als Vier Bit möglich ist. Der Übertragsausgang Q_{Cn+4} kann die Größenverhältnisse feststellen:

	Eingang IC_n	Ausgang QC_{n+4}	Bedeutung
positive Logik	H	H	$A \leqq B$
	L	H	$A < B$
	H	L	$A > B$
	L	L	$A \geqq B$
negative Logik	L	L	$A \leqq B$
	H	L	$A < B$
	L	H	$A > B$
	H	H	$A \geqq B$

Bei der Verwendung als Komparator muß an den Funktionswahl-Eingängen (S_0, S_1, S_2, S_3) das Signal für Subtrahieren (L, H, H, L) anliegen.

Funktionswahl				Logische Betriebsart	Positive Logik	
					Arithmetische Betriebsart $I_M = L$	
I_{S3},	I_{S2},	I_{S1},	I_{S0}	$I_M = H$	$I_{Cn} = 0, \overline{I_{Cn}} = 1 = H$	$I_{Cn} = 1, \overline{I_{Cn}} = 0 = L$
L	L	L	L	$Q_F = \overline{I_A}$	$Q_F = I_A$	$Q_F = I_A$ plus 1
L	L	L	H	$Q_F = \overline{I_A + B}$	$Q_F = I_A + I_B$	$Q_F = (I_A + I_B)$ plus 1
L	L	H	L	$Q_F = \overline{I_A} \cdot I_B$	$Q_F = I_A \cdot \overline{I_B}$	$Q_F = (I_A + \overline{I_B})$ plus 1
L	L	H	H	$Q_F = 0$	$Q_F =$ minus 1	$Q_F =$ Null
L	H	L	L	$Q_F = \overline{I_A \cdot I_B}$	$Q_F = I_A$ plus $(I_A \cdot \overline{I_B})$	$Q_F = I_A$ plus $(I_A \cdot \overline{I_B})$ plus 1
L	H	L	H	$Q_F = \overline{I_B}$	$Q_F = (I_A + I_B)$ plus $(I_A \cdot \overline{I_B})$	$Q_F = (I_A + I_B)$ plus $(I_A \cdot \overline{I_B})$ plus 1
L	H	H	L	$Q_F = (I_A \cdot \overline{I_B}) + (\overline{I_A} \cdot I_B)$	$Q_F = I_A$ minus B minus 1	$Q_F = I_A$ minus I_B
L	H	H	H	$Q_F = I_A \cdot \overline{I_B}$	$Q_F = (I_A \cdot \overline{I_B})$ minus 1	$Q_F = I_A \cdot \overline{I_B}$
H	L	L	L	$Q_F = \overline{I_A} + I_B$	$Q_F = I_A$ plus $(I_A \cdot I_B)$	$Q_F = I_A$ plus $(I_A \cdot I_B)$ plus 1
H	L	L	H	$Q_F = \overline{(I_A \cdot I_B) + (I_A \cdot I_B)}$	$Q_F = I_A$ plus I_B	$Q_F = I_A$ plus I_B plus 1
H	L	H	L	$Q_F = I_B$	$Q_F = (I_A + \overline{I_B})$ plus $(I_A \cdot I_B)$	$Q_F = (I_A + \overline{I_B})$ plus $(I_A \cdot I_B)$ plus 1
H	L	H	H	$Q_F = I_A \cdot I_B$	$Q_F = (I_A \cdot I_B)$ minus 1	$Q_F = I_A \cdot I_B$
H	H	L	L	$Q_F = 1$	$Q_F = I_A$ plus I_A *)	$Q_F = I_A$ plus I_A plus 1
H	H	L	H	$Q_F = I_A + \overline{I_B}$	$Q_F = (I_A + I_B)$ plus I_A	$Q_F = (I_A + I_B)$ plus I_A plus 1
H	H	H	L	$Q_F = I_A + I_B$	$Q_F = (I_A + \overline{I_B})$ plus I_A	$Q_F = (I_A + \overline{I_B})$ plus I_A plus 1
H	H	H	H	$Q_F = I_A$	$Q_F = I_A$ minus 1	$Q_F = I_A$

Funktionswahl				Logische Betriebsart	Negative Logik	
					Arithmetische Betriebsart $I_M = L$	
I_{S3},	I_{S2},	I_{S1},	I_{S0}	$I_M = H$	$I_{Cn} = 0 = L$	$I_{Cn} = 1 = H$
L	L	L	L	$Q_F = \overline{I_A}$	$Q_F = I_A$ minus 1	$Q_F = I_A$
L	L	L	H	$Q_F = \overline{I_A \cdot I_B}$	$Q_F = (I_A \cdot I_B)$ minus 1	$Q_F = I_A \cdot I_B$
L	L	H	L	$Q_F = \overline{I_A} + I_B$	$Q_F = (I_A \cdot \overline{I_B})$ minus 1	$Q_F = I_A \cdot \overline{I_B}$
L	L	H	H	$Q_F = 1$	$Q_F =$ minus 1	$Q_F =$ Null
L	H	L	L	$Q_F = \overline{I_A + I_B}$	$Q_F = I_A$ plus $(I_A + \overline{I_B})$	$Q_F = I_A$ plus $(I_A + \overline{I_B})$ plus 1
L	H	L	H	$Q_F = \overline{I_B}$	$Q_F = (I_A \cdot I_B)$ plus $(I_A + \overline{I_B})$	$Q_F = (I_A \cdot I_B)$ plus $(I_A + \overline{I_B})$ plus 1
L	H	H	L	$Q_F = \overline{(I_A \cdot I_B) + (I_A \cdot I_B)}$	$Q_F = I_A$ minus I_B minus 1	$Q_F = I_A$ minus I_B
L	H	H	H	$Q_F = I_A + \overline{I_B}$	$Q_F = I_A + \overline{I_B}$	$Q_F = (I_A + \overline{I_B})$ plus 1
H	L	L	L	$Q_F = \overline{I_A} \cdot I_B$	$Q_F = I_A$ plus $(I_A + I_B)$	$Q_F = I_A$ plus $(I_A + I_B)$ plus 1
H	L	L	H	$Q_F = (I_A \cdot \overline{I_B}) + (\overline{I_A} \cdot I_B)$	$Q_F = I_A$ plus I_B	$Q_F = I_A$ plus I_B plus 1
H	L	H	L	$Q_F = I_B$	$Q_F = (I_A \cdot \overline{I_B})$ plus $(I_A + I_B)$	$Q_F = (I_A \cdot \overline{I_B})$ plus $(I_A + I_B)$ plus 1
H	L	H	H	$Q_F = I_A + I_B$	$Q_F = I_A + I_B$	$Q_F = (I_A + I_B)$ plus 1
H	H	L	L	$Q_F = 0$	$Q_F = I_A$ plus I_A *)	$Q_F = I_A$ plus I_A plus 1
H	H	L	H	$Q_F = I_A \cdot \overline{I_B}$	$Q_F = (I_A \cdot I_B)$ plus I_A	$Q_F = (I_A \cdot I_B)$ plus I_A plus 1
H	H	H	L	$Q_F = I_A \cdot I_B$	$Q_F = (I_A \cdot \overline{I_B})$ plus I_A	$Q_F = (I_A \cdot \overline{I_B})$ plus I_A plus 1
H	H	H	H	$Q_F = I_A$	$Q_F = I_A$	$Q_F = I_A$ plus 1

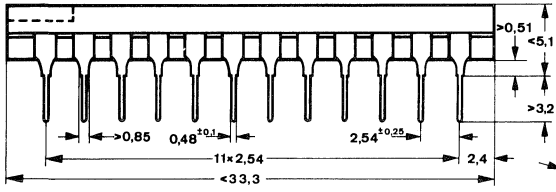
*) Jedes Bit wird zur höherwertigen Stelle geschoben.

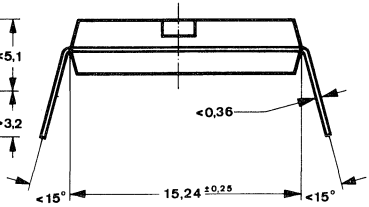
Statische Kenndaten

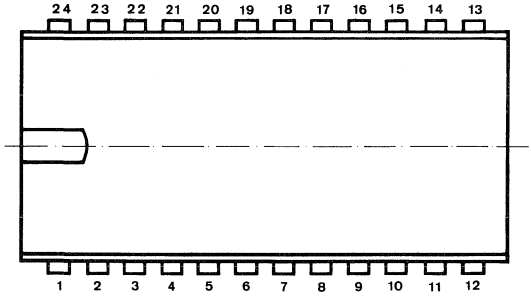
im Temperaturbereich 0...70° C

		Min.	Typ.	Max.	
Speisespannung	U_S	4,75	5,0	5,25	V
H-Eingangsspannung $U_S = 4{,}75$ V	U_{IH}	2,0			V
L-Eingangsspannung $U_S = 4{,}75$ V	U_{IL}			0,8	V
Eingangsklemmspannung $U_S = 4{,}75$ V, $-I_I = 12$ mA	$-U_I$			1,5	V
H-Ausgangsspannung $U_S = 4{,}75$ V, $U_{IH} = 2{,}0$ V $U_{IL} = 0{,}8$ V, $-I_{QH} = 800$ µA	U_{QH}	2,4			V
L-Ausgangsspannung $U_S = 4{,}75$ V, $U_{IH} = 2{,}0$ V $U_{IL} = 0{,}8$ V, $I_{QL} = 16$ mA	U_{QL}			0,4	V
H-Ausgangsstrom an A = B $U_S = 4{,}75$ V, $U_{IH} = 2{,}0$ V $U_{IL} = 0{,}8$ V, $U_{QH} = 5{,}5$ V	I_{QH}			250	µA
H-Eingangsstrom: $U_S = 5{,}25$ V, $U_{IH} = 2{,}4$ V					
an I_M	I_{IH}			40	µA
an $\overline{I_A}$ oder $\overline{I_B}$	I_{IH}			120	µA
an I_S	I_{IH}			160	µA
an I_{Cn}	I_{IH}			200	µA
Eingangsstrom an jedem Eingang $U_S = 5{,}25$ V, $U_I = 5{,}5$ V	I_I			1	mA
L-Eingangsstrom: $U_S = 5{,}25$ V, $U_{IL} = 0{,}4$ V					
an I_M	$-I_{IL}$			1,6	mA
an $\overline{I_A}$ oder $\overline{I_B}$	$-I_{IL}$			4,8	mA
an I_S	$-I_{IL}$			6,4	mA
an I_{Cn}	$-I_{IL}$			8,0	mA
Kurzschlußausgangsstrom pro Ausgang $U_S = 5{,}25$ V	$-I_Q$	18		57	mA
Speisestrom $U_S = 5{,}25$ V	I_S		94	150	mA

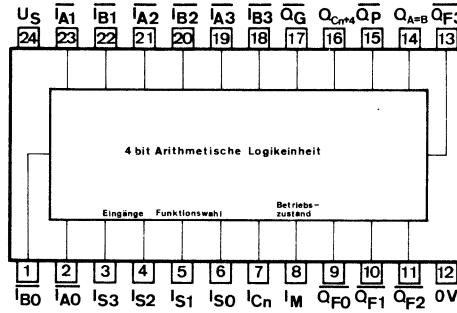
		Min.	Typ.	Max.	
Logische Daten					
Ausgangslastfaktor:					
H-Signal	F_{QH}			20	
L-Signal	F_{QL}			10	
Eingangslastfaktor:					
an I_M	F_I			1	
an $\overline{I_A}$ oder $\overline{I_B}$	F_I			3	
Eingangslastfaktor:					
an I_S	F_I			4	
an I_{Cn}	F_I			5	
Absolute Grenzdaten					
Speisespannung	U_S		7,0		V
Eingangsspannung	U_I		−1,5...5,5		V
Differenzspannung zwischen zwei Eingängen	U_I		5,5		V
Ausgangsspannung	U_Q		5,5		V
Statische Störsicherheit	U_{SS}		0,4		V
Betriebstemperatur	t_{amb}		0...70		°C
Lagerungstemperatur	t_{stg}		−65...150		°C







DIP 24-polig



Anschlußanordnung
Ansicht von oben

Die Anschlußbezeichnungen sind wie folgt auszulegen:

bei positiver Logik	bei negativer Logik	Funktion	Anschluß Nr.
$I_{A3}, I_{A2}, I_{A1}, I_{A0}$	$\overline{I_{A3}}, \overline{I_{A2}}, \overline{I_{A1}}, \overline{I_{A0}}$	A-Eingänge	19, 21, 23, 2
$I_{B3}, I_{B2}, I_{B1}, I_{B0}$	$\overline{I_{B3}}, \overline{I_{B2}}, \overline{I_{B1}}, \overline{I_{B0}}$	B-Eingänge	18, 20, 22, 1
$I_{S3}, I_{S2}, I_{S1}, I_{S0}$	$I_{S3}, I_{S2}, I_{S1}, I_{S0}$	Eingänge für Funktionswahl	3, 4, 5, 6
I_{Cn}	I_{Cn}	Übertragseingang	7
I_M	I_M	Betriebszustand	8
$Q_{F3}, Q_{F2}, Q_{F1}, Q_{F0}$	$\overline{Q_{F3}}, \overline{Q_{F2}}, \overline{Q_{F1}}, \overline{Q_{F0}}$	Funktionsausgänge	13, 11, 10, 9
$Q_A = B$	$Q_A = B$	Vergleichsausgang	14
Q_X	$\overline{Q_P}$	Ausgang für Übertragsauslöse (mit TL 74182 N)	15
$\overline{Q_{Cn+4}}$	Q_{Cn+4}	Übertragsausgang	16
Q_Y	$\overline{Q_G}$	Ausgang für Übertragsbildung (mit TL 74182 N)	17

Schaltzeiten

bei $U_S = 5{,}0\,V$, $t_{amb} = 25°\,C$, $C_L = 15\,pF$, $R_L = 400\,\Omega$

		Min.	Typ.	Max.	
Signal-Laufzeiten:					
von I_{Cn} nach Q_{Cn+4}	t_{PHL}		12	18	ns
	t_{PLH}		13	19	ns
von I_{Cn} nach Q_F	t_{PHL}		13	19	ns
$I_M = 0\,V$, Betriebsart SUMME oder DIFF.	t_{PLH}		12	18	ns
von $\overline{I_A}$ oder $\overline{I_B}$ nach $\overline{Q_G}$	t_{PHL}		13	19	ns
$I_M = 0\,V$, $S_0 = S_3 = 4{,}5\,V$, $I_{S1} = I_{S2} = 0\,V$, Betriebsart SUMME	t_{PLH}		13	19	ns
von $\overline{I_A}$ oder $\overline{I_B}$ nach $\overline{Q_G}$	t_{PHL}		17	25	ns
$I_M = 0\,V$, $I_{S0} = I_{S3} = 0\,V$, $I_{S1} = I_{S2} = 4{,}5\,V$ Betriebsart DIFF.	t_{PLH}		17	25	ns
von $\overline{I_A}$ oder $\overline{I_B}$ nach $\overline{Q_P}$	t_{PHL}		13	19	ns
$I_M = 0\,V$, $I_{S0} = I_{S3} = 4{,}5\,V$, $I_{S1} = I_{S2} = 0\,V$ Betriebsart SUMME	t_{PLH}		17	25	ns
von $\overline{I_A}$ oder $\overline{I_B}$ nach $\overline{Q_P}$	t_{PHL}		17	25	ns
$I_M = 0\,V$, $I_{S0} = I_{S3} = 0\,V$, $I_{S1} = I_{S2} = 4{,}5\,V$ Betriebsart DIFF.	t_{PLH}		17	25	ns
von $\overline{I_A}$ oder $\overline{I_B}$ nach $\overline{Q_F}$	t_{PHL}		28	42	ns
$I_M = 0\,V$, $I_{S0} = I_{S3} = 4{,}5\,V$, $I_{S1} = I_{S2} = 0\,V$, Betriebsart SUMME	t_{PLH}		21	32	ns
von $\overline{I_A}$ oder $\overline{I_B}$ nach $\overline{Q_F}$	t_{PHL}		32	48	ns
$I_M = 0\,V$, $I_{S0} = I_{S3} = 0\,V$, $I_{S1} = I_{S2} = 4{,}5\,V$ Betriebsart DIFF.	t_{PLH}		23	34	ns
von $\overline{I_A}$ oder $\overline{I_B}$ nach $\overline{Q_F}$	t_{PHL}		32	48	ns
$I_M = 0\,V$, Betriebsart Logische Funktionen	t_{PLH}		23	34	ns
von $\overline{I_A}$ oder $\overline{I_B}$ nach $\overline{Q_A} = B$	t_{PHL}		35	50	ns
$I_M = 0\,V$, $I_{S0} = I_{S3} = 0\,V$, $I_{S1} = I_{S2} = 4{,}5\,V$ Betriebsart DIFF.	t_{PLH}		32	48	ns

Typische Additionszeiten

Anzahl der Bits	Gesamt-Additionszeit ns	Additionszeit pro Bit ns	Anzahl der Bausteine TL 74181 N	Anzahl der Bausteine TL 74182 N	Übertrag
4	24	6,0	1		
8	36	4,5	2		seriell
12	48	4,0	3		seriell
12	36	3,0	3	1	parallel
16	60	3,8	4		seriell
16	36	2,2	4	1	parallel
32	120	3,8	8		seriell
32	96	3,0	8	1	seriell-parallel
32	72	2,2	8	2	seriell-parallel
32	60	1,9	8	3	parallel

Subtraktionszeiten liegen im gleichen Bereich wie Additionszeiten

Übertragseinheit für Rechenelement

Die Schaltung TL 74182 N ist eine sehr schnelle, parallel erweiterbare Übertragseinheit, die den Übertrag für vier binäre Addierer vorwegnehmen kann. Sie ist auf n Bit erweiterbar und arbeitet mit einer mittleren Verzögerungszeit von 13 ns pro Stufe.
Die Schaltung ist insbesondere für das Rechenelement TL 74181 N vorgesehen und nimmt den Übertrag von vier Rechenelementen auf. Jeweils vier Übertragseinheiten können durch eine weitere Einheit parallel ergänzt werden, um einen voll vorweggenommenen Übertrag zu erhalten. Dies ist ausbaufähig bis n Bit.

Statische Kenndaten

im Temperaturbereich 0...70° C

		Min.	Typ.	Max.	
Speisespannung	U_S	4,75	5,0	5,25	V
H-Eingangsspannung $U_S = 4{,}75$ V	U_{IH}	2			V
L-Eingangsspannung $U_S = 4{,}75$ V	U_{IL}			0,8	V
Eingangsklemmspannung $U_S = 4{,}75$ V, $-I_I = 12$ mA	$-U_I$			1,5	V
H-Ausgangsspannung $U_S = 4{,}75$ V, $U_{IH} = 2{,}0$ V $U_{IL} = 0{,}8$ V, $-I_{QH} = 800\,\mu A$	U_{QH}	2,4			V
L-Ausgangsspannung $U_S = 4{,}75$ V, $U_{IH} = 2{,}0$ V $U_{IL} = 0{,}8$ V, $I_{QL} = 16$ mA	U_{QL}			0,4	V
H-Eingangsstrom: $U_S = 5{,}25$ V, $U_{IH} = 2{,}4$ V,					
am Übertragseingang C_n	I_{IH}			80	µA
an $\overline{P}_3$	I_{IH}			120	µA
an $\overline{P}_2$	I_{IH}			160	µA
an $\overline{P}_0$, $\overline{P}_1$, oder $\overline{G}_3$	I_{IH}			200	µA
an $\overline{G}_0$ oder $\overline{G}_2$	I_{IH}			360	µA
an $\overline{G}_1$	I_{IH}			400	µA
Eingangsstrom pro Eingang $U_S = 5{,}25$ V, $U_I = 5{,}5$ V	I_I			1	mA

		Min.	Typ.	Max.	
L-Eingangsstrom:					
$U_S = 5{,}25\,V$, $U_{IL} = 0{,}4\,V$					
an C_n	$-I_{IL}$			3,2	mA
an $\overline{P}_3$	$-I_{IL}$			4,8	mA
an $\overline{P}_2$	$-I_{IL}$			6,4	mA
an $\overline{P}_0$, $\overline{P}_1$ oder $\overline{G}_3$	$-I_{IL}$			8	mA
an $\overline{G}_0$ oder $\overline{G}_2$	$-I_{IL}$			14,4	mA
an $\overline{G}_1$	$-I_{IL}$			16	mA
Kurzschlußausgangsstrom	$-I_Q$	40		100	mA
$U_S = 5{,}25\,V$					
H-Speisestrom	I_{SH}		27		mA
$U_S = 5{,}25\,V$					
L-Speisestrom	I_{SL}		45	72	mA
$U_S = 5{,}25\,V$					

Logische Daten

Ausgangslastfaktor pro Ausgang					
H-Signal	F_{QH}			20	
L-Signal	F_{QL}			10	

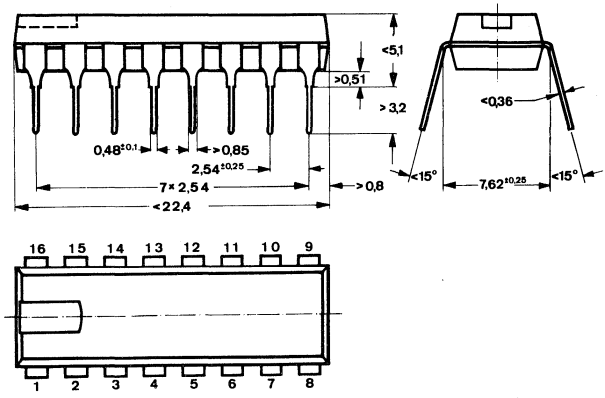
Schaltzeiten

bei $U_S = 5{,}0\,V$, $t_{amb} = 25°\,C$

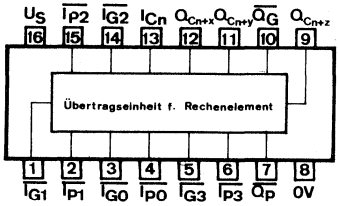
Signal-Laufzeit					
$C_L = 15\,pF$, $R_L = 400\,\Omega$	t_{PLH}		11	17	ns
	t_{PHL}		15	22	ns

Absolute Grenzdaten

Speisespannung	U_S	7,0	V
Eingangsspannung	U_I	−1,5...5,5	V
Differenzspannung zwischen zwei Eingängen	U_I	5,5	V
Statische Störsicherheit	U_{SS}	0,4	V
Betriebstemperatur	t_{amb}	0...70	°C
Lagerungstemperatur	t_{stg}	−65...150	°C



DIP 16-polig



Anschlußanordnung
Ansicht von oben

Logische Funktion

$$Q_{Cn+x} = I_{G0} + (I_{P0} \cdot I_{Cn})$$

$$Q_{Cn+y} = I_{G1} + (I_{P1} \cdot I_{G0}) + (I_{P1} \cdot I_{P0} \cdot I_{Cn})$$

$$Q_{Cn+z} = I_{G2} + (I_{P2} \cdot I_{G1}) + (I_{P2} \cdot I_{P1} \cdot I_{G0}) + (I_{P2} \cdot I_{P1} \cdot I_{P0} \cdot I_{Cn})$$

$$\overline{Q}_G = \overline{I_{G3} + (I_{P3} \cdot I_{G2}) + (I_{P3} \cdot I_{P2} \cdot I_{G1}) + (I_{P3} \cdot I_{P2} \cdot I_{P0} \cdot I_{G0})}$$

$$\overline{Q}_P = \overline{I_{P3} + I_{P2} + I_{P1} + I_{P0}}$$

Die Anschlußbezeichnungen sind wie folgt auszulegen:

bei positiver Logik	bei negativer Logik	Funktion	Anschluß Nr.
$I_{Y0}, I_{Y1}, I_{Y2}, I_{Y3}$	$\overline{I}_{G0}, \overline{I}_{G1}, \overline{I}_{G2}, \overline{I}_{G3}$	Eingänge für Übertragsbildung	3, 1, 14, 5
$I_{X0}, I_{X1}, I_{X2}, I_{X3}$	$\overline{I}_{P0}, \overline{I}_{P1}, \overline{I}_{P2}, \overline{I}_{P3}$	Eingänge für Übertragsauslöse	4, 2, 15, 6
I_{Cn}	I_{Cn}	Übertragseingang	13
$Q_{Cn+x}, Q_{Cn+y}, Q_{Cn+z}$	$Q_{Cn+x}, Q_{Cn+y}, Q_{Cn+z}$	Übertragsausgänge	12, 11, 9
Q_Y	$\overline{Q}_G$	Ausgang für Übertragsbildung	10
Q_X	$\overline{Q}_P$	Ausgang für Übertragsauslöse	7

Zwei schnelle Ein-Bit-Volladdierer

Die Schaltung TL 74 H 183 N nimmt über die Daten-Eingänge I_A und I_B sowie I_{Cn} (Übertrags-Information der niederwertigeren Stelle) Daten auf und gibt das Additions-Ergebnis über den Σ-Ausgang sowie den Ausgang Q_{Cn+1} (Übertrags-Ausgang für höherwertigere Stelle) ab.

Statische Kenndaten

im Temperaturbereich 0...70° C		Min.	Typ.	Max.	
Speisespannung	U_S	4,75	5,0	5,25	V
H-Eingangsspannung $U_S = 4{,}75$ V	U_{IH}	2,0			V
L-Eingangsspannung $U_S = 4{,}75$ V	U_{IL}			0,8	V
Eingangsklemmspannung $U_S = 4{,}75$ V, $-I_I = 12$ mA	$-U_I$			1,5	V
H-Ausgangsspannung $U_S = 4{,}75$ V, $U_{IH} = 2{,}0$ V, $-I_{QH} = 1$ mA	U_{QH}	2,4			V
L-Ausgangsspannung $U_S = 4{,}75$ V, $U_{IL} = 0{,}8$ V, $I_{QL} = 20$ mA	U_{QL}			0,4	V
H-Eingangsstrom pro Eingang $U_S = 5{,}25$ V, $U_{IH} = 2{,}4$ V	I_{IH}			150	µA
$U_I = 5{,}5$ V	I_I			1	mA
L-Eingangsstrom pro Eingang $U_S = 5{,}25$ V, $U_{IL} = 0{,}4$ V	$-I_{IL}$			6	mA
Kurzschlußausgangsstrom $U_S = 5{,}25$ V	$-I_Q$	40		100	mA
H-Speisestrom $U_S = 5{,}25$ V, $U_{IH} = 4{,}5$ V	I_{SH}		40		mA
L-Speisestrom $U_S = 5{,}25$ V, $U_{IL} = 0$ V	I_{SL}		48	75	mA

Schaltzeiten

bei $U_S = 5{,}0$ V, $t_{amb} = 25°$ C

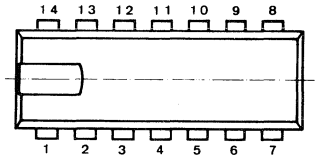
Signal-Laufzeiten	t_{PLH}		10	15	ns
$C_L = 25$ pF, $R_L = 280\,\Omega$	t_{PHL}		12	18	ns

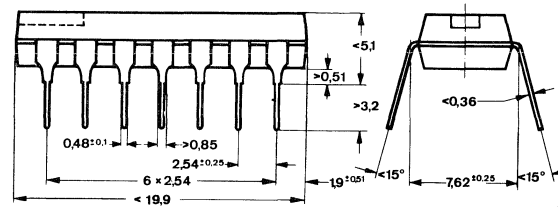
Logische Daten

Ausgangslastfaktor pro Ausgang					
H-Signal	F_{QH}			20	
L-Signal	F_{QL}			10	
Eingangslastfaktor je Eingang	F_I			3	

Absolute Grenzdaten

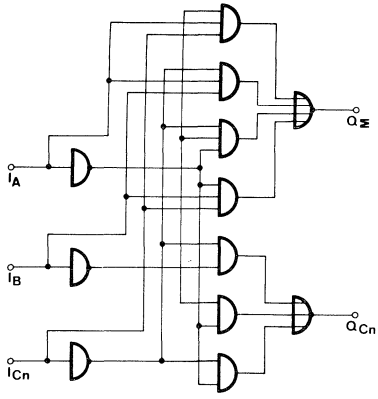
Speisespannung	U_S	7,0	V
Eingangsspannung	U_I	−1,5...5,5	V
Differenzspannung zwischen zwei Eingängen	U_I	5,5	V
Statische Störsicherheit	U_{SS}	0,4	V
Betriebstemperatur	t_{amb}	0...70	°C
Lagerungstemperatur	t_{stg}	−65...150	°C

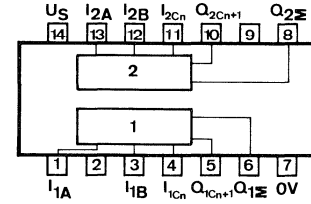




DIP 14-polig

Blockschaltbild





Anschlußanordnung
Ansicht von oben

Logisches Verhalten

Eingänge			Ausgänge	
I_{Cn}	I_B	I_A	Q_Σ	Q_{Cn+1}
L	L	L	L	L
L	L	H	H	L
L	H	L	H	L
L	H	H	L	H
H	L	L	H	L
H	L	H	L	H
H	H	L	L	H
H	H	H	H	H

Dezimaler Umkehrzähler

Die Schaltung TL 74190 N ist ein BCD-Vorwärts-Rückwärts-Zähler. L an Freigabe Ein ermöglicht das Zählen, bei H wird der Zähler blockiert. Die Betriebsart – vorwärts oder rückwärts – wird durch den logischen Pegel festgelegt: bei L vorwärts, bei H rückwärts. Der Zähler ist unabhängig vom Takt programmierbar. Liegt am Stelleingang $\overline{S}$ L-Signal, dann erscheinen die an den Informationseingängen angebotenen Informationen an den entsprechenden Ausgängen. Der Zähler kann als beliebig einstellbarer Teiler arbeiten. Mehrere Zähler können parallel oder seriell betrieben werden. Dabei liefert der Zähler nach dem 9. Impuls an den Ausgängen Übertrag einen H-Impuls und an Freigabe-Aus einen L-Impuls

Statische Kenndaten

im Temperaturbereich 0...70° C		Min.	Typ.	Max.	
Speisespannung	U_S	4,75	5,0	5,25	V
H-Eingangsspannung $U_S = 4{,}75$ V	U_{IH}	2,0			V
L-Eingangsspannung $U_S = 4{,}75$ V	U_{IL}			0,8	V
Eingangsklemmspannung $U_S = 4{,}75$ V, $-I_I = 12$ mA	$-U_I$			1,5	V
H-Ausgangsspannung $U_S = 4{,}75$ V, $-I_{QH} = 800$ µA $U_{IL} = 0{,}8$ V, $U_{IH} = 2$ V	U_{QH}	2,4			V
L-Ausgangsspannung $U_S = 4{,}75$ V, $I_{QL} = 16$ mA $U_{IH} = 2$ V, $U_{IL} = 0{,}8$ V	U_{QL}			0,4	V
H-Eingangsstrom: pro Eingang $U_S = 5{,}25$ V, $U_I = 5{,}5$ V	I_I			1	mA
an allen Eingängen, außer Freigabe Ein $U_S = 5{,}25$ V, $U_{IH} = 2{,}4$ V	I_{IH}			40	µA
an Freigabe Ein $U_S = 5{,}25$ V, $U_{IH} = 2{,}4$ V	I_{IH}			120	µA
L-Eingangsstrom: $U_S = 5{,}25$ V, $U_{IL} = 0{,}4$ V					
an allen Eingängen, außer Freigabe Ein	$-I_{IL}$			1,6	mA
an Freigabe Ein	$-I_{IL}$			4,8	mA
Kurzschlußausgangsstrom pro Ausgang $U_S = 5{,}25$ V, $U_Q = 0$ V	$-I_Q$	18		65	mA
Speisestrom $U_S = 5{,}25$ V	I_S		65	105	mA

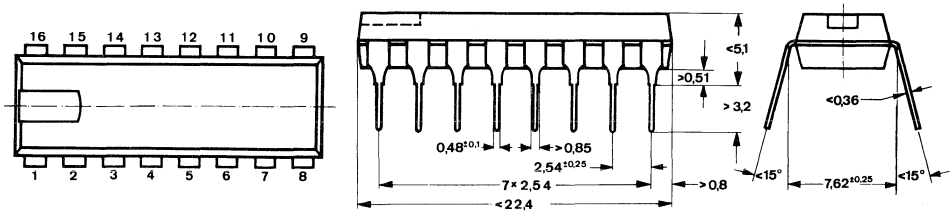
Schaltzeiten

bei $U_S = 5\,V$, $t_{amb} = 25°C$

			Min.	Typ.	Max.	
Taktimpulsdauer		t_{pT}	25			ns
Stellimpulsdauer		t_{pS}	35			ns
Vorbereitungszeit an I_A, I_B, I_C, I_D		t_V	20			ns
Haltezeit an I_A, I_B, I_C, I_D		t_H	0			
Maximale Zählfrequenz		f_Z	20	25		MHz
Signal-Laufzeit:						
von $\overline{S}$ nach Q		t_{PLH}		22	33	ns
		t_{PHL}		33	50	ns
von I_A, I_B, I_C, I_D nach Q		t_{PLH}		14	22	ns
		t_{PHL}		35	50	ns
von T nach Freigabe Aus		t_{PLH}		13	20	ns
	$C_L = 15\,pF$	t_{PHL}		16	24	ns
von T nach Q	$R_L = 400\,\Omega$	t_{PLH}		16	24	ns
		t_{PHL}		24	36	ns
von T nach Ü		t_{PLH}		28	42	ns
		t_{PHL}		37	52	ns
von BA nach Freigabe Aus		t_{PLH}		30	45	ns
		t_{PHL}		30	45	ns
von BA nach Ü		t_{PLH}		21	33	ns
		t_{PHL}		22	33	ns

Logische Daten

Ausgangslastfaktor pro Ausgang	F_Q	10
Eingangslastfaktor pro Eingang	F_I	1

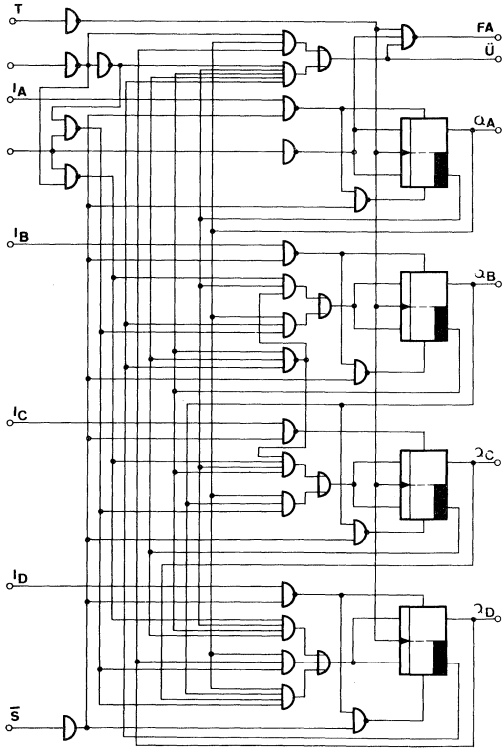


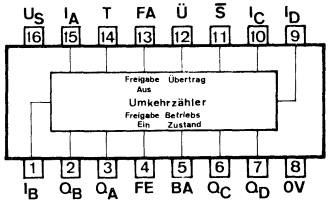
DIP 16-polig

Absolute Grenzdaten

Speisespannung	U_S	7,0	V
Eingangsspannung	U_I	−1,5...5,5	V
Statische Störsicherheit	U_{SS}	0,4	V
Betriebstemperatur	t_{amb}	0...70	°C
Lagerungstemperatur	t_{stg}	−65...150	°C

Blockschaltbild





Anschlußanordnung
Ansicht von oben

Binärer Umkehrzähler

Die Schaltung TL 74191 N ist ein binärer Umkehrzähler. L an Freigabe Ein ermöglicht das Zählen, bei H wird der Zähler blockiert. Die Betriebsart – vorwärts oder rückwärts – wird durch den logischen Pegel festgelegt: bei L vorwärts, bei H rückwärts. Der Zähler ist unabhängig vom Takt programmierbar. Liegt am Stelleingang $\overline{S}$ L-Signal, dann erscheinen die an den Informationseingängen angebotenen Informationen an den entsprechenden Ausgängen. Der Zähler kann als beliebig einstellbarer Teiler arbeiten. Mehrere Zähler können parallel oder seriell betrieben werden. Dabei liefert der Zähler nach dem 15. Impuls an den Ausgängen Übertrag einen H-Impuls und an Freigabe Aus einen L-Impuls.

Statische Kenndaten

im Temperaturbereich 0...70° C		Min.	Typ.	Max.	
Speisespannung	U_S	4,75	5,0	5,25	V
H-Eingangsspannung $U_S = 4{,}75$ V	U_{IH}	2,0			V
L-Eingangsspannung $U_S = 4{,}75$ V	U_{IL}			0,8	V
Eingangsklemmspannung $U_S = 4{,}75$ V, $-I_I = 12$ mA	$-U_I$			1,5	V
H-Ausgangsspannung $U_S = 4{,}75$ V, $-I_{QH} = 800\ \mu A$ $U_{IL} = 0{,}8$ V, $U_{IH} = 2$ V	U_{QH}	2,4			V
L-Ausgangsspannung $U_S = 4{,}75$ V, $I_{QL} = 16$ mA $U_{IH} = 2$ V, $U_{IL} = 0{,}8$ V	U_{QL}			0,4	V
H-Eingangsstrom: pro Eingang $U_S = 5{,}25$ V, $U_I = 5{,}5$ V	I_I			1	mA
an allen Eingängen, außer Freigabe Ein $U_S = 5{,}25$ V, $U_{IH} = 2{,}4$ V	I_{IH}			40	µA
an Freigabe Ein $U_S = 5{,}25$ V, $U_{IH} = 2{,}4$ V	I_{IH}			120	µA
L-Eingangsstrom: $U_S = 5{,}25$ V, $U_{IL} = 0{,}4$ V					
an allen Eingängen, außer Freigabe Ein	$-I_{IL}$			1,6	mA
an Freigabe Ein	$-I_{IL}$			4,8	mA
Kurzschlußausgangsstrom pro Ausgang $U_S = 5{,}25$ V, $U_Q = 0$ V	$-I_Q$	18		55	mA
Speisestrom $U_S = 5{,}25$ V	I_S		65	105	mA

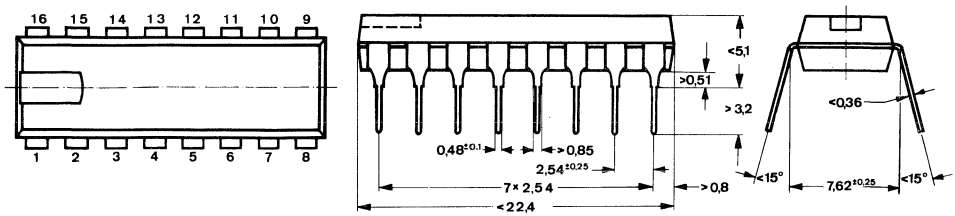
Schaltzeiten

bei $U_S = 5\,V$, $t_{amb} = 25°C$

			Min.	Typ.	Max.	
Taktimpulsdauer		t_{pT}	25			ns
Stellimpulsdauer		t_{pS}	35			ns
Vorbereitungszeit an I_A, I_B, I_C, I_D		t_V	20			ns
Haltezeit an I_A, I_B, I_C, I_D		t_H	0			
Maximale Zählfrequenz		f_Z	20	25		MHz
Signal-Laufzeiten:						
von $\overline{S}$ nach Q		t_{PLH}		22	33	ns
		t_{PHL}		33	50	ns
von I_A, I_B, I_C, I_D nach Q		t_{PLH}		14	22	ns
		t_{PHL}		35	50	ns
von T nach Freigabe Aus		t_{PLH}		13	20	ns
	$C_L = 15\,pF$	t_{PHL}		16	24	ns
von T nach Q	$R_L = 400\,\Omega$	t_{PLH}		16	24	ns
		t_{PHL}		24	36	ns
von T nach Ü		t_{PLH}		28	42	ns
		t_{PHL}		37	52	ns
von BA nach Freigabe Aus		t_{PLH}		30	45	ns
		t_{PHL}		30	45	ns
von BA nach Ü		t_{PLH}		21	33	ns
		t_{PHL}		22	33	ns

Logische Daten

Ausgangslastfaktor pro Ausgang	F_Q	10
Eingangslastfaktor pro Eingang	F_I	1

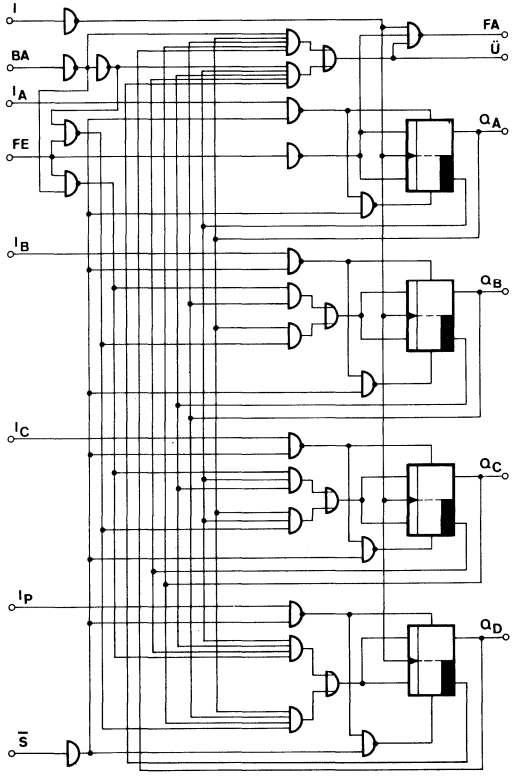


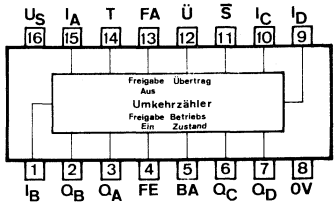
DIP 16-polig

Absolute Grenzdaten

Speisespannung	U_S	7,0	V
Eingangsspannung	U_I	−1,5...5,5	V
Statische Störsicherheit	U_{SS}	0,4	V
Betriebstemperatur	t_{amb}	0...70	°C
Lagerungstemperatur	t_{stg}	−65...150	°C

Blockschaltbild





Anschlußanordnung
Ansicht von oben

Dezimaler Umkehrzähler mit getrennten Takteingängen

Die Schaltung TL 74192 N bzw. TL 84192 N ist ein synchroner Vorwärts-Rückwärts-Dezimalzähler mit Stell- und Rückstelleingängen. Zum Löschen wird der Rückstelleingang R kurzzeitig auf H gelegt. Bei L am Stelleingang $\overline{S}$ wird die an den Eingängen I_A bis I_D liegende Information übernommen. Vorwärts- und Rückwärtszählen erfolgt durch die jeweiligen Takteingänge, wobei der nicht verwendete Takteingang sowie der Stelleingang auf H-Signal und der Rückstelleingang auf L-Signal liegen müssen. Bei mehrstelligen Zählern wird der positive und der negative Übertrag mit den Takteingängen des nachfolgenden Zählers verbunden.

Statische Kenndaten

im Temperaturbereich
TL 74... 0...70° C
TL 84... −25...85° C

		Min.	Typ.	Max.	
Speisespannung	U_S	4,75	5,0	5,25	V
H-Eingangsspannung $U_S = 4{,}75$ V	U_{IH}	2,0			V
L-Eingangsspannung $U_S = 4{,}75$ V	U_{IL}			0,8	V
Eingangsklemmspannung $U_S = 4{,}75$ V, $-I_I = 12$ mA	$-U_I$			1,5	V
H-Ausgangsspannung $U_S = 4{,}75$ V, $-I_{QH} = 400$ µA $U_{IH} = 2$ V, $U_{IL} = 0{,}8$ V	U_{QH}	2,4			V
L-Ausgangsspannung $U_S = 4{,}75$ V, $I_{QL} = 16$ mA $U_{IH} = 2$ V, $U_{IL} = 0{,}8$ V	U_{QL}			0,4	V
H-Eingangsstrom $U_S = 5{,}25$ V, $U_{IH} = 2{,}4$ V	I_{IH}			40	µA
Eingangsstrom pro Eingang $U_S = 5{,}25$ V, $U_I = 5{,}5$ V	I_I			1,0	mA
L-Eingangsstrom pro Eingang $U_S = 5{,}25$ V, $U_{IL} = 0{,}4$ V	$-I_{IL}$			1,6	mA
Kurzschlußausgangsstrom pro Ausgang $U_S = 5{,}25$ V, $U_Q = 0$ V	$-I_Q$	18		65	mA
Speisestrom $U_S = 5{,}25$ V	I_S		65	102	mA

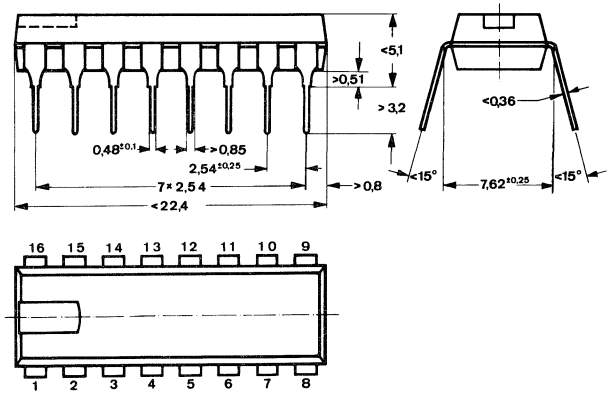
Schaltzeiten

bei $U_S = 5$ V, $t_{amb} = 25°$ C

			Min.	Typ.	Max.	
Taktimpulsdauer		t_{pT}	20			ns
Vorbereitungszeit an I_A, I_B, I_C, I_D		t_V	20			ns
Haltezeit an I_A, I_B, I_C, I_D		t_H	0			ns
Maximale Zählfrequenz		f_Z	25	32		MHz
Signal-Laufzeit:						
von Takt zum Ausgang		t_{PHL}		31	47	ns
von Takt zum Übertrag	$C_L = 15$ pF	t_{PHL}		16	24	ns
von Takt zum Ausgang	$R_L = 400\ \Omega$	t_{PLH}		25	38	ns
von Takt zum Übertrag		t_{PLH}		17	26	ns
von R oder $\bar{S}$ nach Q		t_{PHL}		22	35	ns
		t_{PLH}		29	40	ns

Logische Daten

Ausgangslastfaktor pro Ausgang	F_Q	10
Eingangslastfaktor pro Eingang	F_I	1

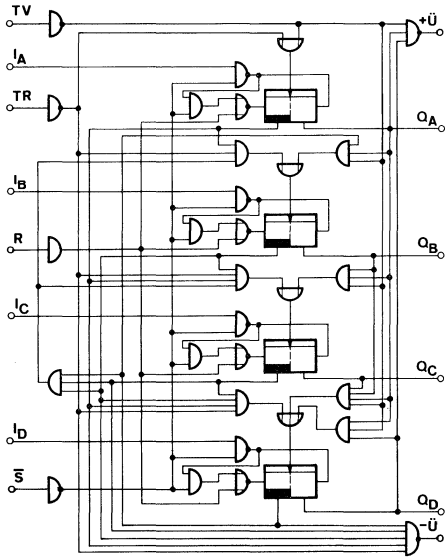


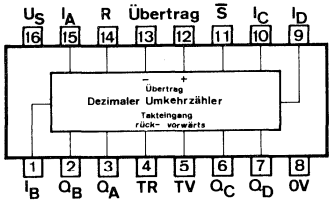
DIP 16-polig

Absolute Grenzdaten

Speisespannung	U_S	7,0	V
Eingangsspannung	U_I	−1,5...5,5	V
Statische Störsicherheit	U_{SS}	0,4	V
Betriebstemperatur TL 74...	t_{amb}	0...70	°C
Betriebstemperatur TL 84...	t_{amb}	−25...85	°C
Lagerungstemperatur	t_{stg}	−65...150	°C

Blockschaltbild





Anschlußanordnung
Ansicht von oben

Binärer Umkehrzähler mit getrennten Takteingängen

Die Schaltung TL 74193 N ist ein synchroner Vorwärts-Rückwärts-Binärzähler mit Stell- und Rückstelleingang. Zum Löschen wird der Rückstelleingang R kurzzeitig auf H-Signal gelegt. Bei L am Stelleingang $\overline{S}$ wird die an den Eingängen I_A bis I_D liegende Information übernommen. Vorwärts- und Rückwärtszählen erfolgt durch die jeweiligen Takteingänge, wobei der nicht verwendete Takteingang sowie der Stelleingang auf H und der Rückstelleingang auf L liegen müssen. Beim Zählen über 15 hinaus muß der positive und negative Übertrag mit den Takteingängen des nachfolgenden Zählers verbunden werden.

Statische Kenndaten

im Temperaturbereich 0...70° C

		Min.	Typ.	Max.	
Speisespannung	U_S	4,75	5,0	5,25	V
H-Eingangsspannung $U_S = 4{,}75$ V	U_{IH}	2,0			V
L-Eingangsspannung $U_S = 4{,}75$ V	U_{IL}			0,8	V
Eingangsklemmspannung $U_S = 4{,}75$ V, $-I_I = 12$ mA	$-U_I$			1,5	V
H-Ausgangsspannung $U_S = 4{,}75$ V, $-I_{QH} = 400$ µA $U_{IH} = 2$ V, $U_{IL} = 0{,}8$ V	U_{QH}	2,4			V
L-Ausgangsspannung $U_S = 4{,}75$ V, $I_{QL} = 16$ mA $U_{IH} = 2$ V, $U_{IL} = 0{,}8$ V	U_{QL}			0,4	V
H-Eingangsstrom $U_S = 5{,}25$ V, $U_{IH} = 2{,}4$ V	I_{IH}			40	µA
Eingangsstrom pro Eingang $U_S = 5{,}25$ V, $U_I = 5{,}5$ V	I_I			1,0	mA
L-Eingangsstrom pro Eingang $U_S = 5{,}25$ V	$-I_{IL}$			1,6	mA
Kurzschlußausgangsstrom pro Ausgang $U_S = 5{,}25$ V, $U_Q = 0$ V	$-I_Q$	18		65	mA
Speisestrom $U_S = 5{,}25$ V	I_S		65	102	mA

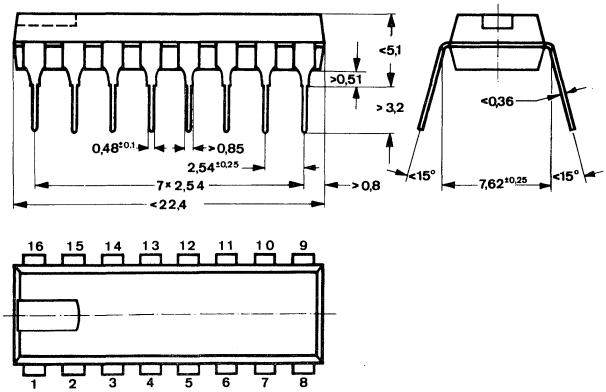
Schaltzeiten

bei $U_S = 5{,}0\,V$, $t_{amb} = 25°C$

			Min.	Typ.	Max.	
Taktimpulsdauer		t_{pT}	20			ns
Vorbereitungszeit an I_A, I_B, I_C, I_D		t_V	20			ns
Haltezeit an I_A, I_B, I_C, I_D		t_H	0			ns
Maximale Zählfrequenz	$C_L = 15\,pF$, $R_L = 400\,\Omega$	f_Z	25	32		MHz
Signal-Laufzeit:						
von Takt zum Ausgang Q		t_{PHL}		31	47	ns
von Takt zum Übertrag		t_{PHL}		16	24	ns
von Takt zum Ausgang Q		t_{PLH}		25	38	ns
von Takt zum Übertrag		t_{PLH}		17	26	ns
von R oder $\overline{S}$ nach Q		t_{PHL}		22	35	ns
		t_{PLH}		29	40	ns

Logische Daten

Ausgangslastfaktor pro Ausgang	F_Q		10
Eingangslastfaktor pro Eingang	F_I		1

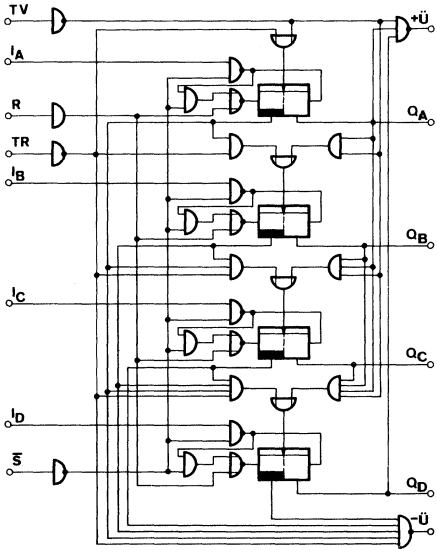


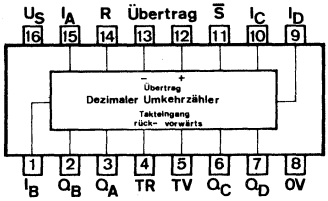
DIP 16-polig

Absolute Grenzdaten

Speisespannung	U_S	7,0	V
Eingangsspannung	U_I	−1,5...5,5	V
Statische Störsicherheit	U_{SS}	0,4	V
Betriebstemperatur	t_{amb}	0...70	°C
Lagerungstemperatur	t_{stg}	−65...150	°C

Blockschaltbild





Anschlußanordnung
Ansicht von oben

Dezimalzähler und Vier-Bit-Binärzähler für 50 MHz mit Stell- und Rückstelleingängen.

Die Schaltung TL 74196 N ist über die Dateneingänge I_A, I_B, I_C, I_D voreinstellbar (Eingang $\overline{S}$ auf L-Signal). Sie kann 3 Funktionen erfüllen:
Dezimal-Zähler: T_2 wird mit Q_A verknüpft; an T_1 liegt die Taktfrequenz.
Teiler durch Zehn: T_1 wird mit Q_D verknüpft; das Teilerverhältnis 1:10 liegt an Q_A an. Die Ausgänge Q_A, Q_D, Q_C, Q_B liefern eine biquinäre Zählfolge, die Taktfrequenz wird dabei am Eingang T_2 angelegt.
Teiler durch Zwei und Teiler durch Fünf: Eingang T_1 steuert Q_A im Teilerverhältnis 1:2. T_2 steuert die Ausgänge Q_D, Q_C, Q_B zur Erzielung des Teilungsverhältnisses 1:5. Die Teiler arbeiten getrennt, Stellen und Rückstellen erfolgt gleichzeitig.
Die Schaltung TL 74197 N ist über die Daten-Eingänge I_A, I_B, I_C, I_D voreinstellbar (Eingang $\overline{S}$ auf L-Signal). Sie kann 2 Funktionen erfüllen:
Vier-Bit-Binär-Zähler: T_2 wird verknüpft mit Q_A; die Taktfrequenz wird an T_1 angelegt.
Drei-Bit-Binär-Zähler: Q_A wird nicht verwendet; die Taktfrequenz wird an T_2 angelegt.

Statische Kenndaten

im Temperaturbereich 0...70° C

		Min.	Typ.	Max.	
Speisespannung	U_S	4,75		5,25	V
H-Eingangsspannung $U_S = 4{,}75$ V	U_{IH}	2,0			V
L-Eingangsspannung $U_S = 4{,}75$ V	U_{IL}			0,8	V
Eingangsklemmspannung $U_S = 4{,}75$ V, $-I_I = 12$ mA	$-U_I$			1,5	V
H-Ausgangsspannung $U_S = 4{,}75$ V, $U_{IH} = 2$ V, $-I_{QH} = 800\ \mu$A, $U_{IL} = 0{,}8$ V	U_{QH}			0,4	V
L-Ausgangsspannung $U_S = 4{,}75$ V, $I_{QL} = 16$ mA $U_{IH} = 2$ V, $U_{IL} = 0{,}8$ V	U_{QL}			0,4	V

		Min.	Typ.	Max.	
Eingangsstrom pro Eingang $U_S = 5{,}25\,V$, $U_I = 5{,}5\,V$	I_I			1	mA
H-Eingangsstrom: $U_S = 5{,}25\,V$, $U_{IH} = 2{,}4\,V$					
an $I_A, I_B, I_C, I_D, \bar{S}$	I_{IH}			40	µA
an R, T_1, T_2, (TL 74197 N)	I_{IH}			80	µA
an T_2 (TL 74196 N)	I_{IH}			120	µA
L-Eingangsstrom: $U_S = 5{,}25\,V$, $U_{IL} = 0{,}4\,V$					
an $I_A, I_B, I_C, I_D, \bar{S}$	$-I_{IL}$			1,6	mA
an R, T_2 (TL 74197 N)	$-I_{IL}$			3,2	mA
an T_1 (TL 74196 N, TL 74197 N)	$-I_{IL}$			4,8	mA
an T_2 (TL 74196 N)	$-I_{IL}$			6,4	mA
Kurzschlußausgangsstrom $U_S = 5{,}25\,V$	$-I_Q$	18		57	mA
Speisestrom $U_S = 5{,}25\,V$	I_S		48	59	mA

Schaltzeiten

bei $U_S = 5{,}0\,V$, $t_{amb} = 25°\,C$, $F_Q = 10$

Maximale Zählfrequenz					
an T_1	f_Z	50	70		MHz
an T_2		25			MHz
Taktimpulsdauer	t_{pT1}	10			ns
Rückstellimpulsdauer	$t_{p\bar{R}}$	15			ns
Stell- und Taktimpulsdauer	$t_{p\bar{S}}, t_{pT2}$	20			ns
Vorbereitungszeit	t_V	15			ns
Haltezeit	$t_H =$	$t_{p\bar{R}}$			

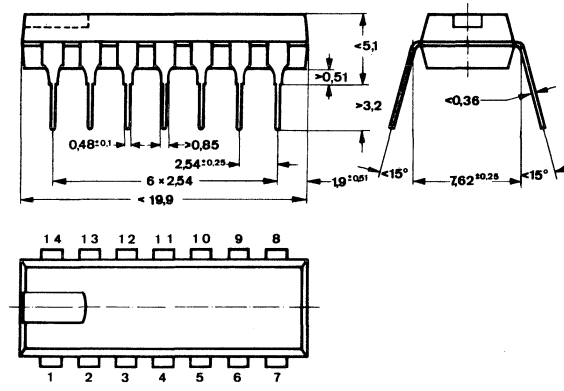
			Min.	Typ.	Max.	
Signal-Laufzeiten:						
TL 74196 N						
von T_1 nach Q_A	$C_L = 15\,pF$, $R_L = 400\,\Omega$	t_{PLH}		7	12	ns
		t_{PHL}		10	15	ns
von T_2 nach Q_B		t_{PLH}		12	18	ns
		t_{PHL}		14	21	ns
von T_2 nach Q_C		t_{PLH}		24	36	ns
		t_{PHL}		28	42	ns
von T_2 nach Q_D		t_{PLH}		14	21	ns
		t_{PHL}		12	18	ns
von I_A, I_B, I_C, I_D nach Q_A, Q_B, Q_C, Q_D		t_{PLH}		16	24	ns
		t_{PHL}		25	38	ns
von $\overline{S}$ zu allen Ausgängen		t_{PLH}		22	33	ns
		t_{PHL}		24	36	ns
von $\overline{R}$ zu allen Ausgängen		t_{PHL}		25	37	ns
TL 74197 N						
von T_1 nach Q_A	$C_L = 15\,pF$, $R_L = 400\,\Omega$	t_{PLH}		7	12	ns
		t_{PHL}		10	15	ns
von T_2 nach Q_B		t_{PLH}		12	18	ns
		t_{PHL}		14	21	ns
von T_2 nach Q_C		t_{PLH}		24	36	ns
		t_{PHL}		28	42	ns
von T_2 nach Q_D		t_{PLH}		36	54	ns
		t_{PHL}		42	63	ns
von I_A, I_B, I_C, I_D nach Q_A, Q_B, Q_C, Q_D		t_{PLH}		16	24	ns
		t_{PHL}		25	38	ns
von $\overline{S}$ zu allen Ausgängen		t_{PLH}		22	33	ns
		t_{PHL}		24	36	ns
von $\overline{R}$ zu allen Ausgängen		t_{PHL}		25	37	ns

Logische Daten

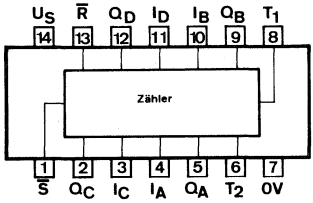
Ausgangslastfaktor			
H-Signal		F_{QH}	20
L-Signal		F_{QL}	10
Eingangslastfaktor:			
I_A, I_B, I_C, I_D und $\overline{S}$		F_I	1
$\overline{R}$-Eingang		F_I	2
Takt T_1		F_I	3
Takt T_2	**TL 74196 N**	F_I	4
	TL 74197 N	F_I	2

Absolute Grenzdaten

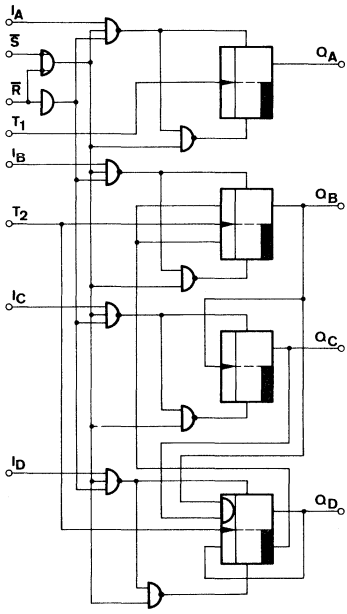
Speisespannung	U_S	7,0	V
Eingangsspannung	U_I	−1,5...5,5	V
Differenzspannung zwischen zwei Eingängen	U_I	5,5	V
Statische Störsicherheit	U_{SS}	0,4	V
Betriebstemperatur	t_{amb}	0...70	°C
Lagerungstemperatur	t_{stg}	−65...150	°C



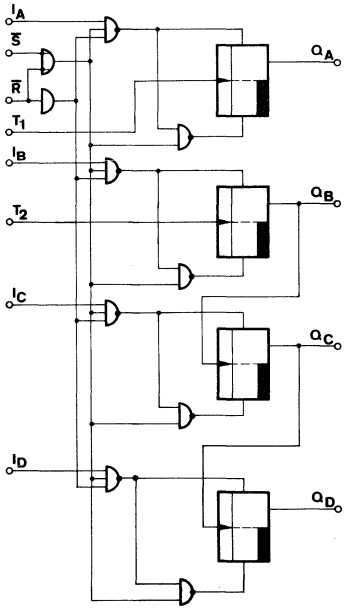
DIP 14-polig



Anschlußanordnung
Ansicht von oben



TL 74196



TL 74197

Logisches Verhalten

TL 74196 N
Dezimal-Zähler (T_2 mit Q_A verbunden)

Zählimpulse an T_1	Ausgänge Q_D	Q_C	Q_B	Q_A
0	L	L	L	L
1	L	L	L	H
2	L	L	H	L
3	L	L	H	H
4	L	H	L	L
5	L	H	L	H
6	L	H	H	L
7	L	H	H	H
8	H	L	L	L
9	H	L	L	H

TL 74196 N
Bi-Quinär-Zähler (T_1 mit Q_D verbunden)

Zählimpulse an T_2	Ausgänge Q_A	Q_D	Q_C	Q_B
0	L	L	L	L
1	L	L	L	H
2	L	L	H	L
3	L	L	H	H
4	L	H	L	L
5	H	L	L	L
6	H	L	L	H
7	H	L	H	L
8	H	L	H	H
9	H	H	L	L

TL 74197 N
Binärzähler (T_2 mit Q_A verbunden)

Zählimpulse an T_1	Ausgänge Q_D	Q_C	Q_B	Q_A
0	L	L	L	L
1	L	L	L	H
2	L	L	H	L
3	L	L	H	H
4	L	H	L	L
5	L	H	L	H
6	L	H	H	L
7	L	H	H	H
8	H	L	L	L
9	H	L	L	H
10	H	L	H	L
11	H	L	H	H
12	H	H	L	L
13	H	H	L	H
14	H	H	H	L
15	H	H	H	H

L-Signal an $\overline{R}$ setzt die Q-Ausgänge auf L-Signal
L-Signal an $\overline{S}$ setzt die Q-Ausgänge auf die jeweiligen Dateneingänge.

Universelle Acht-Bit-Schieberegister

Die Schaltung TL 74198 N ist ein Acht-Bit-Schieberegister mit rechts/links Schiebebetrieb, Möglichkeit einer seriellen oder parallelen Daten-Eingabe und -Ausgabe, taktunabhängigem Rückstell-Eingang, sowie einer Taktsperrmöglichkeit.

Die Schaltung TL 74199 N ist ein Acht-Bit-Schieberegister mit rechts Schiebebetrieb, Möglichkeit einer seriellen oder parallelen Daten-Eingabe und -Ausgabe, taktunabhängigem Rückstell-Eingang, sowie einer Taktsperrmöglichkeit.

Die Schaltung TL 74166 N ist ein Acht-Bit-Schieberegister mit der Möglichkeit einer seriellen oder parallelen Daten-Eingabe und seriellen Daten-Ausgabe, taktunabhängigem Rückstell-Eingang und Taktsperrmöglichkeit.

Die Funktionen der Schieberegister werden im Impulsdiagramm aufgezeigt. Die Schieberegister sind geeignet zum Speichern und Registrieren von Daten, zur Serien-Parallel-, Parallel-Serien-Umsetzung bei einer typischen Taktfrequenz bis 35 MHz.

Statische Kenndaten

im Temperaturbereich 0...70° C		Min.	Typ.	Max.	
Speisespannung	U_S	4,75	5,0	5,25	V
H-Eingangsspannung $U_S = 4{,}75$ V	U_{IH}	2,0			V
L-Eingangsspannung $U_S = 4{,}75$ V	U_{IL}			0,8	V
Eingangsklemmspannung $U_S = 4{,}75$ V, $-I_I = 12$ mA	$-U_I$			1,5	V
H-Ausgangsspannung $U_S = 4{,}75$ V, $-I_{QH} = 800$ µA $U_{IH} = 2$ V, $U_{IL} = 0{,}8$ V	U_{QH}	2,4			V
L-Ausgangsspannung $U_S = 4{,}75$ V, $I_{QL} = 16$ mA $U_{IL} = 0{,}8$ V, $U_{IH} = 2$ V	U_{QL}			0,4	V
Eingangsstrom pro Eingang $U_S = 5{,}25$ V, $U_I = 5{,}5$ V	I_I			1	µA
H-Eingangsstrom pro Eingang $U_S = 5{,}25$ V, $U_{IH} = 2{,}4$ V	I_{IH}			40	µA
L-Eingangsstrom pro Eingang $U_S = 5{,}25$ V, $U_{IL} = 0{,}4$ V	$-I_{IL}$			1,6	mA
Kurzschlußausgangsstrom $U_S = 5{,}25$ V	$-I_Q$	18		57	mA
Speisestrom $U_S = 5{,}25$ V	I_S		72	116	mA

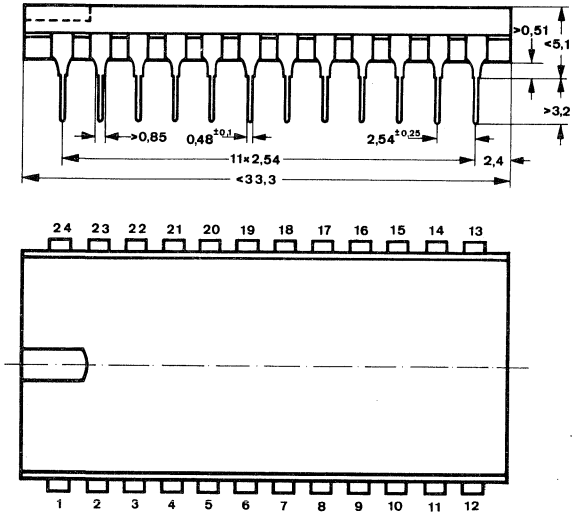
Schaltzeiten

bei $U_S = 5{,}0\,V$, $t_{amb} = 25°\,C$

			Min.	Typ.	Max.	
Takt- oder Rückstellimpulsdauer		t_P	20			ns
Vorbereitungszeit		t_V	30			ns
Haltezeit		t_H	0			ns
Maximale Zählfrequenz		f_Z	25	35		MHz
Signal-Laufzeiten:	$C_L = 15\,pF$					
von R nach Q	$R_L = 400\Omega$	t_{PHL}		23	35	ns
von T nach Q		t_{PHL}	8	20	30	ns
		t_{PLH}	8	17	26	ns

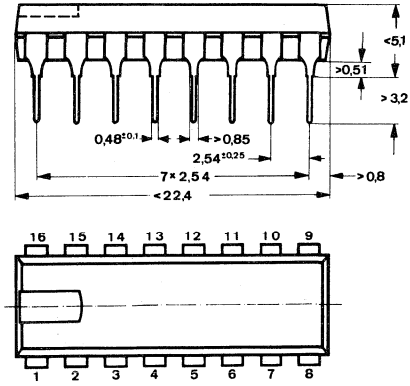
Logische Daten

Ausgangslastfaktor:		
H-Signal	F_{QH}	20
L-Signal	F_{QL}	10
Eingangslastfaktor pro Eingang	F_I	1



DIP 24-polig

TL 74198 N/TL 74199 N

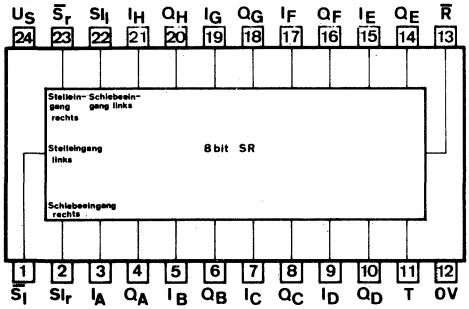


DIP 16-polig

TL 74166 N

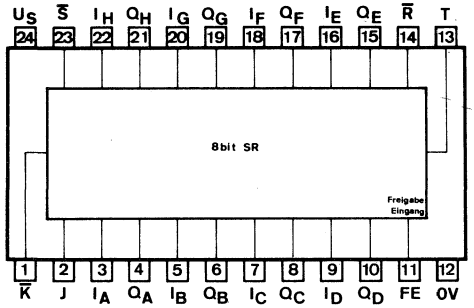
Absolute Grenzdaten

Speisespannung	U_S	7,0	V
Eingangsspannung	U_I	−1,5...5,5	V
Statische Störsicherheit	U_{SS}	0,4	V
Betriebstemperatur	t_{amb}	0...70	°C
Lagerungstemperatur	t_{stg}	−65...150	°C

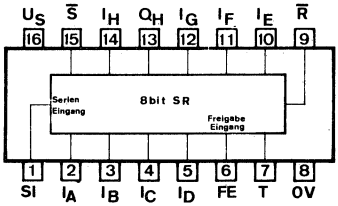


Anschlußanordnung
Ansicht von oben

TL 74198 N

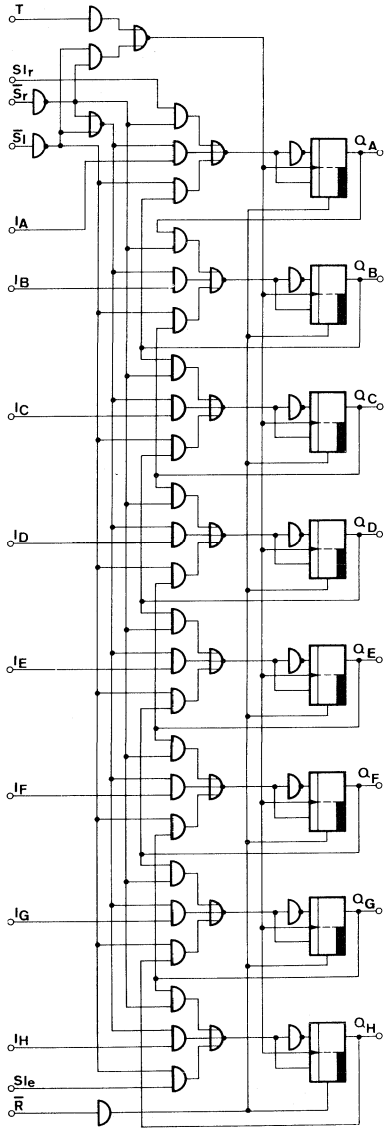


TL 74199 N



TL 74166 N

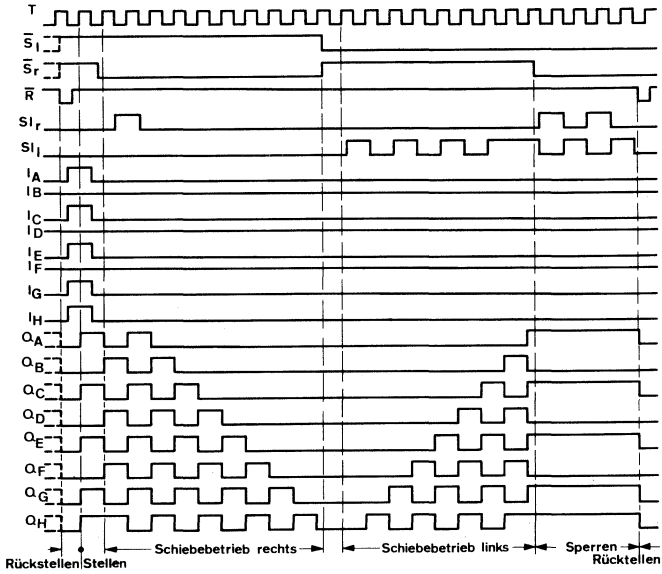
Blockschaltbild



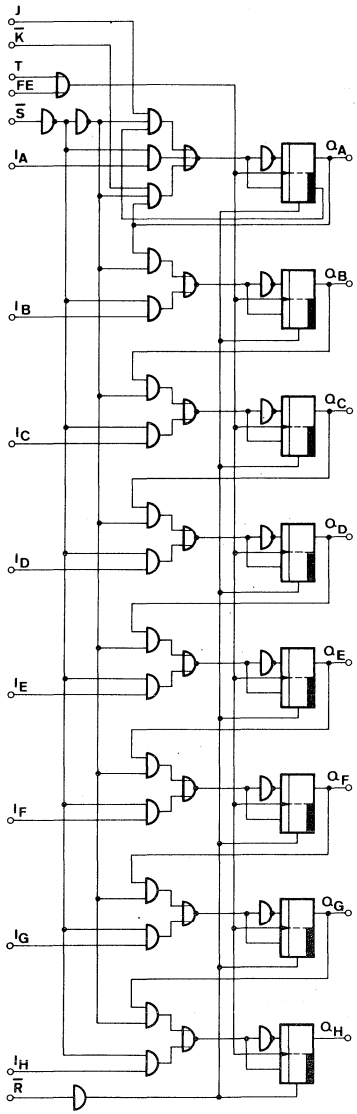
Logisches Verhalten TL 74198 N

Stell-eingänge $\overline{S}_r$	$\overline{S}_l$	Verhalten des Schieberegisters
L	L	Takt wird gesperrt
L	H	Schiebebetrieb rechts über SI_r
H	L	Schiebebetrieb links über SI_l
H	H	Daten-Eingabe parallel über Eingänge I_A bis I_H

Impulsdiagramm



Blockschaltbild



Eingänge bei t_n		Ausgang Q_A bei t_{n+1}
J	$\overline{K}$	Q_A
L	H	Q_{An}
L	L	L
H	H	H
H	L	$\overline{Q}_{An}$

t_n = Zeitpunkt vor dem Taktimpuls

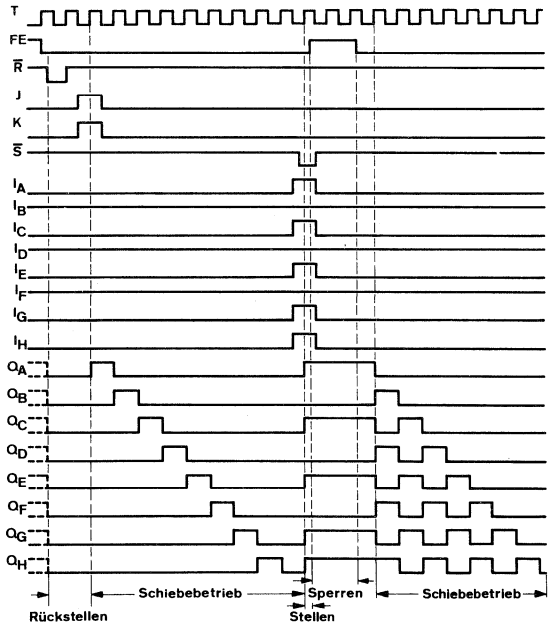
t_{n+1} = Zeitpunkt nach dem Taktimpuls

Logisches Verhalten TL 74199 N

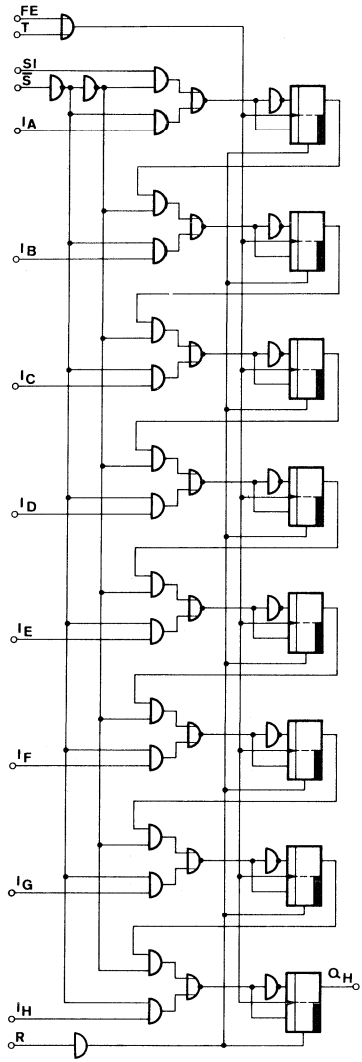
Stell-Eingang $\overline{S}$	Freigabe FE	Verhalten des Schieberegisters
H	L	Schiebebetrieb rechts nach Eingangs-Funktionen J und $\overline{K}$
L	L	Dateneingabe parallel über Eingänge I_A bis I_H
X	H	Schieberegister-Inhalt bleibt unverändert

X ≙ H- oder L-Signal

Impulsdiagramm



Blockschaltbild

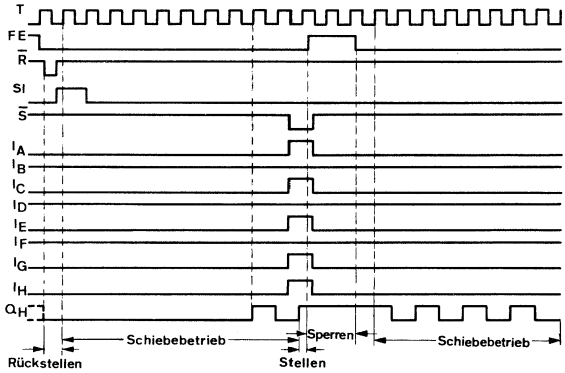


Logisches Verhalten TL 74166 N

Takt T	Freigabe FE	Rückstell-Eingang $\overline{R}$	Serien-Eingang SI	Stell-Eingang $\overline{S}$	Daten-Eingänge parallel	Verhalten des Schieberegisters
X	X	L	X	X	X	Rückstellen
1 Impuls	L	H	L	L	Daten	Parallele Dateneingabe
N-Impulse	L	H	X	H	X	Schiebebetrieb
N-Impulse	L	H	Daten	H	X	Serielle Dateneingänge
X	H	H	X	X	X	Sperren

X ≙ H- oder L-Signal

Impulsdiagramm



Zwei NAND-Schaltungen und vier Inverter.

Statische Kenndaten

im Temperaturbereich
TL 4929 N 0...70° C
TL 49829 N −25...85° C

		Min.	Typ.	Max.	
Speisespannung	U_S	4,75	5,0	5,25	V
H-Eingangsspannung $U_S = 4{,}75$ V	U_{IH}	2,0			V
L-Eingangsspannung $U_S = 4{,}75$ V	U_{IL}			0,8	V
Eingangsklemmspannung $U_S = 4{,}75$ V, $-I_I = 12$ mA	$-U_I$			1,5	V
H-Ausgangsspannung $U_S = 4{,}75$ V, $U_{IL} = 0{,}8$ V, $-I_{QH} = 400$ µA	U_{QH}	2,4	3,3		V
L-Ausgangsspannung $U_S = 4{,}75$ V, $U_{IH} = 2$ V, $I_{QL} = 16$ mA	U_{QL}		0,22	0,4	V
H-Eingangsstrom pro Eingang: $U_S = 5{,}25$ V, $U_{IH} = 2{,}4$ V	I_{IH}			40	µA
$U_I = 5{,}5$ V	I_I			1,0	mA
L-Eingangsstrom pro Eingang $U_S = 5{,}25$ V, $U_{IL} = 0{,}4$ V	$-I_{IL}$			1,6	mA
Kurzschlußausgangsstrom pro Ausgang $U_S = 5{,}25$ V	$-I_Q$	18		55	mA
H-Speisestrom $U_S = 5{,}25$ V, $U_I = 0$ V	I_{SH}		8	16	mA
L-Speisestrom $U_S = 5{,}25$ V, $U_I = 5{,}0$ V	I_{SL}		24	44	mA

Schaltzeiten

bei $U_S = 5{,}0$ V, $t_{amb} = 25°$ C

Signal-Laufzeit	t_{PHL}		7	15	ns
$C_L = 15$ pF, $R_L = 400\,\Omega$	t_{PLH}		11	22	ns

Logische Daten

Ausgangslastfaktor pro Ausgang	F_Q			10	
Eingangslastfaktor pro Eingang	F_I			1	

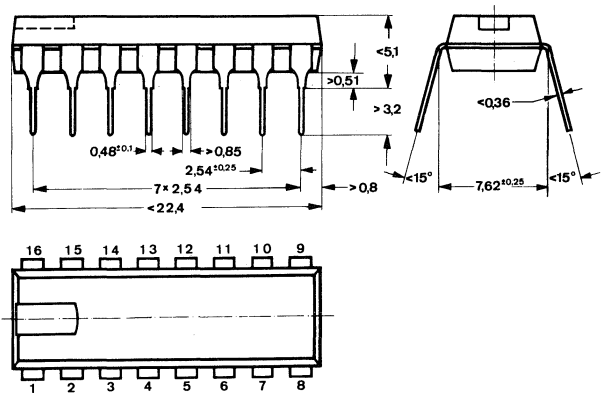
Logische Funktion

Schaltung I und IV $Q = \overline{I_A \cdot I_B}$

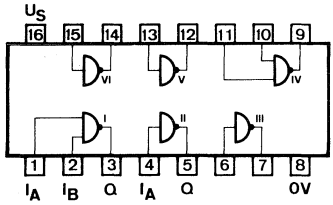
Schaltung II, III, V und VI $Q = \overline{I_A}$

Absolute Grenzdaten

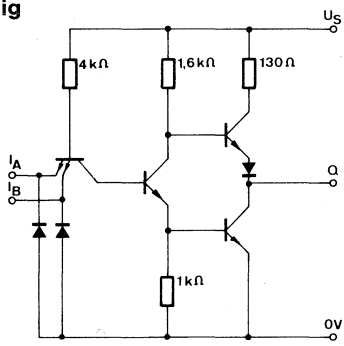
Speisespannung	U_S	7,0	V
Eingangsspannung	U_I	−1,5...5,5	V
Differenzspannung zwischen zwei Eingängen	U_I	5,5	V
Statische Störsicherheit	U_{SS}	0,4	V
Betriebstemperatur TL 49...	t_{amb}	0...70	°C
Betriebstemperatur TL 498...	t_{amb}	−25...85	°C
Lagerungstemperatur	t_{stg}	−65...150	°C



DIP 16-polig



Anschlußanordnung
Ansicht von oben



Schaltschema

Vier NAND-Leistungsschaltungen mit je zwei Eingängen

Statische Kenndaten

im Temperaturbereich 0...70° C

		Min.	Typ.	Max.	
Speisespannung	U_S	4,75	5,0	5,25	V
H-Eingangsspannung $U_S = 4{,}75$ V	U_{IH}	2,0			V
L-Eingangsspannung $U_S = 4{,}75$ V	U_{IL}			0,8	V
Eingangsklemmspannung $U_S = 4{,}75$ V, $-I_I = 12$ mA	$-U_I$			1,5	V
H-Ausgangsspannung $U_S = 4{,}75$ V, $U_{IL} = 0{,}8$ V, $-I_{QH} = 1{,}2$ mA	U_{QH}	2,4	3,3		V
L-Ausgangsspannung $U_S = 4{,}75$ V, $U_{IH} = 2$ V, $I_{QL} = 48$ mA	U_{QL}		0,28	0,4	V
H-Eingangsstrom pro Eingang $U_S = 5{,}25$ V, $U_{IH} = 2{,}4$ V	I_{IH}			40	µA
$U_I = 5{,}5$ V	I_I			1,0	mA
L-Eingangsstrom pro Eingang $U_S = 5{,}25$ V, $U_{IL} = 0{,}4$ V	$-I_{IL}$			1,6	mA
Kurzschlußausgangsstrom pro Ausgang $U_S = 5{,}25$ V	$-I_Q$	18		70	mA
H-Speisestrom $U_S = 5{,}25$ V, $U_I = 0$ V	I_{SH}		8	16	mA
L-Speisestrom $U_S = 5{,}25$ V, $U_I = 5{,}0$ V	I_{SL}		34	54	mA

Schaltzeiten

bei $U_S = 5{,}0$ V, $t_{amb} = 25°$ C

Signal-Laufzeit $C_L = 15$ pF, $R_L = 400\,\Omega$	t_{PHL}		8	15	ns
	t_{PLH}		13	22	ns

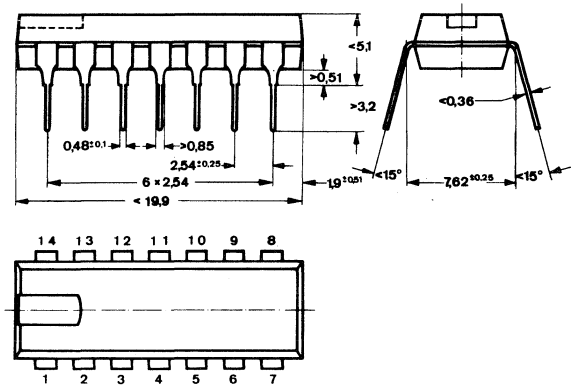
Logische Daten

Ausgangslastfaktor pro Ausgang	F_Q	30
Eingangslastfaktor pro Eingang	F_I	1
Logische Funktion	$Q = \overline{I_A \cdot I_B}$	

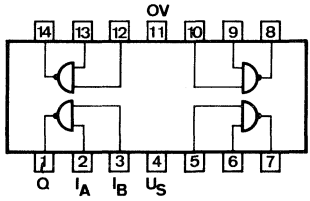
Bei Entwicklungen empfohlen: TL 7437 N

Absolute Grenzdaten

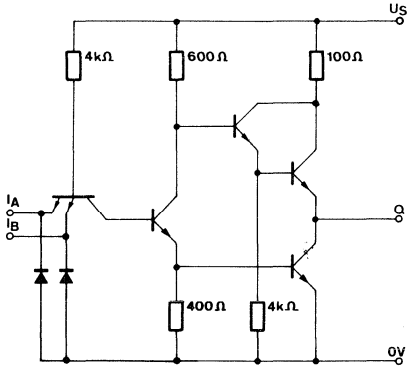
Speisespannung	U_S	7,0	V
Eingangsspannung	U_I	−1,5...5,5	V
Differenzspannung zwischen zwei Eingängen	U_I	5,5	V
Statische Störsicherheit	U_{SS}	0,4	V
Betriebstemperatur	t_{amb}	0...70	°C
Lagerungstemperatur	t_{stg}	−65...150	°C



DIP 14-polig



Anschlußanordnung
Ansicht von oben



Schaltschema

Zwei NAND-Schaltungen mit je fünf Eingängen

Statische Kenndaten

im Temperaturbereich
TL 4931 N 0...70°C
TL 49831 N −25...85° C

		Min.	Typ.	Max.	
Speisespannung	U_S	4,75	5,0	5,25	V
H-Eingangsspannung $U_S = 4{,}75$ V	U_{IH}	2,0			V
L-Eingangsspannung $U_S = 4{,}75$ V	U_{IL}			0,8	V
Eingangsklemmspannung $U_S = 4{,}75$ V, $-I_I = 12$ mA	$-U_I$			1,5	V
H-Ausgangsspannung $U_S = 4{,}75$ V, $U_{IL} = 0{,}8$ V, $-I_{QH} = 400$ µA	U_{QH}	2,4	3,3		V
L-Ausgangsspannung $U_S = 4{,}75$ V, $U_{IH} = 2$ V, $I_{QL} = 16$ mA	U_{QL}		0,22	0,4	V
H-Eingangsstrom pro Eingang: $U_S = 5{,}25$ V,					
$U_{IH} = 2{,}4$ V	I_{IH}			40	µA
$U_I = 5{,}5$ V	I_I			1,0	mA
L-Eingangsstrom pro Eingang $U_S = 5{,}25$ V, $U_{IL} = 0{,}4$ V	$-I_{IL}$			1,6	mA
Kurzschlußausgangsstrom pro Ausgang $U_S = 5{,}25$ V	$-I_Q$	18		55	mA
H-Speisestrom $U_S = 5{,}25$ V, $U_I = 0$ V	I_{SH}		2	4	mA
L-Speisestrom $U_S = 5{,}25$ V, $U_I = 5{,}0$ V	I_{SL}		6	12	mA

Schaltzeiten

bei $U_S = 5{,}0$ V, $t_{amb} = 25°$ C
Signal-Laufzeit

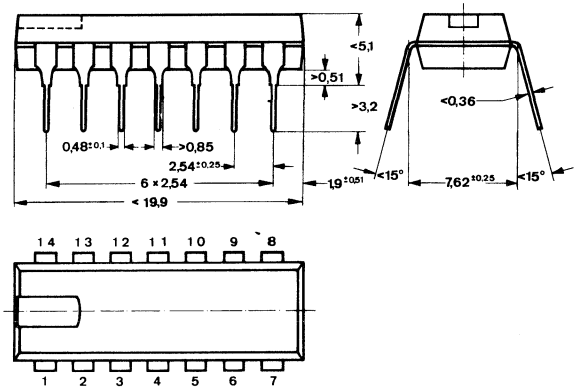
$C_L = 15$ pF, $R_L = 400\,\Omega$	t_{PHL}		8	15	ns
	t_{PLH}		13	22	ns

Logische Daten

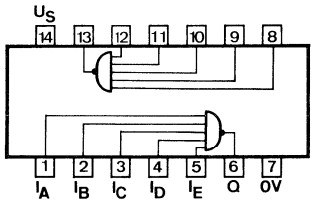
Ausgangslastfaktor pro Ausgang	F_Q	10
Eingangslastfaktor pro Eingang	F_I	1
Logische Funktion	$Q = \overline{I_A \cdot I_B \cdot I_C \cdot I_D \cdot I_G}$	

Absolute Grenzdaten

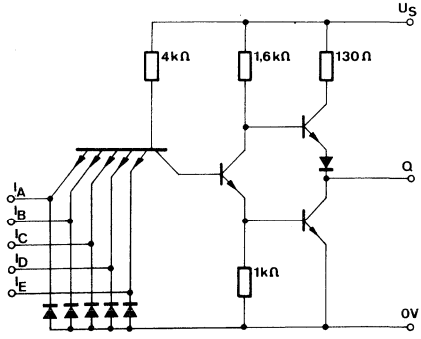
Speisespannung	U_S	7,0	V
Eingangsspannung	U_I	−1,5...5,5	V
Differenzspannung zwischen zwei Eingängen	U_I	5,5	V
Statische Störsicherheit	U_{SS}	0,4	V
Betriebstemperatur TL 49...	t_{amb}	0...70	°C
Betriebstemperatur TL 498...	t_{amb}	−25...85	°C
Lagerungstemperatur	t_{stg}	−65...150	°C



DIP 14-polig



Anschlußanordnung
Ansicht von oben



Schaltschema

TL 4934 N Sechs Inverter mit Erweiterungseingang und offenem Kollektor

TL 4935 N Sechs Inverter mit Erweiterungseingang

Die Schaltungen TL 4934 N und TL 4935 N enthalten sechs Inverter, bei denen der Basis-Anschluß des Eingangstransistors herausgeführt ist. Durch den Anschluß schneller Dioden (z.B. 1 N 4148) lassen sich damit beliebig viele Eingänge erzielen. Bei Verwendung hochsperrender Dioden kann ein Anschluß an hohe Spannungen erreicht werden.

Statische Kenndaten

im Temperaturbereich 0...70° C

		Min.	Typ.	Max.	
Speisespannung	U_S	4,75	5,0	5,25	V
H-Eingangsspannung* $U_S = 4{,}75$ V	U_{IH}	2,0			V
L-Eingangsspannung* $U_S = 4{,}75$ V	U_{IL}			0,7	V
H-Ausgangsspannung bei TL 4935 N $U_S = 4{,}75$ V, $U_{IL} = 0{,}7$ V, $-I_{QH} = 400$ µA	U_{QH}	2,4			V
L-Ausgangsspannung $U_S = 4{,}75$ V, $U_{IH} = 2{,}0$ V, $I_{QL} = 16$ mA	U_{QL}			0,4	V
H-Ausgangsstrom bei TL 4934 N pro Ausgang $U_S = 4{,}75$ V, $U_Q = 5{,}5$ V, $U_{IL} = 0{,}4$ V	I_{QH}			250	µA
L-Eingangsstrom $U_S = 5{,}25$ V, $U_I = 0$ V	$-I_{IL}$			2	mA
Kurzschlußausgangsstrom bei TL 4935 N $U_S = 5{,}25$ V, $U_I = 0{,}4$ V	$-I_Q$	20		70	mA
H-Speisestrom $U_S = 5{,}25$ V, $U_I = 0$ V	I_{SH}		7,5	13	mA
L-Speisestrom $U_S = 5{,}25$ V, E = offen	I_{SL}		22	38	mA

Schaltzeiten

bei $U_S = 5{,}0$ V, $t_{amb} = 25°$ C, $F_Q = 10$

Signal-Laufzeiten	t_{PHL}			40	ns
	t_{PLH}			40	ns

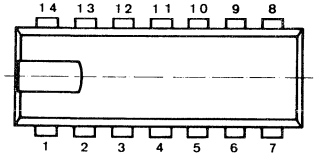
Logische Daten

Ausgangslastfaktor	F_Q	10
Eingangslastfaktor	F_I	1

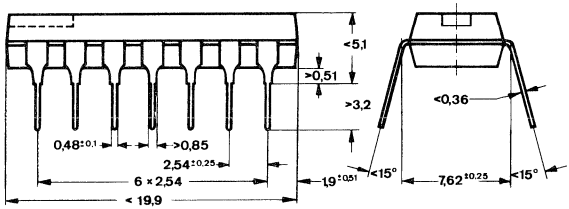
*) Eingänge beschaltet mit Dioden 1 N 4148

Absolute Grenzdaten

Speisespannung	U_S	7,0	V
Eingangsspannung	U_I	−1,5...5,5	V
Ausgangsspannung	U_Q	5,5	V
Statische Störsicherheit	U_{SS}	0,4	V
Betriebstemperatur	t_{amb}	0...70	°C
Lagerungstemperatur	t_{stg}	−65...150	°C



DIP 14-polig



Berechnung des Kollektorlastwiderstandes R_L

Die Berechnung erfolgt nach folgenden Formeln:

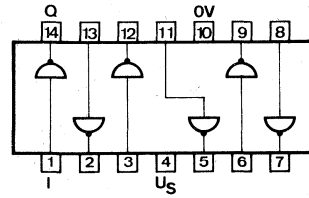
H-Zustand: $$R_{Lmax} = \frac{U_S - 2{,}4\,V}{n\ 250\,\mu A + N\ 40\,\mu A}\ (M\Omega)$$

L-Zustand: $$R_{Lmin} = \frac{U_S - 0{,}4\,V}{16\,mA - N\ 1{,}6\,mA}\ (k\Omega)$$

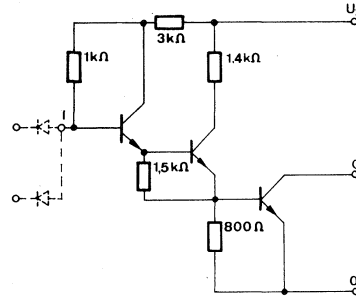
Wobei: U_S = Speisespannung
n = Anzahl der TL 4934 N in AND-Verbindung
N = Anzahl der angeschlossenen Eingänge
} Werte siehe Tabelle

Bei U_S = 5 V und entsprechender Variation der Werte für n und N ergeben sich nachfolgend aufgeführte Maximal- und Minimalwerte für R_L. Der tatsächlich in der Schaltung verwendete Widerstandswert muß zwischen diesen beiden Widerständen liegen.

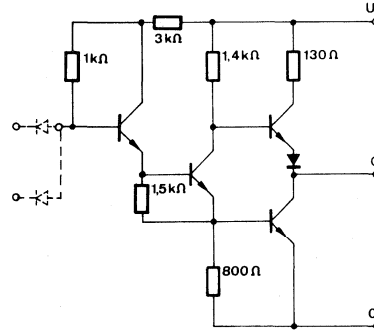
N	n							n
	1	2	3	4	5	6	7	1 bis 7 Minimalwerte R_L in Ω
	Maximalwerte R_L in Ω							
1	8965	4814	3291	2500	2015	1688	1452	319
2	7878	4482	3132	2407	1954	1645	1420	359
3	7027	4193	2988	2321	1897	1604	1390	410
4	6341	3939	2857	2241	1843	1566	1361	479
5	5777	3714	2736	2166	1793	1529	1333	575
6	5306	3513	2626	2096	1744	1494	1306	718
7	4905	3333	2524	2031	1699	1460	1280	958
8	4561	3170	2419	1969	1656			1437
9	4262	3023						2875
10	4000			nicht zulässig				4000



Anschlußanordnung
Ansicht von oben



Schaltschema **TL 4934 N**



Schaltschema **TL 4935 N**

Zwei AND-Leistungstreiber und zwei NAND-Schaltungen mit je zwei Eingängen.

Die Treiberstufen haben Kollektorausgänge hoher Spannungs- und Strombelastbarkeit:

TL 49700 N: 30 V/400 mA
TL 49700 N S 1: 65 V/400 mA

Die Schaltungen eignen sich zur Ansteuerung von Lampen und Relais und zum Treiben langer Leitungen.

Zur Vermeidung von Umschaltspitzen, Leitungsreflexionen und Übersprechen können die Signal-Übergangszeiten an Q (Anschl. 7 und 9) vergrößert werden. Dazu wird ein Kondensator zwischen Ausgang Q und Knotenpunkt N gelegt. Der N-Knotenpunkt darf nicht als Eingang oder Ausgang verwendet werden.

Absolute Grenzdaten

Speisespannung	U_S	7,0	V
Eingangsspannung	U_I	−1,5...5,5	V
Differenzspannung zwischen zwei Eingängen	U_I	5,5	V
Ausgangsspannung an Anschluß 7 bzw. 10			
TL 49700 N	U_Q	30	V
TL 49700 N S 1	U_Q	65	V
Statische Störsicherheit	U_{SS}	0,4	V
Ausgangsstrom			
an Anschluß 7 bzw. 10	I_Q [1]	400	mA
an beiden Anschlüssen gleichzeitig	I_Q	160	mA
Leistungsaufnahme pro Bauteil			
t_{amb} = 70° C	P	650	mW
t_{amb} = 85° C	P	500	mW
Schaltfrequenz	f	1	MHz
Betriebstemperatur	t_{amb}	0...70	°C
Lagerungstemperatur	t_{stg}	−65...150	°C

[1]) U_{QL} = 0,4 V nicht garantiert

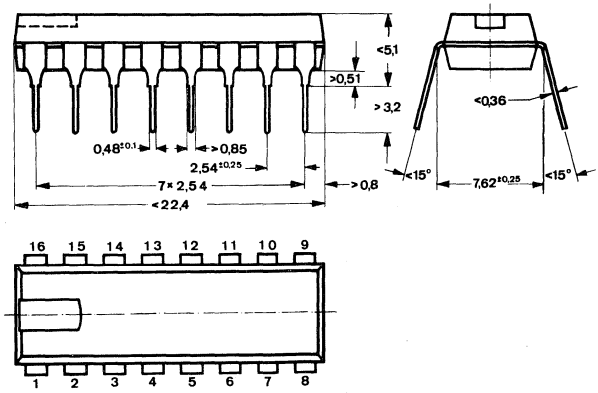
Statische Kenndaten

im Temperaturbereich 0...70° C

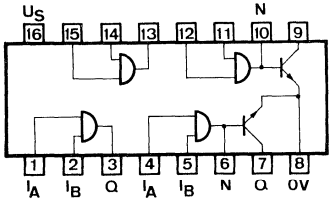
		Min.	Typ.	Max.	
Speisespannung	U_S	4,75	5,0	5,25	V
H-Eingangsspannung	U_{IH}	2,0			V
$U_S = 4{,}75$ V					
L-Eingangsspannung	U_{IL}			0,8	V
$U_S = 4{,}75$ V					
Eingangsklemmspannung	$-U_I$			1,5	V
$U_S = 4{,}75$ V, $-I_I = 12$ mA					
H-Ausgangsspannung:					
an Anschluß 3 und 13	U_{QH}	2,4	3,3		V
$U_S = 4{,}75$ V, $U_{IL} = 0{,}8$ V, $-I_{QH} = 400$ µA					
L-Ausgangsspannung:					
an Anschluß 3 und 13	U_{QL}		0,22	0,4	V
$U_S = 4{,}75$ V, $U_{IH} = 2{,}0$ V, $I_{QL} = 16$ mA					
an Anschluß 7 und 9					
$U_S = 4{,}75$ V, $U_{IL} = 0{,}8$ V					
$I_{QL} = 160$ mA	U_{QL}			0,4	V
$I_{QL} = 400$ mA	U_{QL}		0,4	0,8	V
H-Ausgangsstrom:					
an Anschluß 7 und 9	I_{QH}			500	µA
$U_S = 4{,}75$ V, $U_{IH} = 2{,}0$ V, $U_{QH} = 30$ V					
L-Eingangsstrom pro Eingang	$-I_{IL}$			1,6	mA
$U_S = 5{,}25$ V, $U_{IL} = 0{,}4$ V					
H-Eingangsstrom pro Eingang:					
$U_S = 5{,}25$ V,					
$U_{IH} = 2{,}4$ V	I_{IH}			40	µA
$U_I = 5{,}5$ V	I_I			1	mA
H-Speisestrom	I_{SH}			24	mA
$U_S = 5{,}25$ V, $U_{IH} = 5{,}0$ V					
L-Speisestrom	I_{SL}			85	mA
$U_S = 5{,}25$ V, $U_{IL} = 0$ V					

Logische Daten

Eingangslastfaktor	F_I	1
Ausgangslastfaktor an Anschluß 3 und 13	F_Q	10
Logische Funktion:		
an Anschluß 3 und 13	$Q = \overline{A \cdot B}$	
an Anschluß 7 und 9	$Q = A \cdot B$	



DIP 16-polig



Anschlußanordnung
Ansicht von oben

Vier Leistungstreiber

Die Treiberstufen haben Kollektorausgänge hoher Spannungs- und Strombelastbarkeit: 30 V/130 mA.
Die Schaltungen eignen sich zur Ansteuerung von Lampen und Relais und zum Treiben langer Leitungen.
Der Knotenpunkt N darf nicht als logischer Eingang oder Ausgang verwendet werden.
Um Umschaltspitzen, Leitungsreflexionen und Übersprechen zu vermeiden, können die Signal-Übergangszeiten am Ausgang Q vergrößert werden. Dazu wird ein Kondensator zwischen Ausgang Q und Knotenpunkt N gelegt. Der Knotenpunkt N kann zur Erhöhung des max. Ausgangsstromes verwendet werden. Dazu muß ein Widerstand $R_B \geqq 2{,}7\ k\Omega$ zwischen N und U_S gelegt werden.

Absolute Grenzdaten

Speisespannung	U_S	5,5	V
Eingangsspannung	U_I	−1,5...5,5	V
Ausgangsspannung	U_Q	65	V
Statische Störsicherheit	U_{SS}	0,4	V
Ausgangsstrom:			
$R_B = \infty$	I_Q	130	mA
$R_B = 2{,}7\ k\Omega$	I_Q [1]	200	mA
alle Ausgänge gleichzeitig	I_Q	80	mA
Leistungsaufnahme pro Bauteil			
$t_{amb} = 70°C$	P	650	mW
$t_{amb} = 85°C$	P	500	mW
Schaltfrequenz	f	1	MHz
Betriebstemperatur			
TL 49701 N	t_{amb}	0...70	°C
TL 49801 N	t_{amb}	−25...85	°C
Lagerungstemperatur	t_{stg}	−65...150	°C

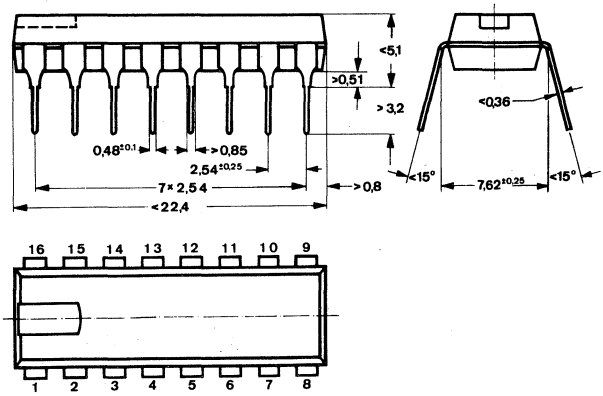
[1]) $U_{QL} = 0{,}4$ V nicht garantiert

Statische Kenndaten

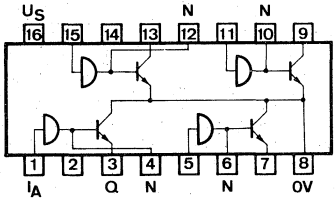
im Temperaturbereich
TL 49701 N 0...70° C
TL 49801 N −25...85° C

		Min.	Typ.	Max.	
Speisespannung	U_S	4,75	5,0	5,25	V
H-Eingangsspannung $U_S = 4{,}75$ V	U_{IH}	2,0			V
L-Eingangsspannung $U_S = 4{,}75$ V	U_{IL}			0,8	V
Eingangsklemmspannung $U_S = 4{,}75$ V, $-I_I = 12$ mA	$-U_I$			1,5	V
L-Ausgangsspannung: am N-Knotenpunkt $U_S = 4{,}75$ V, $U_{IH} = 2{,}0$ V, $I_{QL} = 2$ mA	U_{QL}			0,3	V
L-Ausgangsspannung: am Q-Ausgang $U_S = 4{,}75$ V, $U_{IL} = 0{,}8$ V					
$R_B = \infty$, $I_{QL} = 80$ mA	U_{QL}		0,3	0,4	V
$R_B = 2{,}7$ kΩ, $I_{QL} = 130$ mA	U_{QL}		0,5	0,7	V
L-Eingangsstrom pro Eingang $U_S = 5{,}25$ V, $U_{IL} = 0{,}4$ V	$-I_{IL}$			0,18	mA
H-Eingangsstrom pro Eingang: $U_S = 5{,}25$ V, $U_{IH} = 2{,}4$ V	I_{IH}			10	µA
$U_I = 5{,}5$ V	I_I			100	µA
H-Ausgangsstrom $U_S = 4{,}75$ V, $U_{IH} = 2{,}0$ V, $U_{QH} = 30$ V	I_{QH}			500	µA
H-Speisestrom $U_S = 5{,}25$ V, $U_{IH} = 5{,}0$ V	I_{SH}			3	mA
L-Speisestrom $U_S = 5{,}25$ V, $U_{IL} = 0$ V	I_{SL}			60	mA

		Min.	Typ.	Max.
Logische Daten				
Eingangslastfaktor	F_I			0,25
Logische Funktion	$Q = I_A$			

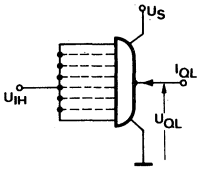


DIP 16-polig

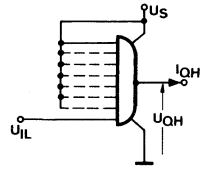


Anschlußanordnung
Ansicht von oben

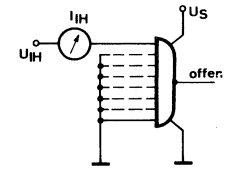
Prüfschaltungen



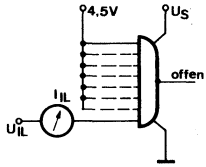
1



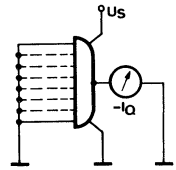
2



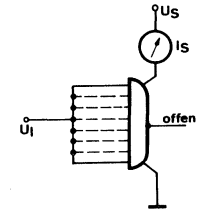
3



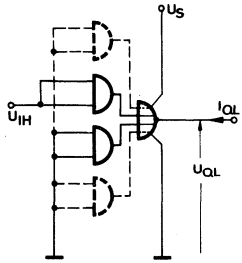
4



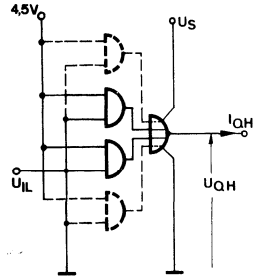
5



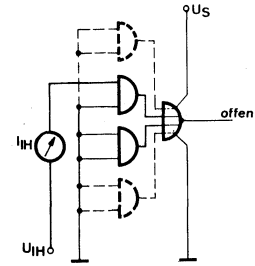
6



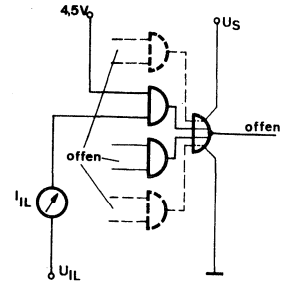
7



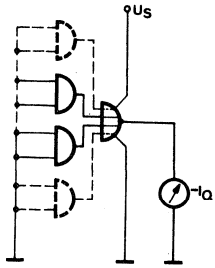
8



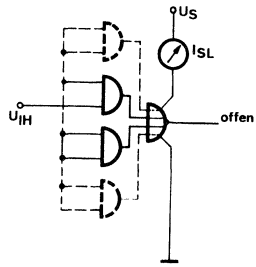
9



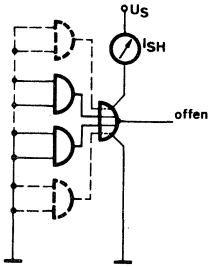
10



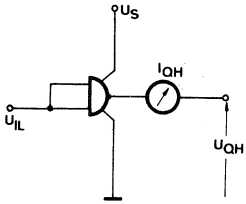
11



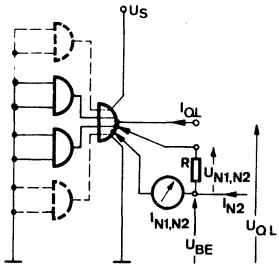
12



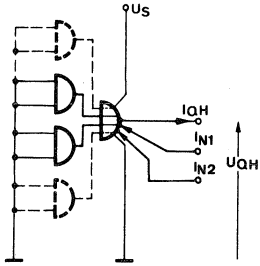
13



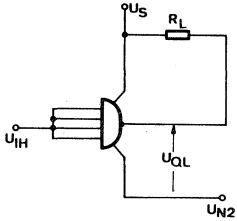
14



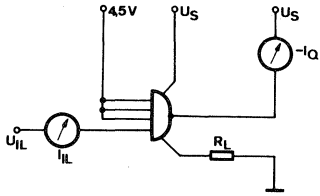
15



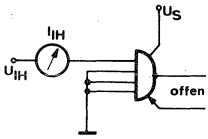
16



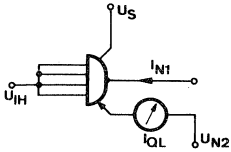
17



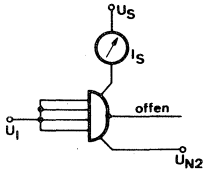
18



19

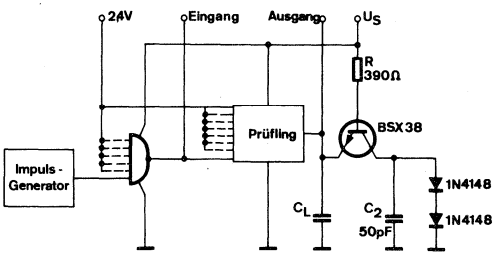


20



21

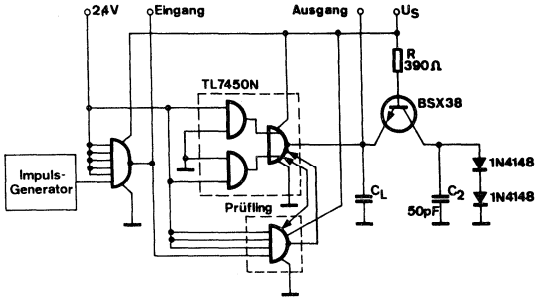
Prüfschaltungen für Schaltzeiten



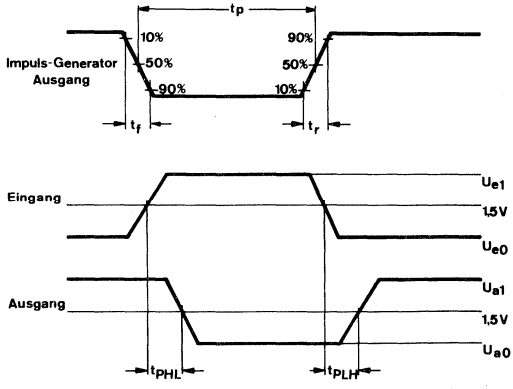
22

Anmerkung zur Prüfschaltung 22:
Für TL 7440 N: R = 130 Ω, C_L = 150 pF
Bei AND/OR-Gliedern wird ein Eingang der nichtangesteuerten AND-Schaltung auf Masse gelegt

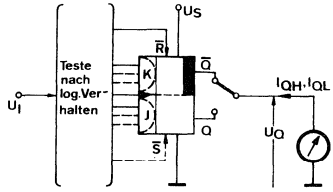
Anmerkung zu Prüfschaltung 22 und 23:
Generatorkenndaten: $t_r = t_f < 5$ ns, $t_p = 0{,}5$ µs, f = 1 MHz
C_1 beinhaltet Tastkopf und Aufbaukapazitäten
R = 3,9 kΩ zur Messung von t.



23

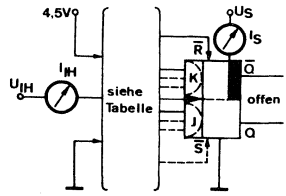


Impulsdiagramm für Prüfschaltungen 22 und 23.



Jeder Ausgang wird getrennt getestet

24



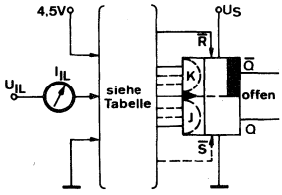
25

U_{IH} an	Masse 0 V	kurzzeitig 0 V, dann statisch 4,5 V
J_1 od. J[1])	$T, \bar{R}, J_2, J_3$	
J_2	$T, \bar{R}, J_1, J_3$	
J_3	$T, \bar{R}, J_1, J_2$	
K_1 od. K[1])	$T, \bar{S}, K_2, K_3$	R[2])
K_2	$T, \bar{S}, K_1, K_3$	
K_3	$T, \bar{S}, K_1, K_2$	
R	T, J_1 od. J[1]), J_2, J_3	
$\bar{S}$	T, K_1, K_2, K_3	
T	$\bar{S}, \bar{R}, J_1$ od. J[1]), J_2, J_3, K_1 od. K[1]), K_2, K_3	
I_S: U_{IH} an alle Eingänge		

Anmerkung für Prüfschaltungen:

1) AND-Gatter (gestrichelte Linien) gelten nur für TL 7472 N, 73 N, 76 N haben direkte J- und K-Eingänge. TL 7473 N hat keinen Stelleingang.

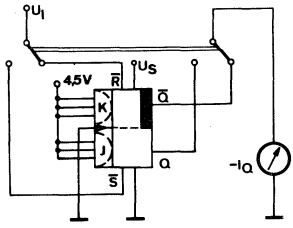
2) Gilt nur für die Prüfung des TL 7473 N.



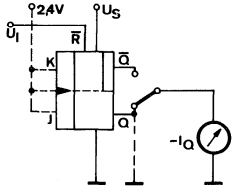
26

U_{IL} an	kurzzeitig 0 V, dann statisch 4,5 V	4,5 V	Masse 0 V
J_1 od. J[1])	$\bar{R}$	T, J_2, J_3	
J_2	$\bar{R}$	T, J_1, J_3	
J_3	$\bar{R}$	T, J_1, J_2	
K_1 od. K[1])	$\bar{S}$	T, K_2, K_3	$\bar{Q}$[2])
K_2	$\bar{S}$	T, K_1 K_3	
K_3	$\bar{S}$	T, K_1, K_2	
$\bar{R}$		K_2, K_3	
$\bar{S}$		K_1 od. K[1])	
T	$\bar{S}$	J_1 od. J[1])	
T	$\bar{R}$	J_2, J_3	

Für TL 7473 N und TL 7476 N werden alle Eingänge des unbenutzten Flipflops auf Masse gelegt.



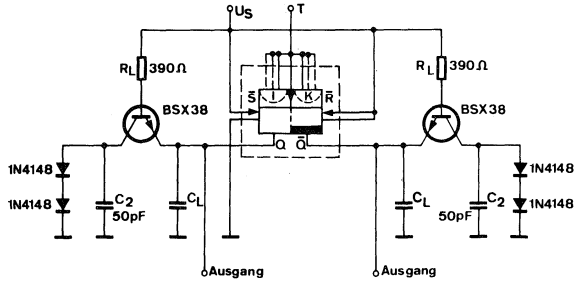
27

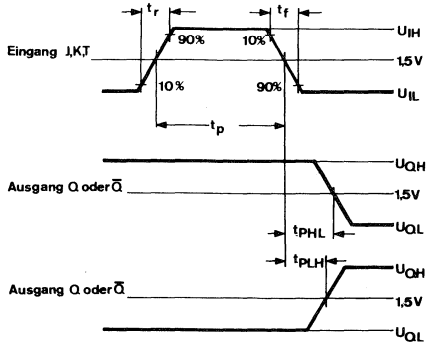


28

Prüfschaltung für $\bar{Q}$. Zur Prüfung von Q sind alle Eingänge offen, $\bar{Q}$ liegt an 0 V, max. Prüfzeit 100 ms.

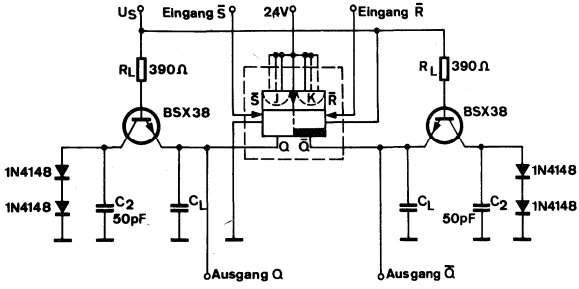
Prüfschaltungen für Schaltzeiten (Flipflops)

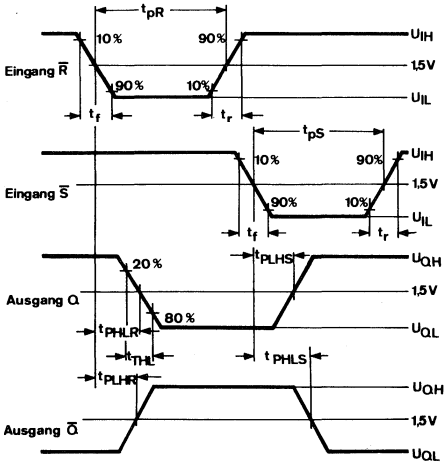




Impulsdiagramm

29



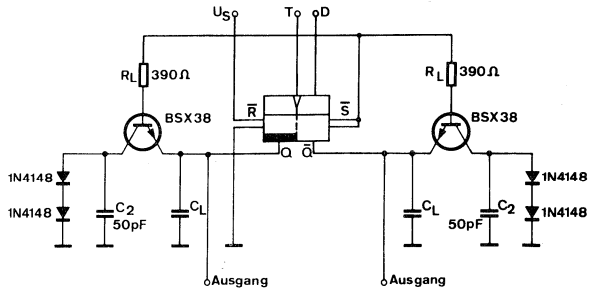


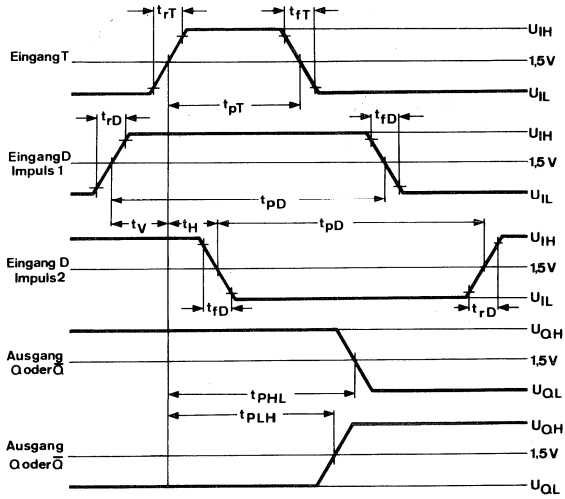
Impulsdiagramm

30

Anmerkungen zu Prüfschaltung 29 und 30.

1. Generatorkenndaten: $U_{IL} = 0{,}4\,V$, $U_{IH} = 2{,}4\,V$, $t_f = t_r \leqq 5\,ns$, $t_{pT} = 40\,ns$, $t_{pR} = t_{pS} = 25\,ns$, $f = 1\,MHz$. Beim Test von f_Z variiere f.
2. C_L beinhaltet Tastkopf und Aufbaukapazität.





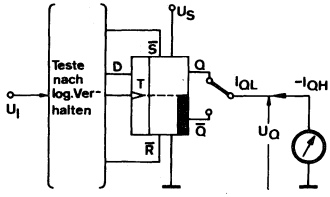
Impulsdiagramm

30 a

Anmerkungen:

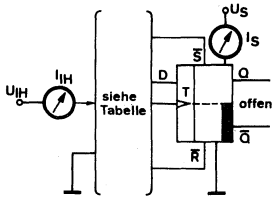
1. Generatorkenndaten: $U_{IL} = 0{,}4$ V, $U_{IH} = 2{,}4$ V, $t_{rT} = t_{fT} \leqq 5$ ns, $t_{pT} = 40$ ns, f = 1 MHz. Beim Test von f_Z variiere f.
2. Impuls 1 gilt für t_{PLH} an Q und t_{PHL} an $\overline{Q}$. Impuls 2 gilt für t_{PLH} an $\overline{Q}$ und t_{PHL} an Q. Dabei ist $t_V = 20$ ns, $t_H = 5$ ns, $t_{pD} = 60$ ns, f = 0,5 MHz.
3. C_L beinhaltet Tastkopf- und Aufbaukapazität.

Prüfschaltungen (Flipflops)



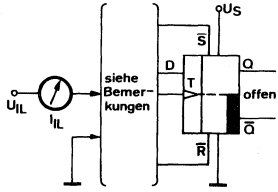
31

Jeder Ausgang wird getrennt getestet



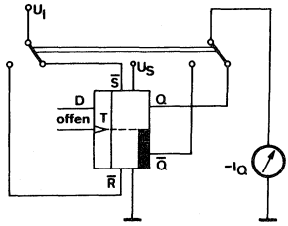
32

U_{IH} an	4,5 V	Masse 0 V	kurzzeitig 0 V dann statisch 4,5 V
D	T	$\bar{R}$	
$\bar{R}$		D, Q, T	
$\bar{S}$	D, $\bar{R}$		T
T		$\bar{R}$	
I_S		D, T	

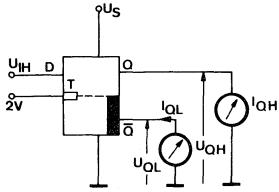


33

U_{IH} an	4,5 V	Masse 0 V
D	$\bar{R}$, T	S
$\bar{S}$	$\bar{R}$, T	D
$\bar{R}$	D, T	
T	$\bar{S}$, $\bar{R}$	D

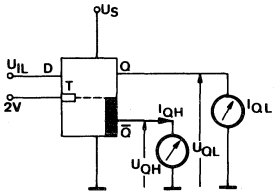


34



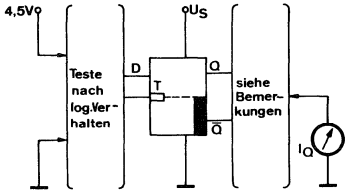
36

Jedes Flipflop und jeder Ausgang wird getrennt getestet



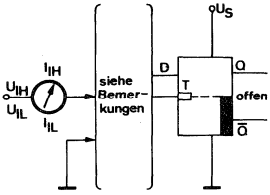
37

Jeder Ausgang wird getrennt getestet



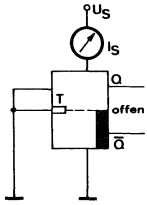
39

Jeder Ausgang wird getrennt getestet



38

1. Jeder Eingang wird getrennt getestet.
2. Bei I_{IH}-Test an D muß T geerdet werden und umgekehrt.



40

AEG-TELEFUNKEN

Printed in Western-Germany